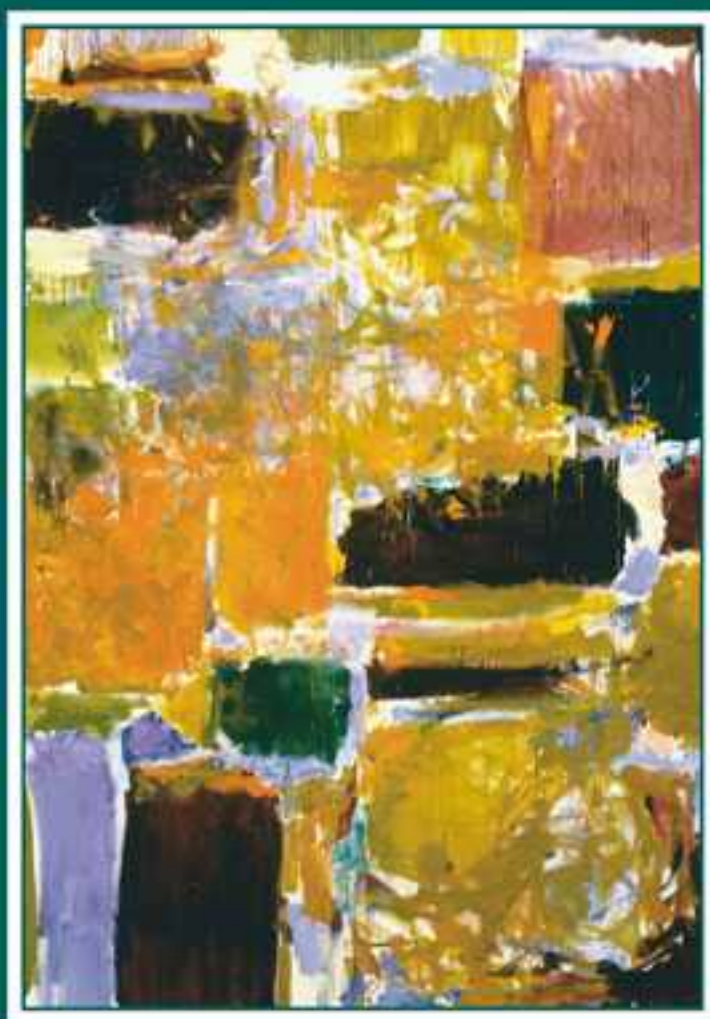


ΨΗΦΙΑΚΑ ΟΛΟΚΛΗΡΩΜΕΝΑ ΚΥΚΛΩΜΑΤΑ

ΜΙΑ ΣΧΕΔΙΑΣΤΙΚΗ ΠΡΟΣΕΓΓΙΣΗ

ΔΕΥΤΕΡΗ ΑΜΕΡΙΚΑΝΙΚΗ ΕΚΔΟΣΗ



JAN M. RABAEY
ANANTHA CHANDRAKASAN
BORIVOJE NIKOLIĆ



*Μετάφραση: Σπυρίδων Νικολαΐδης, Επίκουρος Καθηγητής ΑΠΘ
Γεώργιος Βεσθωαρίδης, Λέκτορας ΑΠΘ
Λάμπρος Μποδοῦνης, Δρ Ηλεκτρολόγος Μηχανικός
Επιστημονική επιμέλεια: Σπυρίδων Νικολαΐδης, Επίκουρος Καθηγητής ΑΠΘ*

ΨΗΦΙΑΚΑ ΟΛΟΚΛΗΡΩΜΕΝΑ ΚΥΚΛΩΜΑΤΑ

**ΜΙΑ ΣΧΕΔΙΑΣΤΙΚΗ ΠΡΟΣΕΓΓΙΣΗ
ΔΕΥΤΕΡΗ ΑΜΕΡΙΚΑΝΙΚΗ ΕΚΔΟΣΗ**

**JAN M. RABAΕΥ
ANANTHA CHANDRAKASAN
BORIVOJE NIKOLIĆ**



Τίτλος πρωτοτύπου: DIGITAL INTEGRATED CIRCUITS, 2nd Edition

Authorized translation from the English language edition, entitled DIGITAL INTEGRATED CIRCUITS, 2nd Edition, ISBN 0130909963 by RABAEY, JAN M.; CHANDRAKASAN, ANATHA; and NIKOLIC, BORIVOJE, published by Pearson Education, Inc, publishing as Prentice Hall, Copyright © 2003 Pearson Education Inc.



Αποκλειστικότητα για την ελληνική γλώσσα:

Copyright © 2006, Εκδόσεις Κλειδάριθμος

Έδρα: Στουρνάρα 27B Αθήνα, 106 82

Κεντρική Διάθεση: Δομοκού 4, Σταθμός Λαρίσης

Αθήνα Τ.Κ. 10440

Τηλ. 210.52.37.635, Fax 210.52.37.677

e-mail: orders@klidarithmos.gr

Δικτυακός τόπος: www.klidarithmos.gr

About the Cover: Detail of "Wet Orange," by Joan Mitchell (American, 1925-1992). Oil on canvas, 112 × 245 in (284.5 × 622.3 cm). Carnegie Museum of Art, Pittsburgh, PA. Gift of Kaufmann's Department Store and the National Endowment for the Arts, 74.11. Photograph by Peter Harholdt, 1995

Απαγορεύεται η αναπαραγωγή οποιουδήποτε τμήματος του βιβλίου με οποιοδήποτε μέσο (φωτοτυπία, εκτύπωση, μικροφίλμ, ή άλλη μηχανική ή ηλεκτρονική μέθοδο) χωρίς την άδεια του εκδότη.

ISBN 960-209-982-8

Μετάφραση: Σπυρίδων Νικολαΐδης, Επίκουρος Καθηγητής ΑΠΘ

Γεώργιος Θεοδορίδης, Λέκτορας ΑΠΘ

Λάμπρος Μπισδούνης, Δρ Ηλεκτρολόγος Μηχανικός

Επιστημονική επιμέλεια: Σπυρίδων Νικολαΐδης, Επίκουρος Καθηγητής ΑΠΘ

Περιεχόμενα

Πρόλογος.....	7
<hr/>	
Μέρος 1: Οι βασικές δομές.....	25
<hr/>	
Κεφάλαιο 1: Εισαγωγή.....	27
1.1 Ιστορική επισκόπηση.....	28
1.2 Θέματα σχεδιασμού ψηφιακών ολοκληρωμένων κυκλωμάτων	31
1.3 Μετρικές ποιότητας ενός ψηφιακού σχεδιασμού	41
1.3.1 Κόστος ολοκληρωμένου κυκλώματος.....	41
1.3.2 Λειτουργικότητα και στιβαρότητα	44
1.3.3 Επιδόσεις	53
1.3.4 Κατανάλωση ισχύος και ενέργειας.....	56
1.4 Σύνοψη	58
1.5 Για περαιτέρω μελέτη.....	58
Βιβλιογραφία	59
Παραπομπές.....	60
Κεφάλαιο 2: Η διεργασία κατασκευής.....	63
2.1 Εισαγωγή	64
2.2 Κατασκευή ολοκληρωμένων κυκλωμάτων CMOS	64
2.2.1 Το δισκίο πυριτίου.....	65
2.2.2 Φωτολιθογραφία.....	66
2.2.3 Μερικά επαναληπτικά βήματα διεργασίας.....	69
2.2.4 Απλοποιημένη ροή διεργασίας CMOS.....	71
2.3 Κανόνες σχεδιασμού — μεταξύ του σχεδιαστή και του μηχανικού διεργασίας.....	76
2.4 Συσχευασία ολοκληρωμένων κυκλωμάτων	81
2.4.1 Υλικά συσχευασίας	83
2.4.2 Επίπεδα διασύνδεσης.....	83
2.4.3 Θερμικά ζητήματα στη συσχευασία.....	90

2.5	Προοπτική — τάσεις στην τεχνολογία διεργασίας.....	92
2.5.1	Βραχυπρόθεσμες εξελίξεις	92
2.5.2	Μακροπρόθεσμες εξελίξεις	94
2.6	Σύνοψη	95
2.7	Για περαιτέρω μελέτη.....	96
	Παραπομπές.....	96

Ένθετο μεθοδολογίας σχεδιασμού Α'

	Φυσικός σχεδιασμός ολοκληρωμένου κυκλώματος.....	97
A.1	Για περαιτέρω μελέτη.....	102
	Παραπομπές.....	102

Κεφάλαιο 3: Τα ημιαγωγικά στοιχεία..... 103

3.1	Εισαγωγή	104
3.2	Η δίοδος.....	104
3.2.1	Μία πρώτη ματιά στη δίοδο – η περιοχή αραίωσης.....	105
3.2.2	Στατική συμπεριφορά	108
3.2.3	Δυναμική ή μεταβατική συμπεριφορά	111
3.2.4	Η πραγματική δίοδος — δευτερεύοντα φαινόμενα.....	114
3.2.5	Το μοντέλο SPICE της διόδου.....	116
3.3	Το τρανζίστορ MOS(FET)	118
3.3.1	Μια πρώτη ματιά στο στοιχείο	118
3.3.2	Το τρανζίστορ MOS σε στατικές συνθήκες	120
3.3.3	Το πραγματικό Τρανζίστορ MOS — μερικά δευτερεύοντα φαινόμενα	148
3.3.4	Μοντέλα SPICE για το τρανζίστορ MOS	152
3.4	Δύο λόγια για τις διακυμάνσεις της διεργασίας	155
3.5	Προοπτική — κλιμάκωση τεχνολογίας.....	158
3.6	Σύνοψη	165
3.7	Για περαιτέρω μελέτη.....	166
	Παραπομπές.....	166

Ένθετο μεθοδολογίας σχεδιασμού Β'

	Κυκλωματική προσομοίωση.....	169
	Παραπομπές.....	172

Κεφάλαιο 4: Το καλώδιο..... 175

4.1	Εισαγωγή	176
4.2	Μια πρώτη ματιά	176
4.3	Παράμετροι διασύνδεσης — χωρητικότητα, αντίσταση, και αυτεπαγωγή	179
4.3.1	Χωρητικότητα.....	179

4.3.2	Αντίσταση.....	186
4.3.3	Αυτεπαγωγή.....	191
4.4	Ηλεκτρικά μοντέλα καλωδίου.....	193
4.4.1	Το ιδανικό καλώδιο.....	193
4.4.2	Το συγκεντρωτικό μοντέλο.....	193
4.4.3	Το συγκεντρωτικό μοντέλο RC	195
4.4.4	Η κατανεμημένη γραμμή rc	199
4.4.5	Η γραμμή μετάδοσης.....	203
4.5	Μοντέλα καλωδίων στο SPICE.....	214
4.5.1	Κατανεμημένες γραμμές rc στο SPICE.....	214
4.5.2	Μοντέλα γραμμής μετάδοσης στο SPICE.....	215
4.5.3	Προοπτική: μια ματιά στο μέλλον.....	216
4.6	Σύνοψη.....	219
4.7	Για περαιτέρω μελέτη.....	219
	Παραπομπές.....	219

Μέρος 2: Μια κυκλωματική προσέγγιση.....221

Κεφάλαιο 5: Ο αντιστροφέας CMOS.....	223	
5.1	Εισαγωγή.....	224
5.2	Ο στατικός αντιστροφέας CMOS — μια διαισθητική προσέγγιση.....	224
5.3	Εκτίμηση της στιβαρότητας του αντιστροφέα CMOS.....	229
5.3.1	Κατώφλιο μετάβασης.....	229
5.3.2	Περιθώρια θορύβου.....	232
5.3.3	Επανεξέταση της στιβαρότητας.....	236
5.4	Επιδόσεις αντιστροφέα CMOS: η δυναμική συμπεριφορά.....	239
5.4.1	Υπολογισμός των χωρητικοτήτων.....	239
5.4.2	Καθυστέρηση διάδοσης: ανάλυση πρώτης τάξης.....	245
5.4.3	Η καθυστέρηση διάδοσης από σχεδιαστική άποψη.....	250
5.5	Ισχύς, ενέργεια, και ενέργεια-καθυστέρηση.....	261
5.5.1	Δυναμική κατανάλωση ισχύος.....	262
5.5.2	Στατική κατανάλωση.....	272
5.5.3	Συνολική εξέταση.....	275
5.5.4	Ανάλυση κατανάλωσης ισχύος με το SPICE.....	278
5.6	Προοπτική: η κλιμάκωση της τεχνολογίας και η επίδρασή της.....	280
5.7	Σύνοψη.....	283
5.8	Για περαιτέρω μελέτη.....	284
	Παραπομπές.....	284

Κεφάλαιο 6: Σχεδιασμός συνδυαστικών λογικών πυλών σε CMOS	287
6.1 Εισαγωγή	288
6.2 Σχεδιασμός στατικής CMOS	288
6.2.1 Συμπληρωματική CMOS.....	289
6.2.2 Λογική εξαρτημένη από το λόγο του μεγέθους των τρανζίστορ	320
6.2.3 Λογική τρανζίστορ διέλευσης	327
6.3 Σχεδιασμός δυναμικής CMOS.....	344
6.3.1 Δυναμική λογική: βασικές αρχές.....	344
6.3.2 Ταχύτητα και κατανάλωση ισχύος της δυναμικής λογικής.....	346
6.3.3 Θέματα ακεραιότητας σήματος στο σχεδιασμό δυναμικής λογικής	350
6.3.4 Τοποθέτηση δυναμικών πυλών σε σειρά.....	357
6.4 Προοπτικές	365
6.4.1 Πώς να επιλέξετε έναν τύπο λογικής.....	365
6.4.2 Σχεδιασμός λογικής για μειωμένες τάσεις τροφοδοσίας.....	365
6.5 Σύνοψη	369
6.6 Για περαιτέρω μελέτη.....	370
Παραπομπές.....	370

Ένθετο μεθοδολογίας σχεδιασμού Γ'

Μέθοδοι προσομοίωσης σύνθετων λογικών κυκλωμάτων	371
Γ.1 Αναπαράσταση ψηφιακών δεδομένων ως μία συνεχή οντότητα	372
Γ.2 Αναπαράσταση δεδομένων ως διακριτών οντοτήτων	372
Γ.3 Χρήση μοντέλων δεδομένων υψηλότερου επιπέδου	378
Παραπομπές.....	380

Ένθετο μεθοδολογίας σχεδιασμού Δ'

Τεχνικές φυσικού σχεδιασμού σύνθετων πυλών	381
---	------------

Κεφάλαιο 7: Σχεδιασμός κυκλωμάτων ακολουθιακής λογικής.....

7.1 Εισαγωγή	388
7.1.1 Μετρικές χρονισμού για ακολουθιακά κυκλώματα	389
7.1.2 Κατηγοριοποίηση στοιχείων μνήμης.....	390
7.2 Στατικοί μανδαλωτές και καταχωρητές.....	393
7.2.1 Η αρχή της διπλής ισορροπίας.....	393
7.2.2 Μανδαλωτές βασισμένοι σε πολυπλέκτες.....	395
7.2.3 Ακμοπυροδοτούμενος καταχωρητής τύπου κυρίου-υπηρετή	397

7.2.4	Στατικοί μανδαλωτές χαμηλής τάσης.....	404
7.2.5	Στατικά φλιπ-φλοπ SR — εγγραφή δεδομένων από καθαρό εξαναγκασμό	405
7.3	Δυναμικοί μανδαλωτές και καταχωρητές.....	408
7.3.1	Δυναμικοί ακμοπυροδοτούμενοι καταχωρητές που βασίζονται σε πύλες διέλευσης	409
7.3.2	C ² MOS — μια προσέγγιση που δεν είναι ευαίσθητη στην απόκλιση ρολογιού	411
7.3.3	Καταχωρητής μοναδικής φάσης ρολογιού (TSPCR)	415
7.4	Εναλλακτικοί τύποι καταχωρητών*	420
7.4.1	Παλμικοί καταχωρητές.....	420
7.4.2	Καταχωρητές που βασίζονται σε ενισχυτές αίσθησης	423
7.5	Βελτιστοποίηση των ακολουθιακών κυκλωμάτων με διοχέτευση	425
7.5.1	Διοχέτευση με χρήση μανδαλωτών έναντι καταχωρητών ...	427
7.5.2	NORA-CMOS — Ένας τύπος λογικής για δομές διοχέτευσης.....	428
7.6	Μη δισταθή ακολουθιακά κυκλώματα	432
7.6.1	Ο Σκανδαλιστής Schmitt	432
7.6.2	Μονοσταθή ακολουθιακά κυκλώματα	435
7.6.3	Ασταθή κυκλώματα	436
7.7	Προοπτική: η επιλογή μιας στρατηγικής ρολογιού	439
7.8	Σύνοψη	440
7.9	Για περαιτέρω μελέτη.....	441
	Παραπομπές.....	441

Μέρος 3: Μια προοπτική συστήματος.....443

**Κεφάλαιο 8: Στρατηγικές υλοποίησης ψηφιακών ολοκληρωμένων
κυκλωμάτων**

8.1	Εισαγωγή	446
8.2	Από τον εξατομικευμένο στον ημιεξατομικευμένο σχεδιασμό και το σχεδιασμό με δομές τύπου πίνακα.....	451
8.3	Εξατομικευμένος κυκλωματικός σχεδιασμός.....	452
8.4	Μεθοδολογία σχεδιασμού που βασίζεται σε προσχεδιασμένα κύτταρα	454
8.4.1	Τυπικό κύτταρο.....	454
8.4.2	Μεταγλωτιζόμενα κύτταρα.....	461
8.4.3	Μακροκύτταρα, μεγακύτταρα, και κύτταρα πνευματικής ιδιοκτησίας.....	463
8.4.4	Ημιεξατομικευμένη ροή σχεδιασμού	468

8.5	Προσεγγίσεις υλοποίησης που βασίζονται σε δομές πίνακα	472
8.5.1	Προδιαχεόμενες (ή προγραμματιζόμενες με μάσκες) δομές πίνακα	472
8.5.2	Προκαλωδιωμένες δομές πίνακα	478
8.6	Προοπτική — η πλατφόρμα υλοποιήσεων του μέλλοντος.....	497
8.7	Σύνοψη	499
8.8	Για περαιτέρω μελέτη.....	500
	Παραπομπές.....	500

Ένθετο μεθοδολογίας σχεδιασμού E'

Χαρακτηρισμός βασικών λογικών και ακολουθιακών κυκλωμάτων	503
Παραπομπές.....	511

Ένθετο μεθοδολογίας σχεδιασμού ΣΤ'

Σύνθεση κυκλωμάτων	513
Παραπομπές.....	522

Κεφάλαιο 9: Αντιμετώπιση των διασυνδέσεων.....523

9.1	Εισαγωγή	524
9.2	Χωρητικά παρασιτικά στοιχεία	524
9.2.1	Χωρητικότητα και αξιοπιστία — ανεπιθύμητες παρεμβολές	524
9.2.2	Χωρητικότητα και επιδόσεις στην τεχνολογία CMOS	528
9.3	Ωμικά παρασιτικά στοιχεία	541
9.3.1	Αντίσταση και αξιοπιστία — ωμική πτώση τάσης	541
9.3.2	Ηλεκτρομετανάστευση	545
9.3.3	Αντίσταση και επιδόσεις — καθυστέρηση RC	546
9.4	Επαγωγικά παρασιτικά στοιχεία*.....	552
9.4.1	Αυτεπαγωγή και αξιοπιστία — $L\frac{di}{dt}$ πτώση τάσης.....	552
9.4.2	Αυτεπαγωγή και επιδόσεις — φαινόμενα γραμμής μετάδοσης	559
9.5	Προηγμένες τεχνικές διασύνδεσης	564
9.5.1	Κυκλώματα μειωμένου εύρους ταλάντευσης.....	565
9.5.2	Τεχνικές μετάδοσης "με βάση το ρεύμα"	572
9.6	Προοπτική: δίκτυα σε ένα ολοκληρωμένο κύκλωμα	574
9.7	Σύνοψη	575
9.8	Για περαιτέρω μελέτη.....	576
	Παραπομπές.....	576

Κεφάλαιο 10: Θέματα χρονισμού στα ψηφιακά κυκλώματα	579
10.1 Εισαγωγή	580
10.2 Ταξινόμηση ψηφιακών συστημάτων ως προς το χρονισμό.....	581
10.2.1 Σύγχρονη διασύνδεση.....	581
10.2.2 Μεσόχρονη διασύνδεση	582
10.2.3 Πλησιόχρονη διασύνδεση.....	582
10.2.4 Ασύγχρονη διασύνδεση.....	583
10.3 Σύγχρονος σχεδιασμός — επισκόπηση σε βάθος.....	584
10.3.1 Βασικές έννοιες σχετικά με το σύγχρονο χρονισμό	584
10.3.2 Πηγές της απόκλισης ρολογιού και της διακύμανσης της περιόδου του ρολογιού	592
10.3.3 Τεχνικές διανομής ρολογιού.....	601
10.3.4 Χρήση ρολογιού που βασίζεται σε μανδαλωτές*	610
10.4 Σχεδιασμός με αυτοχρονιζόμενα κυκλώματα.....	614
10.4.1 Αυτοχρονιζόμενη λογική — μια ασύγχρονη τεχνική.....	614
10.4.2 Γέννηση του σήματος διεκπεραίωσης.....	618
10.4.3 Αυτοχρονιζόμενη σηματοδότηση.....	622
10.4.4 Πρακτικά παραδείγματα χρήσης της λογικής του αυτοχρονισμού.....	629
10.5 Συγχρονιστές και διαιτητές*	632
10.5.1 Συγχρονιστές — ιδέα και υλοποίηση	632
10.5.2 Διαιτητές	637
10.6 Σύνθεση ρολογιού και συγχρονισμός με βρόχο κλειδώματος φάσης*	638
10.6.1 Βασική ιδέα.....	639
10.6.2 Δομικές μονάδες ενός PLL.....	641
10.7 Μελλοντικές κατευθύνσεις και προοπτικές.....	646
10.7.1 Κατανεμημένα ρολόγια με χρήση DLL	646
10.7.2 Διανομή ρολογιού με χρήση οπτικής τεχνολογίας.....	648
10.7.3 Σύγχρονος έναντι ασύγχρονου σχεδιασμού	650
10.8 Σύνοψη	651
10.9 Για περαιτέρω μελέτη.....	651
Παραπομπές.....	652

Ένθετο μεθοδολογίας σχεδιασμού Z

Επαλήθευση του σχεδιασμού	655
Παραπομπές.....	660

Κεφάλαιο 11: Σχεδιασμός αριθμητικών μονάδων	661
11.1 Εισαγωγή	662
11.2 Χειριστές δεδομένων σε αρχιτεκτονικές ψηφιακών επεξεργαστών	663
11.3 Ο αθροιστής.....	664

11.3.1	Ο δυαδικός αθροιστής: ορισμοί.....	664
11.3.2	Ο πλήρης αθροιστής: θέματα κυκλωματικού σχεδιασμού	667
11.3.3	Ο δυαδικός αθροιστής: θέματα λογικού σχεδιασμού.....	674
11.4	Ο πολλαπλασιαστής.....	692
11.4.1	Ο πολλαπλασιαστής: ορισμοί.....	692
11.4.2	Γέννηση των μερικών γινομένων	693
11.4.3	Συσσώρευση των μερικών γινομένων.....	695
11.4.4	Τελική πρόσθεση	701
11.4.5	Σύνοψη πολλαπλασιαστών	701
11.5	Ο ολισθητής.....	702
11.5.1	Βαρελοειδής ολισθητής	702
11.5.2	Λογαριθμικός ολισθητής	704
11.6	Άλλοι αριθμητικοί τελεστές	705
11.7	Αντιστάθμιση ταχύτητας και κατανάλωσης ισχύος σε δομές χειριστών δεδομένων*.....	708
11.7.1	Τεχνικές μείωσης της κατανάλωσης ισχύος που εφαρμόζονται κατά τη φάση του σχεδιασμού	710
11.7.2	Διαχείριση ισχύος σε πραγματικό χρόνο.....	723
11.7.3	Μείωση της ισχύος σε κατάσταση αναμονής (ή σε κατάσταση ύπνωσης)	729
11.8	Προοπτική: ο σχεδιασμός ως εξισορρόπηση σχεδιαστικών παραμέτρων	731
11.9	Σύνοψη	732
11.10	Για περαιτέρω μελέτη.....	734
	Παραπομπές.....	734
Κεφάλαιο 12: Σχεδιασμός μνημών και δομών τύπου πίνακα.....		737
12.1	Εισαγωγή	738
12.1.1	Ταξινόμηση μνημών	739
12.1.2	Αρχιτεκτονικές μνημών και δομικές μονάδες.....	742
12.2	Ο πυρήνας της μνήμης.....	750
12.2.1	Μνήμες μόνο ανάγνωσης	750
12.2.2	Μη πτητικές μνήμες ανάγνωσης-εγγραφής.....	765
12.2.3	Μνήμες ανάγνωσης-εγγραφής (RAM).....	777
12.2.4	Μνήμη διευθυνσιοδοτούμενη από τα δεδομένα ή συσχετιστική μνήμη (CAM).....	792
12.3	Περιφερειακά κυκλώματα μνήμης*	795
12.3.1	Οι αποκωδικοποιητές διευθύνσεων.....	795
12.3.2	Ενισχυτές αίσθησης.....	803
12.3.3	Κυκλώματα τάσεων αναφοράς.....	812
12.3.4	Κυκλώματα οδήγησης/απομονωτές	815
12.3.5	Χρονισμός και έλεγχος	816

12.4	Αξιοπιστία της μνήμης και απόδοση παραγωγής*	819
12.4.1	Λόγος σήματος προς θόρυβο	820
12.4.2	Απόδοση παραγωγής μνήμης	826
12.5	Κατανάλωση ισχύος σε μνήμες*	829
12.5.1	Πηγές κατανάλωσης ισχύος σε μνήμες	829
12.5.2	Τμηματοποίηση της μνήμης	830
12.5.3	Αντιμετώπιση της ενεργού κατανάλωσης ισχύος	831
12.5.4	Κατανάλωση ισχύος για τη διατήρηση των δεδομένων	833
12.5.5	Σύνοψη	836
12.6	Παραδείγματα για μελέτη ως προς το σχεδιασμό μνημών	836
12.6.1	Η προγραμματιζόμενη λογική δομή πίνακα (PLA)	836
12.6.2	Μια μνήμη SRAM 4 Mbit	839
12.6.3	Μία μνήμη Flash 1 Gbit τύπου NAND	842
12.7	Προοπτική: Τάσεις και εξελίξεις στις ημιαγωγικές μνήμες	844
12.8	Σύνοψη	846
12.9	Για περαιτέρω μελέτη	847
	Παραπομπές	848

Ένθετο μεθοδολογίας σχεδιασμού Η

	Επικύρωση και έλεγχος κατασκευασμένων κυκλωμάτων	851
H.1	Εισαγωγή	851
H.2	Διαδικασία ελέγχου	853
H.3	Σχεδιασμός κατάλληλος για έλεγχο	854
H.3.1	Βασικά θέματα του κατάλληλου για έλεγχο σχεδιασμού	854
H.3.2	Ειδικές τεχνικές ελέγχου	856
H.3.3	Τεχνικές ελέγχου που βασίζονται στη σάρωση	858
H.3.4	Σχεδιασμός με σάρωση ορίων	861
H.3.5	Ενσωματωμένος αυτοέλεγχος	862
H.4	Παραγωγή συνδυασμών ελέγχου	866
H.4.1	Μοντέλα σφαλμάτων	867
H.4.2	Αυτόματη παραγωγή συνδυασμών ελέγχου	868
H.4.3	Προσομοίωση σφαλμάτων	869
H.5	Για περαιτέρω μελέτη	870
	Παραπομπές	870

Λύσεις Προβλημάτων.....871

Ευρετήριο881

Πρόλογος

Τι νέο υπάρχει;

Καλωσήλθατε στη δεύτερη έκδοση του βιβλίου "*Ψηφιακά Ολοκληρωμένα Κυκλώματα: Μια Σχεδιαστική Προσέγγιση*". Στα έξι χρόνια που πέρασαν από τη δημοσίευση της πρώτης έκδοσης, ο τομέας των ψηφιακών ολοκληρωμένων κυκλωμάτων έχει υποστεί μερικές δραματικές εξελίξεις και αλλαγές. Η τεχνολογία κατασκευής ολοκληρωμένων κυκλωμάτων συνεχίζει να προχωρεί σε ακόμα μικρότερες διαστάσεις. Οι ελάχιστες τιμές χαρακτηριστικών μεγεθών έχουν μειωθεί περίπου κατά δέκα φορές από την εποχή που γράφτηκε η πρώτη έκδοση, και τώρα πλησιάζουν στον εκπληκτικό χώρο των 100 nm. Η μείωση αυτή έχει διπλή συμβολή στο σχεδιασμό ψηφιακών ολοκληρωμένων κυκλωμάτων. Πρώτα απ' όλα, η πολυπλοκότητα των κυκλωμάτων που μπορούν να τοποθετηθούν στην επιφάνεια ενός ολοκληρωμένου κυκλώματος έχει αυξηθεί δραματικά. Λαμβάνοντας υπόψη τις προκλήσεις που εγείρονται, έχουμε οδηγηθεί σε νέες μεθοδολογίες σχεδιασμού και στρατηγικές υλοποίησης. Την ίδια στιγμή, η προσέγγιση στο βαθύ-υπομικρομετρικό χώρο έχει συνέπεια τη διαφορετική συμπεριφορά των στοιχείων, και φέρνει στην επιφάνεια έναν αριθμό από νέα φαινόμενα που επιδρούν στην αξιοπιστία, το κόστος, τις επιδόσεις, και την κατανάλωση ισχύος των ψηφιακών ολοκληρωμένων κυκλωμάτων. Η εκτενής εξέταση των φαινομένων αυτών είναι αυτό που διαφοροποιεί την έκδοση αυτή από την πρώτη έκδοση.

Μια ματιά στον πίνακα περιεχομένων αποκαλύπτει την εκτεταμένη κάλυψη θεμάτων όπως τα βαθύ-υπομικρομετρικά στοιχεία, η κυκλωματική βελτιστοποίηση, η μοντελοποίηση και βελτιστοποίηση διασυνδέσεων, η ακεραιότητα των σημάτων, η στρατηγική και ο χρονισμός του ρολογιού, και η κατανάλωση ισχύος. Όλα αυτά τα θέματα παρουσιάζονται με παραδείγματα σχεδιασμού σύγχρονων κυκλωμάτων. Επιπρόσθετα, καθώς τα κυκλώματα MOS αντιπροσωπεύουν σήμερα περισσότερο από το 99% της αγοράς των ψηφιακών ολοκληρωμένων κυκλωμάτων, παλαιότερες τεχνολογίες όπως τα διπολικά τρανζίστορ πυριτίου και η GaAs έχουν εξαλειφθεί (ωστόσο, στην ιστοσελίδα του βιβλίου οι ενδιαφερόμενοι αναγνώστες μπορούν να βρουν τα παλαιά κεφάλαια που αναφέρονται σε αυτές τις τεχνολογίες). Λόγω της σπουδαιότητας της μεθοδολογίας στη σύγχρονη διαδικασία σχεδιασμού έχουμε συμπεριλάβει στη ροή του κειμένου κάποια ένθετα *Μεθοδολογίας Σχεδιασμού*, καθένα από τα οποία τονίζει μία ιδιαίτερη πτυχή της διαδικασίας σχεδιασμού. Αυτή η νέα έκδοση αντιπροσωπεύει μια σημαντική επανεξέταση του βιβλίου. Η μεγαλύτερη αλλαγή είναι η παρουσία δυο συν-συγγραφέων, των Anatha και Bora, που έδωσαν τη δυνατότητα μεγαλύτερης εμβάθυνσης ως προς το σχεδιασμό ψηφιακών ολοκληρωμένων κυκλωμάτων αλλά και ως προς τις πρόσφατες τάσεις και προκλήσεις.

Πάντα στο πνεύμα της πρώτης έκδοσης

Καθώς εισάγαμε αυτές τις αλλαγές, επιδίωξή μας ήταν να διατηρήσουμε το πνεύμα και τους στόχους της πρώτης έκδοσης – που είναι το να γεφυρώσουμε το χάσμα μεταξύ των δυο όψεων του ψηφιακού σχεδιασμού, του **κυκλώματος και του συστήματος**. Αν και ξεκινάμε από τη λεπτομερή κατανόηση της λειτουργίας των ηλεκτρονικών στοιχείων και την εκτενή ανάλυση του κυττάρου του ψηφιακού σχεδιασμού — του αντιστροφέα — σταδιακά μεταφέρουμε τη γνώση αυτή στο σχεδιασμό πιο πολύ-

πλοκων μονάδων, όπως πύλες, καταχωρητές, ελεγκτές, αθροιστές, πολλαπλασιαστές, και μνήμες. Προσδιορίζουμε τις αναπόφευκτες ερωτήσεις που αντιμετωπίζουν οι σχεδιαστές των σημερινών πολύπλοκων κυκλωμάτων: Ποιες είναι οι πρωταρχικές παράμετροι του σχεδιασμού, σε ποιο τμήμα του σχεδιασμού θα πρέπει κανείς να επικεντρωθεί, και ποιες λεπτομέρειες θα πρέπει να παραβλέψει; Η απλοποίηση είναι ξεκάθαρα η μόνη προσέγγιση που μπορεί να αντιμετωπίσει την αυξανόμενη πολυπλοκότητα των ψηφιακών συστημάτων. Ωστόσο, η υπεραπλούστευση μπορεί να οδηγήσει σε αστοχία του κυκλώματος επειδή παραβλέπονται καθολικές κυκλωματικές επιδράσεις, όπως ο χρονισμός, οι διασυνδέσεις, και η κατανάλωση ισχύος. Για την αποφυγή αυτών των παγίδων, είναι σημαντικό να σχεδιάζουμε τα ψηφιακά κυκλώματα έχοντας στο μυαλό μας και τις δύο προοπτικές, τόσο του κυκλώματος όσο και του συστήματος. Αυτή είναι η προσέγγιση που ακολουθείται σε αυτό το βιβλίο, η οποία φέρνει στον αναγνώστη τη γνώση και την πείρα που απαιτούνται για το χειρισμό της πολυπλοκότητας τόσο με αναλυτικές, όσο και με πειραματικές τεχνικές.

Πώς να χρησιμοποιείται αυτό το βιβλίο

Ο πυρήνας του κειμένου προορίζεται για ανώτερου επιπέδου μαθήματα σχεδιασμού ψηφιακών κυκλωμάτων. Γύρω από τον πυρήνα αυτό έχουν συμπεριληφθεί κεφάλαια και ενότητες που καλύπτουν τα πιο προηγμένα θέματα. Κατά την ανάγνωση του βιβλίου γίνεται γρήγορα φανερό ότι είναι δύσκολο να καθοριστεί ένα υποσύνολο του τομέα "σχεδιασμός ψηφιακών κυκλωμάτων" που να καλύπτει τις ανάγκες όλων των ανθρώπων. Από τη μία πλευρά, οι νεοφερμένοι στον τομέα αυτό χρειάζονται λεπτομερή κάλυψη των βασικών εννοιών. Από την άλλη πλευρά, οι κριτικές από αναγνώστες και κριτές του βιβλίου έδειξαν ότι η εκτενής και σε βάθος κάλυψη των προηγμένων θεμάτων και των σύγχρονων τάσεων είναι επιθυμητή και αναγκαία. Παρέχοντας αυτή την πλήρη εικόνα καταλήξαμε σε ένα κείμενο που ξεπερνά το σκοπό ενός απλού εξαμηνιαίου μαθήματος. Το πιο προηγμένο υλικό μπορεί να χρησιμοποιηθεί για ένα μεταπτυχιακό μάθημα. Η πλατιά κάλυψη της ύλης και η ενσωμάτωση θεμάτων της τελευταίας λέξης της τεχνολογίας καθιστούν επίσης το κείμενο χρήσιμο ως βιβλίο αναφοράς για επαγγελματίες μηχανικούς. Θεωρείται δεδομένο ότι οι σπουδαστές που παρακολουθούν το μάθημα αυτό είναι εξοικειωμένοι με τις βασικές αρχές του λογικού σχεδιασμού.

Η οργάνωση του υλικού είναι τέτοια ώστε τα κεφάλαια να μπορούν να διδαχθούν και να διαβαστούν με πολλούς τρόπους, καθώς έχει διαμορφωθεί μια σχέση εξάρτησης με συγκεκριμένα "προαπαιτούμενα" θέματα. Ο πυρήνας του βιβλίου αποτελείται από τα Κεφάλαια 5, 6, 7, και 8. Τα Κεφάλαια 1 έως 4 μπορούν να θεωρηθούν εισαγωγικά. Ανταποκρινόμενοι σε αντίστοιχη απαίτηση, έχουμε συμπεριλάβει στο Κεφάλαιο 2 μια μικρή πραγματεία σχετικά με την κατασκευή ημιαγωγών. Οι σπουδαστές που έχουν κάποιες βασικές γνώσεις σχετικά με τα ημιαγωγικά στοιχεία μπορούν να διαβάσουν στα γρήγορα το Κεφάλαιο 3. Προτρέπουμε όλους τους αναγνώστες να το κάνουν τουλάχιστον αυτό, καθώς ένας μεγάλος αριθμός από συμβολισμούς και ορισμούς παρουσιάζονται σε αυτό το κεφάλαιο. Για να δώσουμε έμφαση στη σπουδαιότητα των διασυνδέσεων στα σύγχρονα ψηφιακά κυκλώματα, έχουμε μετακινήσει τη μοντελοποίηση των διασυνδέσεων στα αρχικά κεφάλαια του κειμένου, στο Κεφ. 4.

Τα Κεφάλαια 9 έως 12 ασχολούνται με πιο προηγμένα θέματα, και μπορούν να χρησιμοποιηθούν για να προσδώσουν συγκεκριμένο χαρακτήρα στο μάθημα. Για παράδειγμα, ένα μάθημα που επικεντρώνεται σε θέματα κυκλωμάτων μπορεί να βρει αντίστοιχο υλικό στα Κεφάλαια 9 και 12. Ένα μάθημα που εστιάζεται στο σχεδιασμό ψηφιακών συστημάτων θα μπορούσε να εμπλουτιστεί με την προσθήκη τμημάτων από τα Κεφάλαια 9, 10, και 11. Όλα αυτά τα κεφάλαια με τα προχωρημένα θέματα θα μπορούσαν να χρησιμοποιηθούν για να σχηματίσουν τον πυρήνα ενός μεταπτυχιακού μαθήματος ή μιας σειράς σεμιναρίων. Τα τμήματα του βιβλίου που θεωρούνται *προχωρημένης ύλης* σημειώνονται με έναν *αστερίσκο* στο κείμενο.

Ακολουθούν μερικές πιθανές συνθέσεις του υλικού για την παροχή ενός μαθήματος υψηλού επιπέδου. Στο *κείμενο οδηγιών εκπαιδευτή* (instructor documentation), που παρέχεται στην ιστοσελίδα του βιβλίου, έχουμε συμπεριλάβει μια πλήρη λίστα περιεχομένων με βάση τα μαθήματα που διδάσκονται σε μερικά ακαδημαϊκά ιδρύματα.

Βασικό μάθημα στα κυκλώματα (με ελάχιστη προϋπάρχουσα γνώση για τα ηλεκτρονικά στοιχεία):
1, 2.1-3, 3, 4, 5, 6, 7, 8, (9.1-9.3, 12).

Πιο προχωρημένο μάθημα σχετικά με τα κυκλώματα:
1, (2, 3), 4, 5, 6, 7, 8, 9, 10.1-10.3, 10.5-10.6, 12.

Μάθημα εστιασμένο σε συστήματα:
1, (2, 3), 4, 5, 6, 7, 8, 9, 10.1-10.4, 11, 12.1-12.2.

Τα *ένθετα μεθοδολογίας σχεδιασμού* καλύπτονται, κατά προτίμηση, ταυτόχρονα με το κεφάλαιο στο οποίο βρίσκονται.

Για να διατηρήσουμε μια συνεπή ροή της ύλης στα κεφάλαια, αρχικά παρουσιάζουμε τα διάφορα αντικείμενα που θα αναπτυχθούν και κατόπιν ακολουθεί μια λεπτομερής και εκτενής ανάλυση των ιδεών που περιέχουν. Η ενότητα *Προοπτική* εξετάζει τον τρόπο με τον οποίο τα παρουσιαζόμενα αντικείμενα σχετίζονται με τους πραγματικούς σχεδιασμούς, αλλά και το πώς αυτά ίσως να επηρεαστούν από τις μελλοντικές εξελίξεις. Κάθε κεφάλαιο τελειώνει με μια *Σύνοψη*, όπου αναφέρονται περιληπτικά τα αντικείμενα που καλύφθηκαν στο κείμενο, ακολουθούμενη από την ενότητα *Για περαιτέρω μελέτη* και την ενότητα των *Παραπομπών*. Αυτή παρέχει επαρκείς αναφορές για τους αναγνώστες που ενδιαφέρονται για περισσότερες λεπτομέρειες σχετικά με κάποια από τα θέματα του κεφαλαίου.

Όπως υπονοεί ο τίτλος του βιβλίου, ένας βασικός στόχος είναι να τονιστεί το θέμα του σχεδιασμού στα ψηφιακά κυκλώματα. Για να επιτύχουμε μια πιο πρακτική θεώρηση και να δώσουμε μια πραγματική προοπτική σχεδιασμού, έχουμε ενσωματώσει μέσα στο κείμενο παραδείγματα σχεδιασμού κυκλωμάτων και σχεδίων φυσικής υλοποίησης (layout). Αυτά τα παραδείγματα για μελέτη βοηθούν στο να απαντηθούν ερωτήσεις όπως "Πόση επιφάνεια ή ταχύτητα ή ισχύς εξοικονομείται πραγματικά με την εφαρμογή της τεχνικής αυτής;". Για να μιμηθούμε την πραγματική διαδικασία σχεδιασμού, κάνουμε εκτενή χρήση σχεδιαστικών εργαλείων, όπως τα εργαλεία κυκλωματικού και διακοπτικού προσομοιωτή, καθώς επίσης και προγραμμάτων για σχεδιαγράμματα επιφάνειας και εξαγωγής χαρακτηριστικών. Χρησιμοποιούμε ανάλυση με υπολογιστή για την επαλήθευση των αποτελεσμάτων που παράγουμε με "χειρονακτικό" τρόπο, την παρουσίαση νέων θεωρήσεων, ή την εξέταση πολύπλοκων συμπεριφορών που δεν μπορούμε να προσεγγίσουμε με χειρονακτική ανάλυση.

Τέλος, για να διευκολύνουμε τη διαδικασία μάθησης έχουμε συμπεριλάβει στο κείμενο μεγάλο αριθμό παραδειγμάτων. Κάθε κεφάλαιο περιέχει έναν αριθμό από προβλήματα ή σπαζοκεφαλιές (απαντήσεις γι' αυτά θα βρείτε στο τέλος του βιβλίου), τα οποία προκαλούν προβληματισμό και βοηθούν στην κατανόηση του αντικειμένου.

Η συντροφιά του παγκόσμιου ιστού

Μια βοηθητική σελίδα στο διαδίκτυο (<http://bwrc.eecs.berkeley.edu/IcBook/index.htm>) παρέχει πλήρως λυμένα παραδείγματα σχεδιασμού και ένα πλήρες σύνολο διαφανειών που περιέχουν τα σημαντικότερα σχήματα και διαγράμματα του κειμένου.

Σε αντίθεση με την πρώτη έκδοση του βιβλίου, **δεν έχουμε επιλέξει να συμπεριλάβουμε ομάδες προβλημάτων και ασκήσεων σχεδιασμού** στο κείμενο. Αντίθετα, αποφασίσαμε να τα διαθέσουμε μέσα από την ιστοσελίδα του βιβλίου. Αυτό μας δίνει τη δυνατότητα να ανανεώνουμε δυναμικά και να επεκτείνουμε τα προβλήματα και τις ασκήσεις, παρέχοντας ένα πιο αποτελεσματικό εργαλείο για τους διδάσκοντες. Ήδη διατίθενται περισσότερες από 300 ασκήσεις. Ο στόχος είναι να δώσουμε στους μεμονωμένους αναγνώστες έναν ανεξάρτητο οδηγό για την κατανόηση του υλικού, καθώς και τη δυνατότητα εξάσκησης στη χρήση μερικών από τα εργαλεία σχεδιασμού. Κάθε πρόβλημα χαρακτηρίζεται με βάση τις ενότητες του κειμένου στις οποίες αναφέρεται (για παράδειγμα, <1.3>), τα εργαλεία σχεδιασμού που πρέπει να χρησιμοποιηθούν για τη λύση του (για παράδειγμα, SPICE), και ένα βαθμό για την ταξινόμηση των προβλημάτων σύμφωνα με τη δυσκολία τους: (E) εύκολο, (M) μέτριο και (C) προχωρημένο. Τα προβλήματα που σημειώνονται με το (D) περιλαμβάνουν σχεδιασμό ή ερευνητικά στοιχεία. Οι λύσεις των προβλημάτων διατίθενται μόνο στους διδάσκοντες των ακαδημαϊκών ιδρυμάτων που έχουν επιλέξει να υιοθετήσουν το βιβλίο μας για το μάθημά τους. Αυτές διατίθενται μέσω του εκδότη σε μια ιστοσελίδα που είναι προστατευόμενη από κωδικό.

Τα ανοιχτά προβλήματα σχεδιασμού βοηθούν στην απόκτηση καλύτερης εικόνας για το εξαιρετικά σημαντικό ζήτημα της βελτιστοποίησης σχεδιασμού και της εξισορρόπησης σχεδιαστικών παραμέτρων. Σας συνιστούμε να χρησιμοποιείτε εργαλεία σχεδιασμού, επαλήθευσης, και ανάλυσης όταν επιχειρείτε να λύσετε αυτά τα σχεδιαστικά προβλήματα. Την πλήρη λύση των προβλημάτων αυτών μπορείτε να τη βρείτε στη σελίδα στο διαδίκτυο.

Επιπρόσθετα, στην ιστοσελίδα του βιβλίου παρέχονται δείγματα υλικού και λογισμικού εργαστηριακών ασκήσεων, πρόσθετες βασικές πληροφορίες, και χρήσιμες παραπομπές προς άλλες ιστοσελίδες.

Σημαντικά χαρακτηριστικά γνωρίσματα του βιβλίου

- Συνδυάζει τις οπτικές γωνίες ως προς το σχεδιασμό τόσο του κυκλώματος, όσο και του συστήματος. Προσφέρει εκτενή κατανόηση του σχεδιασμού πολύπλοκων ψηφιακών κυκλωμάτων, ενώ προετοιμάζει το σχεδιαστή για νέες προκλήσεις.
- Σε όλο το κείμενο ακολουθείται ο σχεδιαστικός προσανατολισμός. Επισημαίνονται σχεδιαστικές προκλήσεις και οδηγίες. Οι τεχνικές που προτείνονται στο κείμενο εξηγούνται μέσα από το σχεδιασμό πραγματικών κυκλωμάτων και την πλήρη ανάλυσή τους με χρήση του SPICE.
- Είναι το πρώτο βιβλίο για κυκλωματικό σχεδιασμό που *επικεντρώνεται μόνο σε βαθύ-υπομικρομετρικά στοιχεία*. Για ευκολία έχει αναπτυχθεί ένα απλό μοντέλο τρανζίστορ που είναι κατάλληλο για χειρονακτική ανάλυση, το οποίο αναφέρεται ως *ενοποιημένο μοντέλο MOS*.
- Δείχνει με μοναδικό τρόπο πώς μπορούν να χρησιμοποιούνται οι πιο πρόσφατες τεχνικές στο σχεδιασμό πολύπλοκων κυκλωμάτων, καθώς και κυκλωμάτων υψηλών επιδόσεων ή χαμηλής κατανάλωσης ισχύος. Η ταχύτητα και η κατανάλωση ισχύος αντιμετωπίζονται ως ισοδύναμοι παράγοντες σε όλο το κείμενο.
- Καλύπτει κρίσιμα θέματα του σχεδιασμού ρεαλιστικών συστημάτων, όπως η ακεραιότητα σήματος, η κατανάλωση ισχύος, οι διασυνδέσεις, η συσκευασία, ο χρονισμός, και ο συγχρονισμός.
- Παρέχει μοναδική κάλυψη των τελευταίων μεθοδολογιών και εργαλείων σχεδιασμού, με ανάλυση σχετικά με το πώς θα πρέπει αυτά να χρησιμοποιούνται από την οπτική γωνία του σχεδιαστή.

- Παρουσιάζει τις προοπτικές εξέλιξης της τεχνολογίας ψηφιακών κυκλωμάτων στο μέλλον.
- Περιέχει εξαιρετικές απεικονίσεις και ένα χρήσιμο έγχρωμο ένθετο που είναι προσανατολισμένο στο σχεδιασμό.
- Οι ενότητες "Για περαιτέρω μελέτη" και "Παραπομπές" παρέχουν άφθονες παραπομπές και υποδείξεις για τους αναγνώστες που ενδιαφέρονται να μάθουν περισσότερες λεπτομέρειες σχετικά με κάποια από τα θέματα του βιβλίου.
- Ένα εκτενές εκπαιδευτικό πακέτο είναι διαθέσιμο μέσω του Διαδικτύου, από την ιστοσελίδα του συγγραφέα. Το πακέτο αυτό περιλαμβάνει λογισμικό σχεδιασμού, διαφάνειες, ομάδες προβλημάτων, προβλήματα σχεδιασμού, ρεαλιστικά σχεδιαγράμματα, και εργαστήρια για υλικό και λογισμικό.

Τα περιεχόμενα με μια ματιά

Μια γρήγορη ματιά στον πίνακα περιεχομένων αποδεικνύει ότι η διάταξη των κεφαλαίων και το υλικό που καλύπτεται είναι σύμφωνα με την υποστηριζόμενη μεθοδολογία σχεδιασμού. Ξεκινώντας από ένα μοντέλο ημιαγωγικών στοιχείων, προχωρούμε βαθμιαία προς τα πάνω καλύπτοντας όλα τα επίπεδα αφαίρεσης — τον αναστροφέα, τη σύνθετη λογική πύλη (NAND, NOR, XOR), τις συναρτησιακές μονάδες (αθροιστής, πολλαπλασιαστής, ολισθητής, καταχωρητής), και τις μονάδες σε επίπεδο συστήματος (χειριστής δεδομένων, ελεγκτής, μνήμη). Για καθένα από αυτά τα επίπεδα σχεδιασμού προσδιορίζονται οι κυρίαρχες παράμετροι σχεδιασμού και κατασκευάζονται απλοποιημένα μοντέλα, τα οποία παραβλέπουν τις δευτερεύουσες λεπτομέρειες. Αν και αυτή η προσέγγιση μοντελοποίησης, που βασίζεται στην ύπαρξη διαφορετικών επιπέδων σχεδιασμού, παρέχει στο σχεδιαστή τη μεγαλύτερη δυνατότητα αντιμετώπισης της πολυπλοκότητας, εμπεριέχει όμως μερικές παγίδες. Αυτό διευκρινίζεται στα Κεφάλαια 9 και 10, όπου εξετάζονται θέματα με καθολικό αντίκτυπο όπως τα παρασιτικά των διασυνδέσεων και ο χρονισμός των κυκλωμάτων. Για να εκφράσουμε περαιτέρω τη διαφοροποίηση μεταξύ των δυο σχεδιαστικών προσεγγίσεων (του κυκλωματικού σχεδιασμού και του σχεδιασμού σε επίπεδο συστήματος), έχουμε διαιρέσει το περιεχόμενο του βιβλίου σε δύο μεγάλα μέρη: το Μέρος II (Κεφάλαια 4–7) εξετάζει κυρίως την προοπτική του κυκλώματος στα πλαίσια του ψηφιακού κυκλωματικού σχεδιασμού, ενώ το Μέρος III (Κεφάλαια 8–12) παρουσιάζει μια σχεδιαστική προσέγγιση που είναι περισσότερο προσανατολισμένη προς το επίπεδο του συστήματος. Το Μέρος I (Κεφάλαια 1–4) αποτελεί την απαραίτητη βάση (μετρικές σχεδιασμού, διεργασία κατασκευής, μοντέλα στοιχείων και διασυνδέσεων).

Το Κεφάλαιο 1 αποτελεί μια γενική εισαγωγή. Μετά από μια ιστορική επισκόπηση του ψηφιακού κυκλωματικού σχεδιασμού, παρουσιάζονται οι έννοιες του ιεραρχικού σχεδιασμού και τα διάφορα επίπεδα αφαίρεσης. Εισάγεται ένας αριθμός από θεμελιώδεις μετρικές, οι οποίες βοηθούν στην ποσοτικοποίηση του κόστους, της αξιοπιστίας, και της απόδοσης ενός σχεδιασμού.

Το Κεφάλαιο 2 παρέχει μια σύντομη και συμπαγή εισαγωγή στη *διεργασία κατασκευής MOS*. Η κατανόηση των βασικών βημάτων της διεργασίας βοηθά στην κατανόηση της τρισδιάστατης δομής του τρανζίστορ MOS, η οποία είναι κρίσιμη κατά τον προσδιορισμό των πηγών για τα παρασιτικά των στοιχείων. Πολλές από τις αποκλίσεις στις παραμέτρους των στοιχείων μπορούν επίσης να αποδοθούν στη διεργασία κατασκευής. Το κεφάλαιο αυτό παρουσιάζει επίσης την έννοια των κανόνων σχεδιασμού, οι οποίοι διαμορφώνουν την επικοινωνία μεταξύ του σχεδιαστή και του κατασκευαστή. Το κεφάλαιο ολοκληρώνεται με μια επισκόπηση της διεργασίας για τη συσκευασία ψηφιδών, ένα συχνά παραβλεπόμενο αλλά κρίσιμο θέμα για τον ψηφιακό σχεδιασμό ολοκληρωμένων κυκλωμάτων.

Το Κεφάλαιο 3 περιέχει μια συνοπτική περιγραφή των βασικών δομικών μονάδων σχεδιασμού, των *ημιαγωγικών στοιχείων*. Ο κύριος στόχος αυτού του κεφαλαίου είναι να δώσει μια διαισθητική κατανόηση της λειτουργίας του τρανζίστορ MOS, καθώς επίσης και να παρουσιάσει τα μοντέλα των στοιχείων, τα οποία χρησιμοποιούνται εκτενώς στα επόμενα κεφάλαια. Σημαντική προσοχή δίνεται στα τεχνουργήματα των σύγχρονων υπομικρομετρικών στοιχείων και τη μοντελοποίησή τους. Οι αναγνώστες που γνωρίζουν ήδη σχετικά με αυτά τα στοιχεία μπορούν να διατρέξουν αυτό το υλικό σχετικά γρήγορα.

Το Κεφάλαιο 4 περιέχει μια προσεκτική ανάλυση των *καλωδίων*, με τις διασυνδέσεις και τα συνοδευτικά παρασιτικά χαρακτηριστικά τους που διαδραματίζουν σημαντικό ρόλο. Στη συνέχεια εξετάζουμε καθένα από τα παρασιτικά χαρακτηριστικά που συνοδεύουν ένα καλώδιο (χωρητικότητα, αντίσταση, και αυτεπαγωγή). Παρουσιάζουμε μοντέλα για χειρονακτική ανάλυση καθώς και για ανάλυση με χρήση υπολογιστή.

Το Κεφάλαιο 5 εξετάζει τον πυρήνα του ψηφιακού σχεδιασμού, τον *αναστροφέα*. Αρχικά δίνονται κάποιες θεμελιώδεις ιδιότητες των ψηφιακών πυλών. Οι παράμετροι, που βοηθούν στην ποσοτικοποίηση της επίδοσης και της αξιοπιστίας μιας πύλης, υπολογίζονται λεπτομερώς για μια αντιπροσωπευτική δομή αντιστροφέα: το στατικό συμπληρωματικό αντιστροφέα CMOS. Οι τεχνικές και οι προσεγγίσεις που παρουσιάζονται σε αυτό το κεφάλαιο είναι εξαιρετικά σημαντικές, επειδή επαναλαμβάνονται πολλές φορές κατά την ανάλυση άλλων, πιο σύνθετων, δομών πυλών.

Στο Κεφάλαιο 6 επεκτείνεται αυτή η θεμελιώδης γνώση για να κατευθύνει το σχεδιασμό των απλών και σύνθετων ψηφιακών πυλών CMOS, όπως οι πύλες NOR και NAND. Δείχνουμε ότι, ανάλογα με τον κυρίαρχο σχεδιαστικό περιορισμό (αξιοπιστία, επιφάνεια, επιδόσεις, ή κατανάλωση ισχύος), μπορεί να είναι ελκυστικές άλλες δομές πυλών CMOS, εκτός από τη συμπληρωματική στατική πύλη. Αναλύονται και συγκρίνονται οι ιδιότητες για διάφορες σύγχρονες οικογένειες λογικών πυλών. Παρουσιάζονται επίσης τεχνικές για τη βελτιστοποίηση των επιδόσεων και της κατανάλωσης ισχύος στις σύνθετες πύλες.

Το Κεφάλαιο 7 εξετάζει πώς επιτυγχάνεται η λειτουργία της μνήμης με χρήση είτε θετικής ανάδρασης, είτε αποθήκευσης φορτίου. Εκτός από την ανάλυση παραδοσιακών δισταθών φλιπ-φλοπ, παρουσιάζονται επίσης και άλλα ακολουθιακά κυκλώματα, όπως ο μονοσταθής και ο ασταθής πολυδονητής. Σε όλα τα κεφάλαια πριν από το Κεφάλαιο 7 εξετάσαμε αποκλειστικά συνδυαστικά κυκλώματα, τα οποία είναι κυκλώματα χωρίς αίσθηση της ιστορίας του συστήματος. Τα *ακολουθιακά λογικά κυκλώματα*, αντίθετα, μπορούν να θυμηθούν και να αποθηκεύσουν την προηγούμενη κατάσταση.

Όλα τα κεφάλαια που προηγούνται του **Κεφαλαίου 8** παρουσιάζουν μια κυκλωματική προσέγγιση του ψηφιακού σχεδιασμού. Η διαδικασία ανάλυσης και βελτιστοποίησης έχει περιοριστεί σε μια μεμονωμένη πύλη. Στο κεφάλαιο αυτό προχωρούμε τη μέθοδό μας ένα βήμα παραπάνω, και αναλύουμε πώς μπορούν να συνδεθούν οι πύλες για να διαμορφώσουν τις δομικές μονάδες ενός συστήματος. Το μέρος του βιβλίου που ασχολείται με το επίπεδο του συστήματος ξεκινά, πολύ ταιριαστά, με μια ανάλυση για τις *μεθοδολογίες σχεδιασμού*. Η αυτοματοποίηση του σχεδιασμού είναι ο μόνος τρόπος για να αντιμετωπιστεί η συνεχώς αυξανόμενη πολυπλοκότητα των ψηφιακών σχεδιασμών. Στο Κεφάλαιο 8 εξετάζουμε τους πιο αξιοπρόσεκτους τρόπους για την παραγωγή εκτεταμένων σχεδιασμών σε περιορισμένο χρονικό διάστημα. Το κεφάλαιο αυτό αφιερώνει επίσης μεγάλο τμήμα του στις διάφορες μεθοδολογίες υλοποίησης που είναι διαθέσιμες για τους σημερινούς σχεδιαστές. Μερικά από τα αντικεί-

μενα συζήτησης που τίθενται στο κεφάλαιο αυτό είναι θέματα όπως: ο εξατομικευμένος σχεδιασμός σε σχέση με τον ημι-εξατομικευμένο σχεδιασμό, ο κυκλωματικός σχεδιασμός σε σχέση με τον τυποποιημένο σχεδιασμό, η κανονική δομή πίνακα σε σχέση με τον εξειδικευμένο σχεδιασμό.

Το Κεφάλαιο 9 επανεξετάζει την επίδραση των *καλωδίων διασύνδεσης* στη λειτουργία και τις επιδόσεις μιας ψηφιακής πύλης. Το καλώδιο εισάγει παρασιτική χωρητικότητα, αντίσταση, και επαγωγή· ποσότητες οι οποίες γίνονται όλο και πιο σημαντικές με την κλιμάκωση της τεχνολογίας. Εδώ παρουσιάζονται οι προσεγγίσεις για την ελαχιστοποίηση της επίδρασης αυτών των παρασιτικών των διασυνδέσεων στις επιδόσεις, την κατανάλωση ισχύος, και την αξιοπιστία των κυκλωμάτων. Το κεφάλαιο αντιμετωπίζει επίσης μερικά σημαντικά ζητήματα, όπως η διανομή της τάσης τροφοδοσίας και τα κυκλώματα εισόδου/εξόδου.

Στο Κεφάλαιο 10 παρουσιάζονται λεπτομέρειες για το πώς πρέπει να επιβληθεί μια αυστηρή χρονική τοποθέτηση των διακοπτικών συμβάντων, με σκοπό τη σωστή λειτουργία των ακολουθιακών κυκλωμάτων. Χωρίς αυτούς τους περιορισμούς *συγχρονισμού*, μπορεί να γραφτούν λανθασμένα δεδομένα στα κύτταρα μνήμης. Τα περισσότερα ψηφιακά κυκλώματα χρησιμοποιούν μια σύγχρονη προσέγγιση, βασισμένη σε χρήση ρολογιού, για να επιβάλουν αυτή τη χρονική διάταξη. Στο Κεφάλαιο 10 εξετάζονται οι διάφορες προσεγγίσεις για το συγχρονισμό των ψηφιακών κυκλωμάτων και οι στρατηγικές ρολογιού που χρησιμοποιούνται. Αναλύεται η επίδραση μερικών σημαντικών φαινομένων, όπως η χρονική απόκλιση ρολογιού, στη συμπεριφορά των σύγχρονων ψηφιακών κυκλωμάτων. Η σύγχρονη προσέγγιση συγκρίνεται με εναλλακτικές τεχνικές, όπως τα αυτοχρονιζόμενα κυκλώματα. Το κεφάλαιο ολοκληρώνεται με μια σύντομη εισαγωγή στα κυκλώματα συγχρονισμού και παραγωγής σήματος ρολογιού.

Στο Κεφάλαιο 11 εξετάζεται ο σχεδιασμός διαφόρων σύνθετων *αριθμητικών δομικών μονάδων*, όπως οι αθροιστές, οι πολλαπλασιαστές, και οι ολισθητές. Αυτό το κεφάλαιο είναι κρίσιμο, επειδή δείχνει τον τρόπο με τον οποίο οι τεχνικές σχεδιασμού που παρουσιάστηκαν στα Κεφάλαια 5 και 6 επεκτείνονται στο επόμενο επίπεδο αφαίρεσης. Εισάγεται η έννοια της κρίσιμης διαδρομής και χρησιμοποιείται εκτενώς στην ανάλυση των επιδόσεων και τη βελτιστοποίηση. Παράγονται επίσης μοντέλα επιδόσεων υψηλότερου επιπέδου. Αυτά βοηθούν το σχεδιαστή να αποκτήσει βαθύτερη γνώση της λειτουργίας αλλά και της ποιότητας ενός σχεδιασμού, χωρίς να χρειάζεται να προσφύγει σε λεπτομερή και εκτενή ανάλυση των κυκλωμάτων χαμηλότερου επιπέδου.

Το Κεφάλαιο 12 αναλύει σε βάθος τις διάφορες κατηγορίες μνήμης και την υλοποίησή τους. Όταν απαιτείται αποθήκευση μεγάλων ποσοτήτων δεδομένων, ο σχεδιαστής ψηφιακών κυκλωμάτων προσφεύγει σε ειδικές μονάδες κυκλωμάτων που ονομάζονται *μνήμες*. Οι μνήμες ημιαγωγών επιτυγχάνουν πολύ υψηλή πυκνότητα αποθήκευσης, εκμεταλλευόμενες μερικές από τις θεμελιώδεις ιδιότητες των ψηφιακών πυλών. Σημαντικό ζήτημα στο σχεδιασμό αξιόπιστων και γρήγορων μνημών είναι η υλοποίηση των περιφερειακών κυκλωμάτων — όπως οι αποκωδικοποιητές, οι ενισχυτές αίσθησης, οι οδηγοί, και τα κυκλώματα ελέγχου — θέματα τα οποία καλύπτονται εκτενώς. Τέλος, αφού το βασικό ζήτημα στο σχεδιασμό μνημών είναι να εξασφαλιστεί ότι η συσκευή θα εργάζεται με συνέπεια κάτω από όλες τις περιπτώσεις λειτουργίας, το κεφάλαιο ολοκληρώνεται με μια λεπτομερή ανάλυση σχετικά με την αξιοπιστία της μνήμης. Αυτό το κεφάλαιο, καθώς επίσης και το προηγούμενο, είναι προαιρετικά για τις προπτυχιακές σειρές μαθημάτων.

Ευχαριστίες

Οι συγγραφείς επιθυμούν να ευχαριστήσουν όλους εκείνους που συνέβαλαν στην εμφάνιση, τη δημιουργία, και τη διόρθωση αυτού του βιβλίου. Καταρχήν, πρέπει να ευχαριστήσουμε όλους τους μεταπτυχιακούς φοιτητές που βοήθησαν στην πορεία όλων αυτών των ετών για να φτάσουμε το κείμενο στο σημείο όπου είναι σήμερα. Ευχαριστούμε επίσης τους σπουδαστές των σειρών μαθημάτων eecs141 και eecs241 στο Berkeley και τη σειρά μαθημάτων 6.374 στο MIT, οι οποίοι υπέφεραν μέσω των πολλών πειραματικών διδασκαλιών που βασίζονταν σε αυτό το βιβλίο. Τα σχόλια από εκπαιδευτικούς, μηχανικούς, και σπουδαστές από ολόκληρο τον κόσμο έχουν βοηθήσει παρά πολύ στην εστίαση των κατευθύνσεων αυτής της νέας έκδοσης και στον ακριβή καθορισμό του τελικού κειμένου. Το συνεχές ρεύμα των ηλεκτρονικών μηνυμάτων δείχνει σε μας ότι βρισκόμαστε στη σωστή πορεία.

Ειδικότερα, θέλουμε να αναγνωρίσουμε τις συνεισφορές των Mary-Jane Irwin, Vijay Narayanan, Eby Friedman, Fred Rosenberger, Wayne Bursleson, Sekhar Borkar, Ivo Bolsens, Duane Boning, Olivier Franza, Lionel Kimerling, Josie Ammer, Mike Sheets, Tufan Karalar, Huifang Qin, Rhett Davis, Nathan Chan, Jeb Durant, Andrei Vladimirescu, Radu Zlatanovici, Yasuhisa Shimazaki, Fujio Ishihara, Dejan Markovic, Vladimir Stojanovic, SeongHwan Cho, James Kao, Travis Simpkins, Siva Narendra, James Goodman, Vadim Gutnik, Theodoros Konstantakopoulos, Rex Min, Vikas Mehrotra, και Paul-Peter Sotiriadis. Η βοήθειά τους, οι πληροφορίες τους, και η κριτική τους μας βοήθησαν πάρα πολύ. Προφανώς, παραμένουμε ευγνώμονες και σε εκείνους που βοήθησαν στη δημιουργία και την ανάπτυξη της πρώτης έκδοσης του βιβλίου.

Είμαι εξαιρετικά ευγνώμων στο προσωπικό της Prentice Hall, οι οποίοι έχουν συμβάλει στη μετατροπή ενός ακατέργαστου χειρογράφου σε ευχάριστο βιβλίο. Καταρχήν, θέλω να αναγνωρίσω τη βοήθεια και την εποικοδομητική κριτική του Tom Robbins, Εκδότη, του Daniel Sandin, Συντάκτη παραγωγής, και του David George, Αρχισυντάκτη. Ειδικές ευχαριστίες οφείλω επίσης στην Brenda Vanoni στο Berkeley, για την ανεκτίμητη βοήθειά της στη διόρθωση του κειμένου και τη διαδικασία δημιουργίας της ιστοσελίδας. Η πείρα της Carol Sitea σε θέματα ιστοσελίδων βοήθησε επίσης αρκετά.

Θέλω επίσης να τονίσω το ρόλο των υπολογιστικών βοηθημάτων στην ανάπτυξη αυτού του βιβλίου. Όλα τα σχέδια αναπτύχθηκαν πλήρως στο σύστημα έκδοσης FrameMaker (Adobe Systems). Οι γραφικές παραστάσεις δημιουργήθηκαν κυρίως με το MATLAB. Το Microsoft Frontpage είναι το εργαλείο που επιλέχθηκε για τη δημιουργία της ιστοσελίδας. Για τις προσομοιώσεις κυκλωμάτων χρησιμοποιήσαμε το HSPICE (Avant!). Όλα τα σχεδιαγράμματα παρήχθησαν με χρήση της ομάδας εργαλείων φυσικού σχεδιασμού της Cadence.

Τέλος, οφείλουμε μερικές λέξεις ευγνωμοσύνης στους ανθρώπους που έπρεπε να υπομείνουν κατά τη διαδικασία δημιουργίας αυτού του βιβλίου, τους Kathelijn, Karthiyayani, Krithivasan, και Rebecca. Αν και η παραγωγή μιας νέας έκδοσης απαιτεί σημαντικά λιγότερη προσπάθεια από την αρχική έκδοση, υποτιμάμε συνεχώς το τι ακριβώς απαιτεί, ειδικά αν λάβουμε υπόψη τα υπόλοιπα καθημερινά μας φορτία. Αυτοί υπήρξαν για μας μια σταθερή πηγή υποστήριξης, βοήθειας, και ενθάρρυνσης κατά τη διάρκεια της συγγραφής αυτού του βιβλίου.

JAN M. RABAEY
ANANTHA CHANDRAKASAN
BORIVOJE NIKOLIĆ
Berkeley, Calistoga, Cambridge

Ο αντιστροφείας CMOS

*Ποσοτικοποίηση των μετρικών ακεραιότητας,
επιδόσεων, και ενέργειας του αντιστροφεία
Βελτιστοποίηση σχεδιασμού του αντιστροφεία*

- 5.1 Εισαγωγή
- 5.2 Ο στατικός αντιστροφείας CMOS — μια διαισθητική προσέγγιση
- 5.3 Εκτίμηση της στιβαρότητας του αντιστροφεία CMOS — η στατική συμπεριφορά
 - 5.3.1 Κατώφλιο μετάβασης
 - 5.3.2 Περιθώρια θορύβου
 - 5.3.3 Επανεξέταση της στιβαρότητας
- 5.4 Επιδόσεις του αντιστροφεία CMOS: η δυναμική συμπεριφορά
 - 5.4.1 Υπολογισμός των χωρητικότητων
 - 5.4.2 Καθυστέρηση διάδοσης: ανάλυση πρώτης τάξης
 - 5.4.3 Η καθυστέρηση διάδοσης από σχεδιαστική άποψη
- 5.5 Ισχύς, ενέργεια, και ενέργεια-καθυστέρηση
 - 5.5.1 Δυναμική κατανάλωση ισχύος
 - 5.5.2 Στατική κατανάλωση
 - 5.5.3 Συνολική εξέταση
 - 5.5.4 Ανάλυση κατανάλωσης ισχύος με το SPICE
- 5.6 Προοπτική: η κλιμάκωση της τεχνολογίας και η επίδρασή της στις μετρικές του αντιστροφεία
- 5.7 Σύνοψη
- 5.8 Για περαιτέρω μελέτη

5.1 Εισαγωγή

Ο αντιστροφέας είναι στην πραγματικότητα ο πυρήνας όλων των ψηφιακών κυκλωμάτων. Αν γίνουν σαφώς κατανοητές η λειτουργία του και οι ιδιότητές του, απλοποιείται σε μεγάλο βαθμό ο σχεδιασμός πιο πολύπλοκων δομών — όπως οι λογικές πύλες, οι αθροιστές, οι πολλαπλασιαστές, και οι μικροεπεξεργαστές. Η ηλεκτρική συμπεριφορά αυτών των σύνθετων κυκλωμάτων μπορεί να παραχθεί σχεδόν εξ ολοκλήρου με βάση τα αποτελέσματα που λαμβάνονται από τους αντιστροφείς. Η ανάλυση των αντιστροφέων μπορεί να επεκταθεί για να εξηγήσει τη συμπεριφορά πιο σύνθετων πυλών — όπως οι NAND, NOR, και XOR — οι οποίες με τη σειρά τους αποτελούν τα δομικά στοιχεία για μονάδες όπως οι πολλαπλασιαστές και οι επεξεργαστές.

Στο κεφάλαιο αυτό επικεντρωνόμαστε σε έναν μόνο τύπο πύλης αντιστροφέα — το στατικό αντιστροφέα CMOS. Σήμερα αυτός είναι αναμφίβολα ο πιο δημοφιλής αντιστροφέας, και επομένως αξίζει ειδική προσοχή. Αναλύουμε την πύλη αυτή σε σχέση με τις διαφορετικές σχεδιαστικές μετρικές που περιγράψαμε συνοπτικά στο Κεφάλαιο 1:

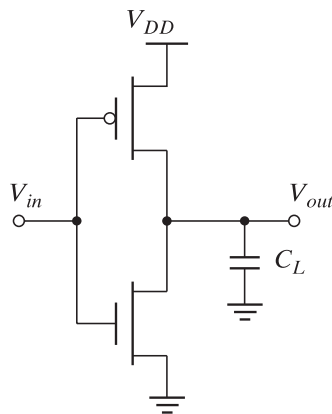
- *το κόστος*, που εκφράζεται από την πολυπλοκότητα και την καταλαμβανόμενη επιφάνεια
- *την ακεραιότητα και τη στιβαρότητα*, που εκφράζεται από τη στατική συμπεριφορά (ή συμπεριφορά σταθερής κατάστασης)
- *τις επιδόσεις*, που καθορίζονται από την δυναμική (ή μεταβατική) απόκριση
- *την ενεργειακή αποδοτικότητα*, που καθορίζεται από την κατανάλωση ενέργειας και ισχύος

Χρησιμοποιώντας την ανάλυση αυτή αναπτύσσουμε ένα μοντέλο της πύλης και προσδιορίζουμε τις σχεδιαστικές παραμέτρους της. Αναπτύσσουμε μεθόδους για την επιλογή των τιμών των παραμέτρων έτσι ώστε ο σχεδιασμός που προκύπτει να ικανοποιεί τις επιθυμητές προδιαγραφές. Αν και οι παράμετροι αυτές μπορούν εύκολα να ποσοτικοποιηθούν για μια δεδομένη τεχνολογία, εξετάζουμε επίσης την επίδραση της *κλιμάκωσης της τεχνολογίας* στις παραμέτρους αυτές.

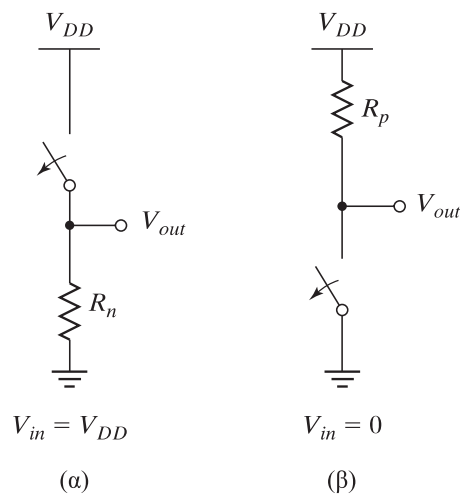
Παρά το ότι το κεφάλαιο αυτό επικεντρώνεται μόνο στον αντιστροφέα CMOS, θα δούμε στο επόμενο κεφάλαιο ότι η ίδια μεθοδολογία εφαρμόζεται επίσης και σε άλλες τοπολογίες πυλών.

5.2 Ο στατικός αντιστροφέας CMOS — μια διαισθητική προσέγγιση

Η Εικόνα 5-1 παρουσιάζει το κυκλωματικό διάγραμμα του στατικού αντιστροφέα CMOS (static CMOS inverter). Μπορούμε να κατανοήσουμε εύκολα τη λειτουργία του με τη βοήθεια ενός απλού διακοπτικού μοντέλου του τρανζίστορ MOS που παρουσιάσαμε στο Κεφάλαιο 3 (δείτε την Εικόνα 3-26). Το τρανζίστορ δεν είναι τίποτα παραπάνω από ένα διακόπτη με άπειρη αντίσταση αποκοπής (για $|V_{GS}| < |V_T|$) και πεπερασμένη αντίσταση αγωγής (για $|V_{GS}| > |V_T|$). Αυτό οδηγεί στην ακόλουθη ερμηνεία της λειτουργίας του αντιστροφέα. Όταν η V_{in} είναι στην υψηλή στάθμη και ίση με V_{DD} , το τρανζίστορ NMOS άγει και το τρανζίστορ PMOS είναι σε αποκοπή. Αυτό αντιστοιχεί στο ισοδύναμο κύκλωμα της Εικόνας 5-2α. Υπάρχει τότε μια αγωγή μεταξύ της V_{out} και του κόμβου γείωσης, που έχει αποτέλεσμα μια τιμή σταθερής κατάστασης ίση με 0 V. Από την άλλη πλευρά, όταν η τάση εισόδου είναι στη χαμηλή στάθμη (0 V) τα τρανζίστορ NMOS και PMOS είναι σε αποκοπή και αγωγή, αντίστοιχα. Το ισοδύναμο κύκλωμα της Εικόνας 5-2β δείχνει ότι υπάρχει μια αγωγή μεταξύ της V_{DD} και της V_{out} , που επιφέρει την υψηλή στάθμη στην τάση εξόδου. Είναι λοιπόν ξεκάθαρο ότι η πύλη λειτουργεί ως αντιστροφέας.



Εικόνα 5-1 Στατικός αντιστροφέας CMOS. Η V_{DD} είναι η τάση τροφοδοσίας.



Εικόνα 5-2 Διακοπτικά μοντέλα για τον αντιστροφέα CMOS.

Από αυτή την ανάλυση σε επίπεδο διακόπτη μπορούμε να διαπιστώσουμε κάποιες ακόμα σημαντικές ιδιότητες της στατικής λογικής CMOS:

- Η υψηλή και χαμηλή στάθμη εξόδου είναι αντίστοιχα V_{DD} και GND : με άλλα λόγια, το εύρος ταλάντευσης της τάσης είναι ίσο με την τάση τροφοδοσίας. Αυτό έχει αποτέλεσμα υψηλά περιθώρια θορύβου.
- Οι λογικές στάθμες δεν εξαρτώνται από τα σχετικά μεγέθη των στοιχείων, και έτσι τα τρανζίστορ μπορούν να έχουν το ελάχιστο μέγεθος. Οι πύλες με την ιδιότητα αυτή ονομάζονται *μη εξαρτημένες από το λόγο μεγεθών των τρανζίστορ* (ratioless), σε αντίθεση με την *εξαρτημένη από το λόγο μεγεθών των τρανζίστορ λογική* (ratioed logic) όπου οι λογικές στάθμες καθορίζονται από τα σχετικά μεγέθη των τρανζίστορ που στοιχειοθετούν τις πύλες.
- Στη σταθερή κατάσταση υπάρχει πάντα μια διαδρομή με πεπερασμένη αντίσταση μεταξύ της εξόδου και της V_{DD} ή της γείωσης (GND). Έτσι ένας καλά σχεδιασμένος αντιστροφέας CMOS έχει *χαμηλή εμπέδηση εξόδου*, που τον κάνει λιγότερο ευαίσθητο στο θόρυβο και σε διαταραχές. Οι τυπικές τιμές της αντίστασης εξόδου ανήκουν στην κλίμακα των $k\Omega$.

- Η αντίσταση εισόδου (input resistance) του αντιστροφεία CMOS είναι υπερβολικά υψηλή, αφού η πύλη ενός τρανζίστορ MOS είναι ένας ιδεατά τέλειος μονωτής και δεν υπάρχει ροή συνεχούς ρεύματος εισόδου. Αφού ο κόμβος εισόδου του αντιστροφεία συνδέεται μονάχα στις πύλες των τρανζίστορ, το ρεύμα εισόδου σταθερής κατάστασης είναι σχεδόν μηδενικό. Θεωρητικά, ένας αντιστροφείας μπορεί να οδηγή άπειρο αριθμό πυλών (ή να έχει άπειρο φόρτο εξόδου) και να εξακολουθεί να λειτουργεί σωστά· παρόλα αυτά, όπως θα δούμε σε λίγο, η αύξηση του φόρτου εξόδου αυξάνει επίσης και την καθυστέρηση διάδοσης. Αν και ο φόρτος εξόδου δεν επιδρά στη συμπεριφορά σταθερής κατάστασης, υποβαθμίζει τη μεταβατική απόκριση.
- Δεν υπάρχει αγωγή διαδρομή μεταξύ των γραμμών τροφοδοσίας και γείωσης σε συνθήκες λειτουργίας σταθερής κατάστασης (δηλαδή όταν η είσοδος και η έξοδος παραμένουν σταθερές). Η απουσία ροής ρεύματος (εάν παραβλέψουμε τα ρεύματα διαρροής) σημαίνει ότι η πύλη δεν καταναλώνει καθόλου στατική ενέργεια.

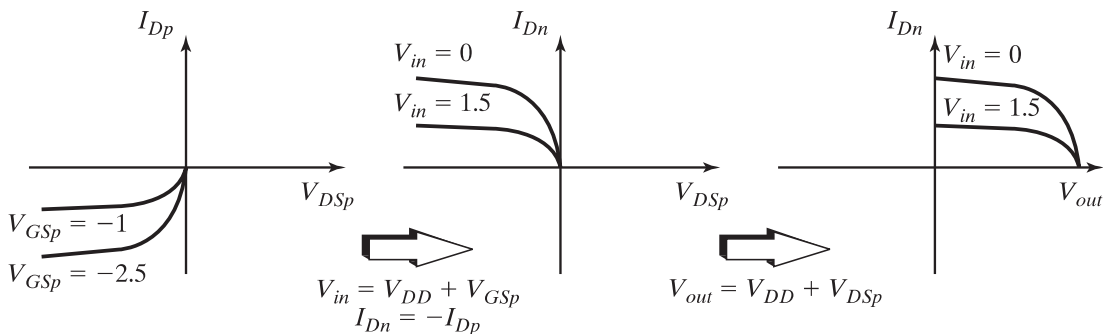
ΣΥΜΠΛΗΡΩΜΑΤΙΚΗ ΣΗΜΕΙΩΣΗ: Η προηγούμενη παρατήρηση, αν και φαινομενικά προφανής, έχει μεγάλη σημασία και είναι μια από τις κύριες αιτίες για το ότι η CMOS είναι η ψηφιακή τεχνολογία που έχει επικρατήσει σήμερα. Η κατάσταση ήταν πολύ διαφορετική τη δεκαετία του 1970 και στις αρχές της δεκαετίας του 1980. Όλοι οι πρώτοι μικροεπεξεργαστές — όπως ο Intel 4004 — υλοποιήθηκαν αμιγώς σε τεχνολογία NMOS. Η έλλειψη των συμπληρωματικών στοιχείων (όπως τα τρανζίστορ NMOS και PMOS) σε αυτή την τεχνολογία καθιστά πολύ δυσκολότερη την υλοποίηση αντιστροφείων με μηδενική στατική κατανάλωση ενέργειας. Η στατική κατανάλωση ενέργειας θέτει ένα αυστηρό άνω όριο ως προς τον αριθμό των πυλών που μπορούν να ολοκληρωθούν σε μία ψηφίδα πυριτίου, γεγονός που ώθησε προς τη μετάβαση στην τεχνολογία CMOS κατά τη δεκαετία του 1980, όπου η κλιμάκωση της τεχνολογίας επέτρεψε υψηλότερες πυκνότητες ολοκλήρωσης.

Μπορούμε να εκτιμήσουμε γραφικά τη φύση και τη μορφή της χαρακτηριστικής μεταφοράς τάσης XMT (Voltage-Transfer Characteristic, VTC) με υπέρθεση των χαρακτηριστικών ρεύματος των στοιχείων NMOS και PMOS. Αυτή η γραφική κατασκευή παραδοσιακά αποκαλείται *γραφική παράσταση γραμμής φορτίου* (load-line plot). Για την παραγωγή της παράστασης αυτής απαιτείται η μετατροπή των καμπυλών I - V των στοιχείων NMOS και PMOS σε ένα κοινό σύστημα συντεταγμένων. Έχουμε επιλέξει ως μεταβλητές την τάση εισόδου V_{in} , την τάση εξόδου V_{out} , και το ρεύμα υποδοχής του τρανζίστορ NMOS I_{DN} . Οι σχέσεις I - V του τρανζίστορ PMOS μπορούν να μεταφραστούν σε αυτό το πεδίο μεταβλητών μέσω των ακόλουθων σχέσεων (οι δείκτες n και p δηλώνουν τα στοιχεία NMOS και PMOS, αντίστοιχα):

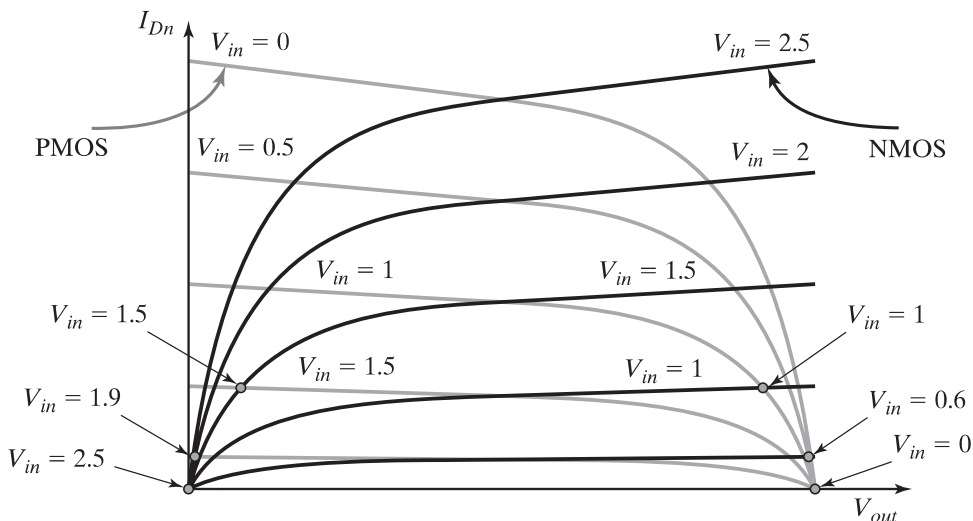
$$\begin{aligned}
 I_{DSp} &= -I_{DSn} \\
 V_{GSn} &= V_{in} \quad V_{GSp} = V_{in} - V_{DD} \\
 V_{DSn} &= V_{out} \quad V_{DSp} = V_{out} - V_{DD}
 \end{aligned}
 \tag{5.1}$$

Οι καμπύλες γραμμής φορτίου του στοιχείου PMOS λαμβάνονται με κατοπτρισμό γύρω από τον άξονα x και οριζόντια ολίσθηση κατά V_{DD} . Η διαδικασία αυτή περιγράφεται συνοπτικά στην

Εικόνα 5-3, όπου παρουσιάζονται τα επακόλουθα βήματα για την προσαρμογή των αρχικών καμπυλών $I-V$ του τρανζίστορ PMOS στο κοινό σύστημα συντεταγμένων των V_{in} , V_{out} , και I_{Dn} .



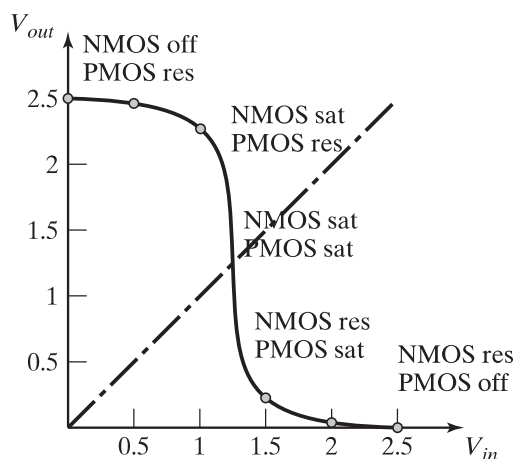
Εικόνα 5-3 Μετατροπή των χαρακτηριστικών $I-V$ του τρανζίστορ PMOS σε ένα κοινό σύστημα συντεταγμένων (υποθέτουμε ότι $V_{DD} = 2,5 \text{ V}$).



Εικόνα 5-4 Καμπύλες φορτίου για τα τρανζίστορ NMOS και PMOS του στατικού αντιστροφέα CMOS ($V_{DD} = 2,5 \text{ V}$). Οι τελείες αναπαριστούν τα σημεία λειτουργίας dc για διάφορες τάσεις εισόδου.

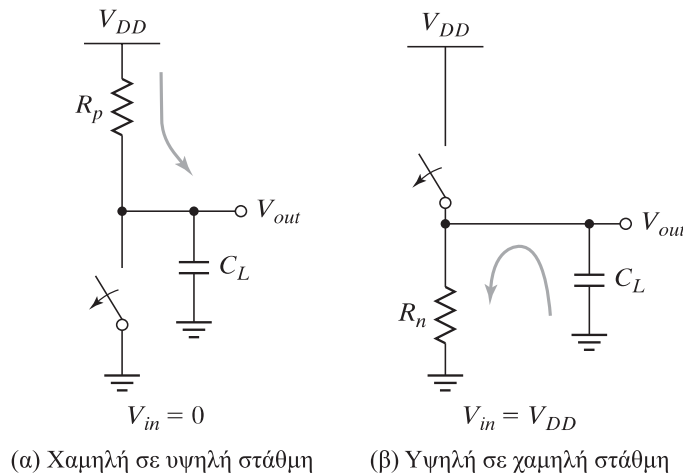
Οι γραμμές φορτίου που προκύπτουν φαίνονται στην Εικόνα 5-4. Για να είναι έγκυρο ένα σημείο λειτουργίας dc, πρέπει να είναι ίσα τα ρεύματα μέσω των στοιχείων NMOS και PMOS. Γραφικά, αυτό σημαίνει ότι τα σημεία dc πρέπει να βρίσκονται στην τομή των αντίστοιχων γραμμών φορτίου. Στη γραφική παράσταση σημειώνονται αρκετά τέτοια σημεία (για $V_{in} = 0, 0,5, 1, 1,5, 2,$ και $2,5 \text{ V}$). Όπως μπορείτε να δείτε, όλα τα σημεία λειτουργίας βρίσκονται είτε στις υψηλές είτε στις χαμηλές στάθμες εξόδου. Κατά συνέπεια, η ΧΜΤ του αντιστροφέα παρουσιάζει πολύ στενή ζώνη μετάβασης. Αυτό είναι αποτέλεσμα του υψηλού κέρδους στη διάρκεια της μετάβασης, όπου τα τρανζίστορ NMOS και PMOS ταυτόχρονα άγουν και λειτουργούν στην περιοχή κορεσμού. Σε αυτή την περιοχή λειτουργίας μια μικρή αλλαγή στην τάση εισόδου έχει αποτέλεσμα

μεγάλη μεταβολή στην έξοδο. Όλες αυτές οι παρατηρήσεις παρουσιάζονται στη ΧΜΤ που φαίνεται στην Εικόνα 5-5.



Εικόνα 5-5 Η ΧΜΤ του στατικού αντιστροφέα CMOS, που παράγεται από την Εικόνα 5-4 ($V_{DD} = 2,5 \text{ V}$). Για κάθε περιοχή λειτουργίας του αντιστροφέα σημειώνονται οι αντίστοιχες περιοχές λειτουργίας των τρανζίστορ — αποκοπή (off), ωμική (res), ή κορεσμός (sat).

Πριν περάσουμε σε αναλυτικές λεπτομέρειες σχετικά με τη λειτουργία του αντιστροφέα CMOS, καλό είναι να κάνουμε μια ποιοτική ανάλυση της μεταβατικής συμπεριφοράς της πύλης. Η απόκριση αυτή κυριαρχείται κυρίως από τη χωρητικότητα εξόδου της πύλης, C_L , η οποία αποτελείται από τις χωρητικότητες διάχυσης της υποδοχής των τρανζίστορ NMOS και PMOS, τη χωρητικότητα των καλωδίων σύνδεσης, και τη χωρητικότητα εισόδου των πυλών που αποτελούν το φόρτο εξόδου του αντιστροφέα. Αν υποθέσουμε προσωρινά ότι τα τρανζίστορ αλλάζουν κατάσταση στιγμιαία, μπορούμε να αποκτήσουμε μια προσεγγιστική ιδέα της μεταβατικής απόκρισης χρησιμοποιώντας ξανά το απλοποιημένο διακοπτικό μοντέλο. Ας εξετάσουμε καταρχήν τη μετάβαση από τη χαμηλή στην υψηλή στάθμη (δείτε την Εικόνα 5-6α). Ο χρόνος απόκρισης της πύλης καθορίζεται απλώς από το χρόνο που διαρκεί η φόρτιση του πυκνωτή C_L μέσω του αντιστάτη R_p . Στο Παράδειγμα 4.5 μάθαμε ότι η καθυστέρηση διάδοσης ενός τέτοιου δικτυώματος είναι ανάλογη της σταθεράς χρόνου $R_p C_L$. Έτσι, για να κατασκευάσουμε μια γρήγορη πύλη, είτε διατηρούμε μικρή τη χωρητικότητα εξόδου, ή μειώνουμε την αντίσταση αγωγής του τρανζίστορ. Το τελευταίο επιτυγχάνεται με αύξηση του λόγου W/L του στοιχείου. Παρόμοιες σκέψεις ισχύουν και για τη μετάβαση από την υψηλή στη χαμηλή στάθμη (Εικόνα 5-6β), η οποία κυριαρχείται από τη σταθερά χρόνου $R_n C_L$. Ο αναγνώστης θα πρέπει να προσέξει ότι η αντίσταση αγωγής των τρανζίστορ NMOS και PMOS δεν είναι σταθερή — απεναντίας, είναι μια μη γραμμική συνάρτηση της τάσης που υπάρχει στα άκρα του τρανζίστορ. Αυτό περιπλέκει τον ακριβή προσδιορισμό της καθυστέρησης διάδοσης. (Στην Ενότητα 5.4 θα κάνουμε μια διεξοδική ανάλυση σχετικά με τον τρόπο ανάλυσης και βελτιστοποίησης των επιδόσεων του στατικού αντιστροφέα CMOS.)



Εικόνα 5-6 Διακοπτικό μοντέλο της δυναμικής συμπεριφοράς ενός στατικού αντιστροφέα CMOS.

5.3 Εκτίμηση της στιβαρότητας του αντιστροφέα CMOS — η στατική συμπεριφορά

Στην προηγούμενη ποιοτική ανάλυση σκιαγραφήσαμε τη συνολική μορφή της χαρακτηριστικής μεταφοράς τάσης του στατικού αντιστροφέα CMOS και υπολογίσαμε τις τιμές των V_{OH} και V_{OL} — που εκτιμήθηκαν σε V_{DD} και GND , αντίστοιχα. Απομένει να καθορίσουμε τις ακριβείς τιμές των V_M , V_{IH} , και V_{IL} , καθώς επίσης και τα περιθώρια θορύβου.

5.3.1 Κατώφλιο μετάβασης

Το κατώφλιο μετάβασης (switching threshold) V_M ορίζεται ως το σημείο στο οποίο $V_{in} = V_{out}$. Η τιμή του μπορεί να υπολογιστεί γραφικά από την τομή της XMT με τη γραμμή που προκύπτει από τη σχέση $V_{in} = V_{out}$ (δείτε την Εικόνα 5-5). Στην περιοχή αυτή και τα δύο τρανζίστορ (PMOS και NMOS) λειτουργούν πάντα στην περιοχή κορεσμού, αφού $V_{DS} = V_{GS}$. Για να υπολογίσουμε μια αναλυτική παράσταση για τη V_M εξισώνουμε τα ρεύματα που διαρρέουν τα τρανζίστορ. Λύνουμε αυτή την παράσταση για την περίπτωση όπου η τάση τροφοδοσίας είναι αρκετά υψηλή ώστε τα στοιχεία να μπορούν να θεωρηθούν ότι λειτουργούν στην περιοχή κορεσμού της ταχύτητας των φορέων (δηλαδή $V_{DSAT} < V_M - V_T$). Επιπλέον, παραβλέπουμε τα φαινόμενα διαμόρφωσης του μήκους καναλιού. Έτσι έχουμε

$$k_n V_{DSATn} \left(V_M - V_{Tn} - \frac{V_{DSATn}}{2} \right) + k_p V_{DSATp} \left(V_M - V_{DD} - V_{Tp} \frac{V_{DSATp}}{2} \right) = 0 \quad (5.2)$$

Λύνοντας ως προς τη V_M , και υποθέτοντας πανομοιότυπο πάχος οξειδίου για τα τρανζίστορ PMOS και NMOS, παίρνουμε

$$V_M = \frac{\left(V_{Tn} + \frac{V_{DSATn}}{2} \right) + r \left(V_{DD} + V_{Tp} + \frac{V_{DSATp}}{2} \right)}{1 + r} \quad \text{με} \quad r = \frac{k_p V_{DSATp}}{k_n V_{DSATn}} = \frac{v_{satp} W_p}{v_{satn} W_n} \quad (5.3)$$

Για μεγάλες τιμές της V_{DD} (σε σχέση με τις τάσεις κατώφλιου και κορεσμού), η Εξίσωση (5.3) μπορεί να απλοποιηθεί σε:

$$V_M \approx \frac{rV_{DD}}{1+r} \quad (5.4)$$

Η Εξίσωση (5.4) δηλώνει ότι το κατώφλιο μετάβασης ρυθμίζεται από το λόγο r , ο οποίος συγκρίνει τη σχετική ικανότητα οδήγησης των τρανζίστορ PMOS και NMOS. Είναι γενικά επιθυμητό για τη V_M να κυμαίνεται περίπου στο μέσο του διαθέσιμου εύρους ταλάντευσης τάσης (δηλαδή στην τιμή $V_{DD}/2$), αφού αυτό οδηγεί σε συγκρίσιμες τιμές για το χαμηλό και το υψηλό περιθώριο θορύβου. Αυτό απαιτεί να είναι ο λόγος r περίπου ίσος με 1, γεγονός που είναι ισοδύναμο με το να σχεδιάζουμε το στοιχείο PMOS έτσι ώστε $(W/L)_p = (W/L)_n \times (V_{DSATn}k'_n)/(V_{DSATp}k'_p)$. Για να κινηθεί η V_M προς τα επάνω απαιτείται μεγαλύτερη τιμή του r , που σημαίνει ότι πρέπει να γίνει πλατύτερο το στοιχείο PMOS. Από την άλλη πλευρά, με αύξηση της ικανότητας οδήγησης του τρανζίστορ NMOS το κατώφλιο μετάβασης πλησιάζει προς τη γείωση.

Από την Εξίσωση (5.2) παίρνουμε τον απαιτούμενο λόγο μεγεθών των τρανζίστορ PMOS και NMOS έτσι ώστε το κατώφλιο μετάβασης να τίθεται σε μια επιθυμητή τιμή V_M :

$$\frac{(W/L)_p}{(W/L)_n} = \frac{k'_n V_{DSATn} (V_M - V_{Tn} - V_{DSATn}/2)}{k'_p V_{DSATp} (V_{DD} - V_M + V_{Tp} + V_{DSATp}/2)} \quad (5.5)$$

Όταν χρησιμοποιείτε την παράσταση αυτή, φροντίστε να σιγουρευτείτε ότι ισχύει η υπόθεση ότι τα στοιχεία λειτουργούν στην περιοχή κορεσμού της ταχύτητας των φορέων για το επιλεγμένο σημείο λειτουργίας.

Πρόβλημα 5.1 Κατώφλιο μετάβασης αντιστροφεία για στοιχεία μεγάλου μήκους καναλιού, ή για χαμηλές τάσεις τροφοδοσίας

Οι προηγούμενες παραστάσεις υπολογίστηκαν με την υπόθεση ότι τα τρανζίστορ λειτουργούν στην περιοχή κορεσμού της ταχύτητας των φορέων. Όταν τα PMOS και NMOS είναι στοιχεία μεγάλου μήκους καναλιού, ή όταν η τάση τροφοδοσίας είναι χαμηλή, δεν συμβαίνει κορεσμός της ταχύτητας των φορέων ($V_M - V_T < V_{DSAT}$). Υπό αυτές τις συνθήκες ισχύει για τη V_M η ακόλουθη εξίσωση:

$$V_M = \frac{V_{Tn} + r(V_{DD} + V_{Tp})}{1+r} \quad \text{με} \quad r = \sqrt{\frac{-k_p}{k_n}} \quad (5.6)$$

Να παραχθεί η εξίσωση αυτή.

Τεχνική σχεδιασμού — Μεγιστοποίηση των περιθωρίων θορύβου

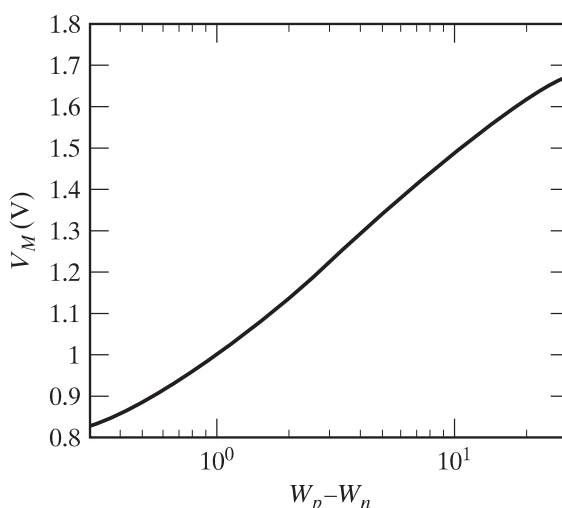
Όταν σχεδιάζουμε στατικά κυκλώματα CMOS, καλό είναι να εξισορροπούμε τις ικανότητες οδήγησης των τρανζίστορ κάνοντας πλατύτερο το τμήμα που απαρτίζεται από τρανζίστορ PMOS από εκείνο που απαρτίζεται από τρανζίστορ NMOS, εφόσον επιθυμούμε να μεγιστοποιήσουμε τα περιθώρια θορύβου και να πετύχουμε συμμετρικά χαρακτηριστικά. Ο απαιτούμενος λόγος δίνεται από την Εξίσωση (5.5).

Παράδειγμα 5.1 Κατώφλιο μετάβασης του αντιστροφέα CMOS

Σχεδιάζουμε τα μεγέθη των τρανζίστορ PMOS και NMOS έτσι ώστε το κατώφλιο μετάβασης ενός αντιστροφέα CMOS, που υλοποιείται στην τυπική μας τεχνολογία CMOS 0,25 μm , να βρίσκεται στο μέσο μεταξύ των δύο γραμμών τροφοδοσίας. Χρησιμοποιούμε τις παραμέτρους διεργασίας που παρουσιάστηκαν στο Παράδειγμα 3.7 και υποθέτουμε ότι η τάση τροφοδοσίας είναι ίση με 2,5 V. Ο λόγος του πλάτους καναλιού προς το μήκος καναλιού του στοιχείου ελάχιστου μεγέθους είναι ίσος με 1,5. Με τη βοήθεια της Εξίσωσης (5.5) βρίσκουμε ότι

$$\frac{(W/L)_p}{(W/L)_n} = \frac{115 \times 10^{-6}}{30 \times 10^{-6}} \times \frac{0,63}{1,0} \times \frac{(1,25 - 0,43 - 0,63/2)}{(1,25 - 0,4 - 1,0/2)} = 3,5$$

Η Εικόνα 5-7 δείχνει τις τιμές του κατωφλίου μετάβασης ως συνάρτηση του λόγου PMOS-προς-NMOS, όπως λαμβάνεται από κυκλωματική προσομοίωση. Ο προσομοιωμένος λόγος PMOS-προς-NMOS, που ισούται με 3,4 για κατώφλιο μετάβασης των 1,25 V, επαληθεύει την τιμή που προβλέπεται από την Εξίσωση (5.5).



Εικόνα 5-7 Προσομοιωμένο κατώφλιο μετάβασης αντιστροφέα σε σχέση με το λόγο PMOS-προς-NMOS (CMOS 0,25 μm , $V_{DD} = 2,5$ V).

Η ανάλυση της καμπύλης της Εικόνας 5-7 οδηγεί σε μερικές ενδιαφέρουσες παρατηρήσεις:

1. Η V_M είναι σχεδόν "αναίσθητη" σε μεταβολές του λόγου των στοιχείων. Αυτό σημαίνει ότι μικρές μεταβολές του λόγου (για παράδειγμα, σε 3 ή 2,5) δεν επηρεάζουν τόσο πολύ τη χαρακτηριστική μεταφοράς. Αποτελεί λοιπόν αποδεκτή πρακτική στο σχεδιασμό βιομηχανικών κυκλωμάτων το να τίθεται το πλάτος του τρανζίστορ PMOS σε τιμές μικρότερες από εκείνες που απαιτούνται για την απόλυτη συμμετρία. Για το προηγούμενο παράδειγμα, αν θέσουμε το λόγο σε τιμές 3, 2,5, και 2 καταλήγουμε σε κατώφλια μετάβασης των 1,22 V, 1,18 V, και 1,13 V αντίστοιχα.

ΔΕΥΤΕΡΗ ΑΜΕΡΙΚΑΝΙΚΗ ΕΚΔΟΣΗ

ΨΗΦΙΑΚΑ ΟΛΟΚΛΗΡΩΜΕΝΑ ΚΥΚΛΩΜΑΤΑ

ΜΙΑ ΣΧΕΔΙΑΣΤΙΚΗ ΠΡΟΣΕΓΓΙΣΗ

JAN M. RABAAY ■ ANANTHA CHANDRAKASAN ■ BORIVOJE NIKOLIĆ

Από την εποχή της πρώτης έκδοσης του βιβλίου, το 1996, η τεχνολογία κατασκευής κυκλωμάτων CMOS συνέχισε τον αλματώδη ρυθμό εξέλιξής της, προχωρώντας σε ακόμα μικρότερες διαστάσεις. Οι ελάχιστες διαστάσεις στοιχείων πλησιάζουν πια την περιοχή των 100 nm. Τα κυκλώματα γίνονται πιο σύνθετα, γεγονός που αποτελεί πρόκληση για την παραγωγικότητα των σχεδιαστών, ενώ η είσοδος στην περιοχή των διαστάσεων που είναι μικρότερες του μικρομέτρου κάνει τις συσκευές να συμπεριφέρονται διαφορετικά, και φέρνει στο προσκήνιο κάποια νέα ζητήματα που επηρεάζουν την αξιοπιστία, το κόστος, τις επιδόσεις, και την κατανάλωση ισχύος των ψηφιακών ολοκληρωμένων κυκλωμάτων. Αυτή η ενημερωμένη έκδοση του βιβλίου αντανακλά τη συνεχή εξέλιξη στον κόσμο του σχεδιασμού ψηφιακών ολοκληρωμένων κυκλωμάτων, που προκαλείται από αυτήν τη μετακίνηση σε διαστάσεις μικρότερες του μικρομέτρου. Αυτό σημαίνει ότι μεγαλώνει η σημασία των επιδράσεων των πολύ μικρών διαστάσεων των τρανζίστορ, των διασυνδέσεων, της ακεραιότητας των σημάτων, του σχεδιασμού για υψηλές επιδόσεις και χαμηλή κατανάλωση ισχύος, του χρονισμού, και της διανομής ρολογιού. Σε αντίθεση με την πρώτη έκδοση, αυτή η έκδοση επικεντρώνεται αποκλειστικά στα ολοκληρωμένα κυκλώματα CMOS.

<http://bavc.eecs.berkeley.edu/IcBook> – Ένα δυναμικό συνοδευτικό βοήθημα

Ακόμα περισσότερο από την πρώτη έκδοση, η παρούσα έκδοση χρησιμοποιεί τη συνοδευτική τοποθεσία Ιστού της για να εξελίσσεται και να μεγαλώνει καθώς περνά ο καιρός. Η τοποθεσία αυτή περιέχει πλήρεις παρουσιάσεις PowerPoint που καλύπτουν όλο το υλικό, ενημερώσεις, διορθώσεις, σχέδια έργων, και εκτενές διδακτικό υλικό. Το πιο σημαντικό είναι ότι τώρα όλα τα προβλήματα είναι διαθέσιμα (στα αγγλικά) από την τοποθεσία Ιστού (και έχουν αφαιρεθεί από το κείμενο του βιβλίου).

Σημαντικά χαρακτηριστικά του βιβλίου

- Εστιάζεται αποκλειστικά στις συσκευές CMOS με διαστάσεις μικρότερες του μικρομέτρου, που αποτελούν τον κινητήριο μοχλό στα σημερινά ψηφιακά ολοκληρωμένα κυκλώματα. Έχει αναπτυχθεί, και χρησιμοποιείται σε ολόκληρο το βιβλίο, ένα απλό μοντέλο τρανζίστορ για ανάλυση με το χέρι, το οποίο ονομάζεται ενοποιημένο μοντέλο MOS.
- Τα παραδείγματα παρουσιάζουν τη διαδικασία σχεδιασμού ψηφιακών ολοκληρωμένων κυκλωμάτων στην πράξη. Επισημαίνονται οι σχεδιαστικές προκλήσεις και οδηγίες. Για όλα τα παραδείγματα και τα προβλήματα χρησιμοποιείται η τεχνολογία CMOS 0,25 μm.
- Μαζί με το κείμενο του βιβλίου υπάρχουν και ένθετα Μεθοδολογίας Σχεδιασμού, τα οποία τονίζουν τη σημασία της μεθοδολογίας και των εργαλείων στις σημερινές διεργασίες σχεδιασμού.
- Η ενότητα Προοπτικής, στο τέλος του κάθε κεφαλαίου, παρουσιάζει μια ένδειξη σχετικά με τις αυριανές εξελίξεις.



Σχετικά με το έργο: Αυτομέγεθρα από τον πίνακα "Wet Orange", της Joan Mitchell (1925-1992). Λάδι σε κομβά, 112 x 256 ίντσες (284,5 x 622,3 cm). Μουσείο Τεχνών Carnegie, Pittsburg, PA. Δώρο των Kaufmann's Department Store και της Εθνικής Επιχορήγησης των ΗΠΑ για την Τέχνη, 74-11. Φωτογραφία του Peter Harholdt, 1995.