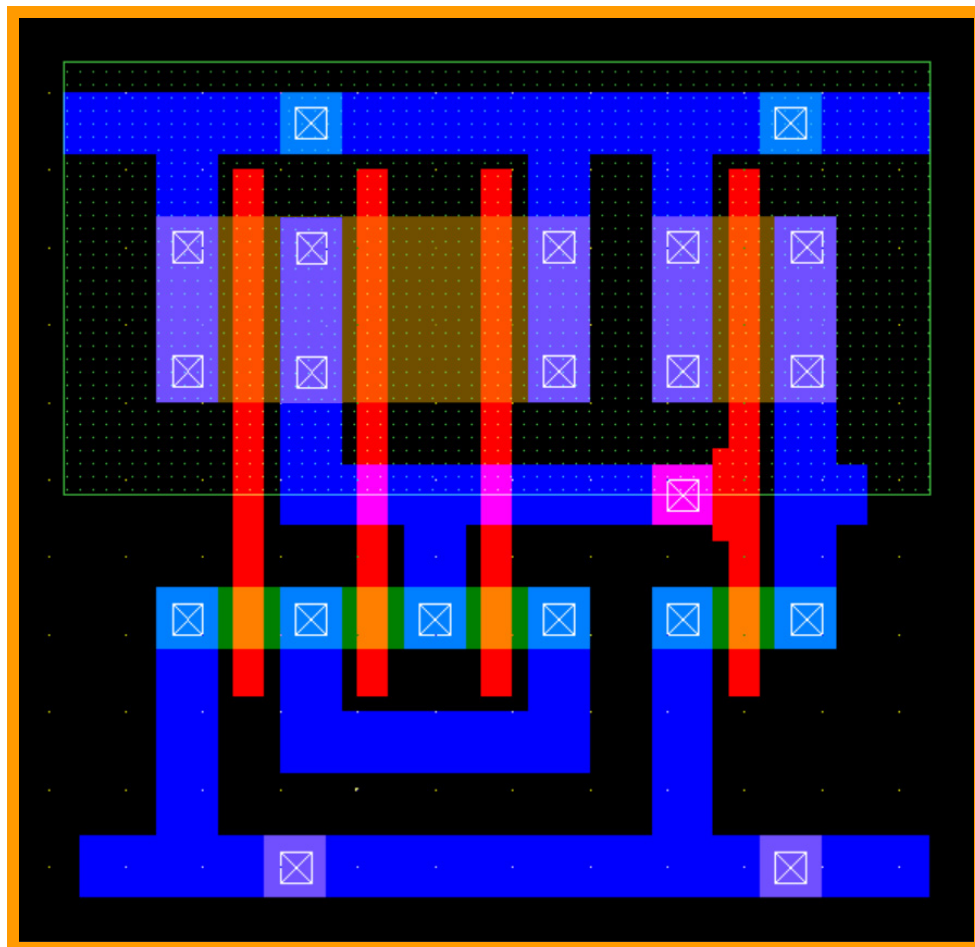




Πανεπιστήμιο Πελοποννήσου
Τμήμα Ηλεκτρολόγων Μηχανικών
και Μηχανικών Υπολογιστών

ΣΥΣΤΗΜΑΤΑ ΠΟΛΥ ΜΕΓΑΛΗΣ ΚΛΙΜΑΚΑΣ ΟΛΟΚΛΗΡΩΣΗΣ (VLSI)



ΣΗΜΕΙΩΣΕΙΣ ΕΡΓΑΣΤΗΡΙΟΥ

Λάμπρος Μπισδούνης
Καθηγητής

Οκτώβριος 2019

ΠΕΡΙΕΧΟΜΕΝΑ

ΕΙΣΑΓΩΓΗ	3
ΕΡΓΑΣΤΗΡΙΑΚΗ ΑΣΚΗΣΗ 1	5
ΣΧΕΔΙΑΣΜΟΣ ΚΑΙ ΧΑΡΑΚΤΗΡΙΣΤΙΚΕΣ I-V ΤΩΝ ΤΡΑΝΖΙΣΤΟΡ ΜΟΣΦΕΤ	
ΕΡΓΑΣΤΗΡΙΑΚΗ ΑΣΚΗΣΗ 2	11
ΠΡΟΣΟΜΟΙΩΣΗ ΛΕΙΤΟΥΡΓΙΑΣ (ΧΡΟΝΙΚΗ ΑΠΟΚΡΙΣΗ) ΤΩΝ ΤΡΑΝΖΙΣΤΟΡ ΜΟΣΦΕΤ	
ΕΡΓΑΣΤΗΡΙΑΚΗ ΑΣΚΗΣΗ 3	16
ΣΧΕΔΙΑΣΜΟΣ ΚΑΙ ΜΕΛΕΤΗ ΛΕΙΤΟΥΡΓΙΑΣ ΤΟΥ ΑΝΤΙΣΤΡΟΦΕΑ CMOS	
ΕΡΓΑΣΤΗΡΙΑΚΗ ΑΣΚΗΣΗ 4	25
ΣΧΕΔΙΑΣΜΟΣ ΚΑΙ ΠΡΟΣΟΜΟΙΩΣΗ ΛΕΙΤΟΥΡΓΙΑΣ ΣΥΝΔΥΑΣΤΙΚΩΝ ΚΥΚΛΩΜΑΤΩΝ CMOS	
ΕΡΓΑΣΤΗΡΙΑΚΗ ΑΣΚΗΣΗ 5	32
ΣΧΕΔΙΑΣΜΟΣ ΚΑΙ ΠΡΟΣΟΜΟΙΩΣΗ ΛΕΙΤΟΥΡΓΙΑΣ ΑΚΟΛΟΥΘΙΑΚΩΝ ΚΥΚΛΩΜΑΤΩΝ CMOS	
ΠΑΡΑΡΤΗΜΑ Α	36
ΚΑΝΟΝΕΣ ΣΧΕΔΙΑΣΜΟΥ ΤΕΧΝΟΛΟΓΙΑΣ CMOS	
ΠΑΡΑΡΤΗΜΑ Β	40
ΜΟΝΤΕΛΑ ΠΡΟΣΟΜΟΙΩΣΗΣ ΤΩΝ ΤΡΑΝΖΙΣΤΟΡ ΜΟΣΦΕΤ	
ΒΙΒΛΙΟΓΡΑΦΙΑ	43

ΕΙΣΑΓΩΓΗ

Το εργαστηριακό μέρος του μαθήματος «Συστήματα πολύ μεγάλης κλίμακας ολοκλήρωσης» έχει ως αντικείμενο τον φυσικό σχεδιασμό και την προσομοίωση βασικών ψηφιακών κυκλωμάτων.

Η αυξανόμενη πολυπλοκότητα των ολοκληρωμένων κυκλωμάτων έχει κάνει απολύτως αναγκαίο το ρόλο των εργαλείων αυτόματου σχεδιασμού και έχει ωθήσει τους σχεδιαστές να δουλεύουν όλο και σε υψηλότερα επίπεδα της ιεραρχίας σχεδιασμού. Ωστόσο, όταν η απόδοση ή η πυκνότητα σχεδιασμού είναι πρωταρχικής σημασίας, οι σχεδιαστές δεν έχουν άλλη επιλογή από το να επιστρέψουν στο χειρισμό της τοπολογίας του κυκλώματος με το χέρι και στο **φυσικό σχεδιασμό**.

Η εντατική, από άποψη ανθρώπινης προσπάθειας, φύση της προσέγγισης αυτής, που ονομάζεται **εξατομικευμένος σχεδιασμός (custom design)** μεταφράζεται σε υψηλό κόστος και μεγάλο χρόνο εισαγωγής στην αγορά. Επομένως, μπορεί να δικαιολογηθεί σε οικονομική βάση στις περιπτώσεις όπου η εξατομικευμένη λειτουργική μονάδα πρόκειται να επαναχρησιμοποιηθεί πολλές φορές (ως ένα στοιχείο βιβλιοθήκης μονάδων), το κόστος μπορεί να αποσβεστεί με τη διάθεση μεγάλου αριθμού μονάδων (μικροεπεξεργαστές, μνήμες) ή το κόστος δεν είναι ανάμεσα στα βασικά σχεδιαστικά κριτήρια (εξειδικευμένες εφαρμογές επιστημονικού ενδιαφέροντος).

Με τη συνεχή εξέλιξη του χώρου του αυτοματοποιημένου σχεδιασμού, το μερίδιο του εξατομικευμένου σχεδιασμού μειώνεται. Ακόμη και σε μικροεπεξεργαστές υψηλών επιδόσεων, μεγάλα τμήματα σχεδιάζονται αυτόματα με τη χρήση προσεγγίσεων ημιεξατομικευμένου σχεδιασμού (semicustom design). Μόνο οι περισσότερο κρίσιμες μονάδες από άποψη επιδόσεων (εκτελεστικές μονάδες ακέραιων αριθμών και αριθμών κινητής υποδιαστολής) σχεδιάζονται με το χέρι.

Τα εργαλεία εξατομικευμένου σχεδιασμού, μαζί με τους κυκλωματικούς προσομοιωτές, αποτελούν τον πυρήνα κάθε περιβάλλοντος αυτοματοποιημένου σχεδιασμού και είναι τα πρώτα εργαλεία που πρέπει να χειριστεί ο επίδοξος σχεδιαστής κυκλωμάτων.

Ο **συντάκτης του φυσικού σχεδίου** είναι το πρωταρχικό εργαλείο του σχεδιαστή και υπάρχει κυρίως για τη δημιουργία της φυσικής αναπαράστασης ενός κυκλώματος, όταν είναι γνωστή η τοπολογία του. Σχεδόν κάθε προμηθευτής εργαλείων αυτοματοποιημένου σχεδιασμού παρέχει την εκδοχή του στο πεδίο αυτό.

Η κύρια προσδοκία ενός σχεδιαστή όσον αφορά τον αυτοματισμό του σχεδιασμού είναι η διαθεσιμότητα εργαλείων που να παρέχουν ακρίβεια και γρήγορη ανάλυση. Το πρώτο εργαλείο προσομοίωσης λειτουργίας κυκλωμάτων με τη βοήθεια υπολογιστή που έτυχε ευρείας αποδοχής ήταν ο κυκλωματικός προσομοιωτής SPICE. Το SPICE αρχικά αναπτύχθηκε από το Πανεπιστήμιο της Καλιφόρνιας στο Berkeley, ενώ στη συνέχεια αναπτύχθηκαν πολλά παράγωγά (PSPICE, HSPICE κ.ά.) που παρείχαν εμπορική υποστήριξη στο επινοημένο από το πανεπιστήμιο εργαλείο.

Όταν αναλύουμε ένα κύκλωμα χρησιμοποιώντας έναν **κυκλωματικό προσομοιωτή**, τα σήματα τάσης και ρεύματος που προκύπτουν αναπαριστάνονται ως συνεχείς κυματομορφές. Η ανάλυση της χρονικής απόκρισης ενός κυκλώματος (μεταβατική ανάλυση) με προσομοίωση, σημαίνει τη λύση ενός συστήματος διαφορικών εξισώσεων σε κάθε χρονικό σημείο. Η ακριβής μοντελοποίηση των ημιαγωγικών στοιχείων απαιτεί την εισαγωγή μη γραμμικοτήτων, όπως οι εξισώσεις ρεύματος των στοιχείων MOSFET. Η αναλυτική λύση του συστήματος των μη γραμμικών διαφορικών εξισώσεων που περιγράφει τη λειτουργία ενός κυκλώματος, βασίζεται σε επαναληπτικές τεχνικές που είναι υπολογιστικά δαπανηρές. Σε κάθε χρονικό βήμα, γίνεται μία αρχική εκτίμηση για τις τιμές τάσης των κόμβων με βάση τις τιμές του προηγούμενου χρονικού βήματος. Η εκτίμηση αυτή βελτιώνεται επαναληπτικά μέχρι να ικανοποιηθεί κάποιο προκαθορισμένο κριτήριο σφάλματος. Όσο πιο αυστηρό είναι το όριο σφάλματος, τόσο καλύτερη είναι η ακρίβεια, αλλά και τόσο περισσότερες είναι οι επαναλήψεις που απαιτούνται.

Οι κυκλωματικοί προσομοιωτές παρέχουν μία σειρά από τύπους (modes) ανάλυσης, κάθε ένας από τους

οποίους στοχεύει σε μία επιμέρους όψη του σχεδιασμού. Δύο από τους τύπους προσομοίωσης που παρουσιάζουν ιδιαίτερο ενδιαφέρον για τον ψηφιακό σχεδιαστή είναι η ανάλυση DC που υπολογίζει την πώλωση DC (ή στατική πώλωση) ενός κυκλώματος και η μεταβατική ανάλυση (ανάλυση χρονικής απόκρισης), η οποία προσομοιώνει την λειτουργία ενός κυκλώματος στην εξέλιξη του χρόνου και είναι το ιδανικό εργαλείο για τον καθορισμό μεταβατικών παραμέτρων, όπως η καθυστέρηση διάδοσης, οι χρόνοι ανόδου και καθόδου και η κατανάλωση ενέργειας.

Αν και οι περισσότεροι κυκλωματικοί προσομοιωτές χρησιμοποιούν παρόμοιες τεχνικές λύσης, η προστιθέμενη αξία τους έγκειται στη στιβαρότητα, την αποδοτικότητα και την ακρίβεια των μοντέλων των κυκλωματικών στοιχείων. Η πολυπλοκότητα της συμπεριφοράς του τρανζίστορ μικρού μήκους καναλιού και τα πολλά παρασιτικά του φαινόμενα έχουν οδηγήσει στην ανάπτυξη άφθονων μοντέλων διαφόρων βαθμών ακρίβειας και υπολογιστικής αποδοτικότητας. Το μοντέλο τρανζίστορ BSIM που αναπτύχθηκε από το Πανεπιστήμιο της Καλιφόρνια στο Berkeley, χρησιμοποιείται ευρέως από όλους τους κατασκευαστές ημιαγωγών.

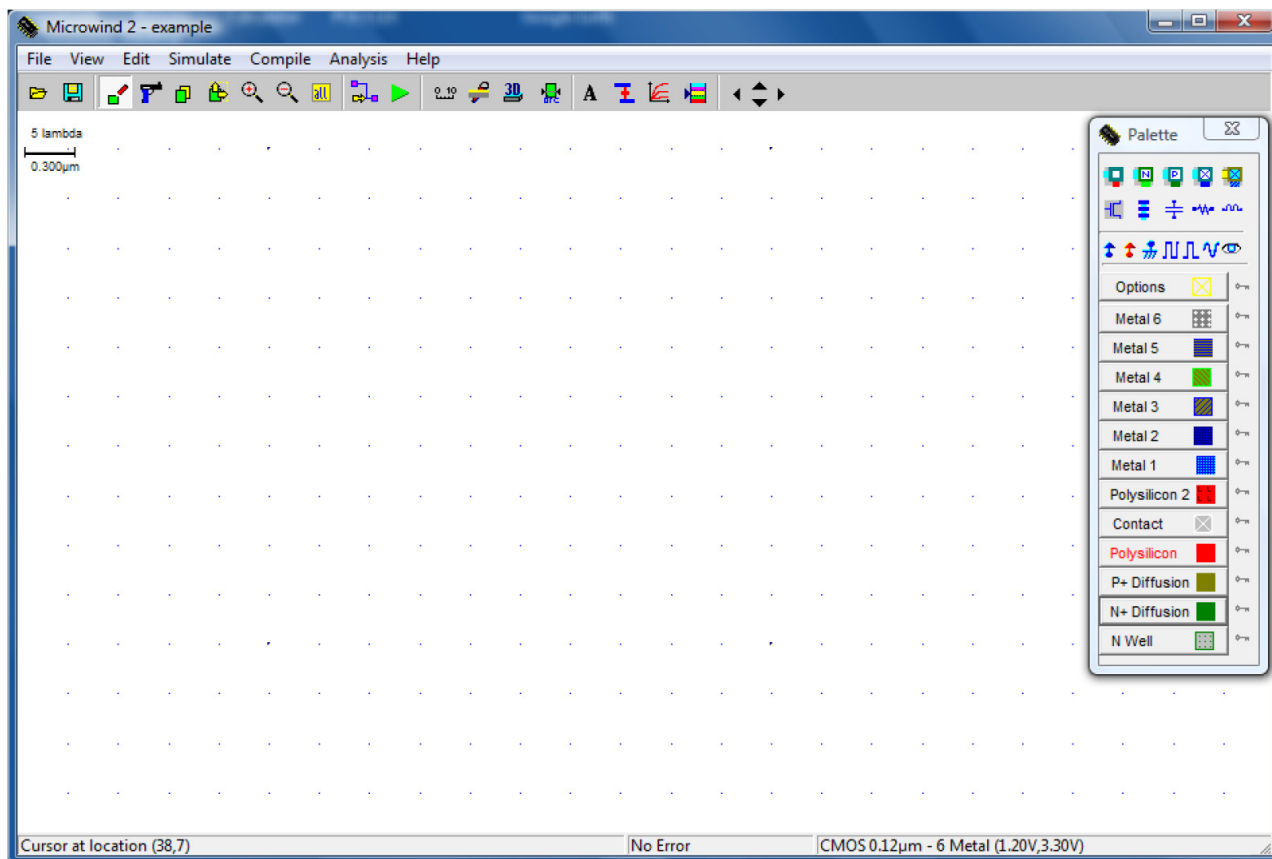
Αν και η κυκλωματική προσομοίωση υπήρξε το σημαντικότερο εργαλείο του ψηφιακού σχεδιασμού για μεγάλο χρονικό διάστημα, η υπολογιστική της πολυπλοκότητα την κάνει μη πρακτική για μεγάλα κυκλώματα. Συνεπώς, χρησιμοποιείται κυρίως για την ανάλυση κρίσιμων τμημάτων ενός κυκλώματος. Για τη συνολική ανάλυση χρησιμοποιούνται προσομοιωτές υψηλότερου επιπέδου. Οι προσομοιωτές αυτοί εξισορροπούν την απόδοση της προσομοίωσης έναντι της ακρίβειας.

Στο εργαστηριακό μέρος του μαθήματος «Συστήματα πολύ μεγάλης κλίμακας ολοκλήρωσης», χρησιμοποιείται ο **συντάκτης φυσικού σχεδίου Microwind**, καθώς και ο **ενσωματωμένος κυκλωματικός προσομοιωτής (built-in circuit simulator)**, ο οποίος είναι βασισμένος στον κυκλωματικό προσομοιωτή SPICE και χρησιμοποιείται για την ανάλυση DC και την μεταβατική ανάλυση (προσομοίωση χρονικής απόκρισης) στοιχείων και κυκλωμάτων. Το εργαλείο λογισμικού Microwind, εκτός από την σύνταξη φυσικού σχεδίου και την κυκλωματική προσομοίωση παρέχει τις δυνατότητες προβολής εγκάρσιας (κάθετης) τομής ενός κυκλώματος, προβολής τρισδιάστατης απεικόνισης της διαδικασίας κατασκευής ενός κυκλώματος, καθώς και τις δυνατότητες αυτόματης παραγωγής στοιχείων (device generator) και αυτόματης παραγωγής φυσικού σχεδίου βασικών κυκλωμάτων CMOS (circuit compiler). Η χρήση των προαναφερόμενων εργαλείων περιγράφεται σταδιακά στις εργαστηριακές ασκήσεις που ακολουθούν.

ΕΡΓΑΣΤΗΡΙΑΚΗ ΑΣΚΗΣΗ 1

ΣΧΕΔΙΑΣΜΟΣ ΚΑΙ ΧΑΡΑΚΤΗΡΙΣΤΙΚΕΣ I-V ΤΩΝ ΤΡΑΝΖΙΣΤΟΡ ΜΟΣFET

Το περιβάλλον εργασίας του συντάκτη φυσικού σχεδίου κυκλωμάτων Microwind, παρουσιάζεται στο σχήμα που ακολουθεί.



Στην πρώτη γραμμή υπάρχουν τα pull-down μενού από όπου μπορούν να ξεκινήσουν όλες οι διαδικασίες του εργαλείου. Στη δεύτερη γραμμή υπάρχει μία σειρά από εργαλεία (toolbar) τα οποία ενεργοποιούνται με το πάτημα του αριστερού πλήκτρου του ποντικιού. Τέλος, στη δεξιά πλευρά της επιφάνειας εργασίας εμφανίζεται μία παλέτα η οποία περιλαμβάνει τα επίπεδα του φυσικού σχεδιασμού για την επιλεγμένη τεχνολογία, μία σειρά από επαφές και στοιχεία (devices) που παράγονται αυτόματα καθώς και τα βασικά ηλεκτρικά στοιχεία (τάση τροφοδοσίας, γείωση και γεννήτριες παλμών) που απαιτούνται για την προσομοίωση των κυκλωμάτων. Εάν η παλέτα δεν εμφανίζεται στην οθόνη σας πρέπει να πατήσετε το πλήκτρο Show palette στη γραμμή εργαλείων. Στην τελευταία γραμμή του παραθύρου εμφανίζονται πληροφορικά μηνύματα όπως η τεχνολογία που χρησιμοποιείται και η θέση του cursor.

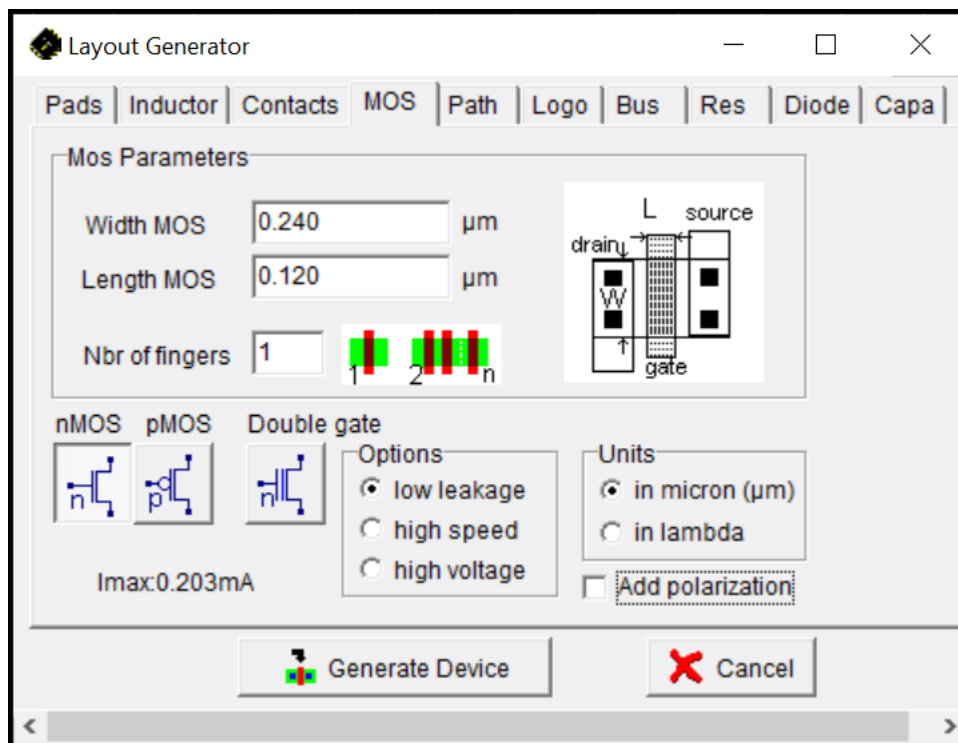
Ο συντάκτης Microwind χρησιμοποιεί για το φυσικό σχεδιασμό κανόνες με βάση τη διάσταση λ και η κίνηση του cursor πάνω στην οθόνη γίνεται σε ακέραια πολλαπλάσια αυτού (snap to grid) ώστε να διευκολύνεται ο σχεδιασμός των σχημάτων με το ποντίκι.

Για τον φυσικό σχεδιασμό ενός τρανζίστορ NMOS με την **γεννήτρια στοιχείων (device generator)**, ακολουθήστε τα παρακάτω βήματα:

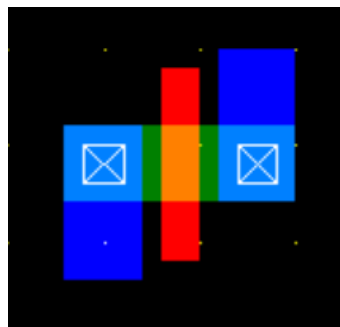
Επιλέξτε την τεχνολογία CMOS 0.12 μm . Στο μενού File, Select foundry, επιλέξτε στον κατάλογο που εμφανίζεται το αρχείο κανόνων cmos012.rul και πατήστε open. Στο μενού File, Properties επιλέξτε το Set as default technology.

Στην παλέτα της δεξιάς πλευράς του περιβάλλοντος εργασίας, επιλέξτε το σύμβολο του τρανζίστορ

(δεύτερη γραμμή συμβόλων, αριστερά) και στην φόρμα που εμφανίζεται συμπληρώστε τα στοιχεία που παρουσιάζονται στο σχήμα που ακολουθεί.



Επιλέξτε Generate Device και κάνοντας κλικ με το αριστερό πλήκτρο του ποντικιού στο περιβάλλον εργασίας του συντάκτη, εμφανίζεται ένα τρανζίστορ NMOS με τις διαστάσεις καναλιού που έχουν επιλεγεί ($W=0.24 \mu\text{m}$ και $L=0.12 \mu\text{m}$). Στην πηγή (source) και στην υποδοχή (drain) του τρανζίστορ έχουν τοποθετηθεί επαφές και γραμμές διασύνδεσης μετάλλου, έτσι ώστε να είναι δυνατή η σύνδεσή του με άλλα στοιχεία σε ένα κύκλωμα.

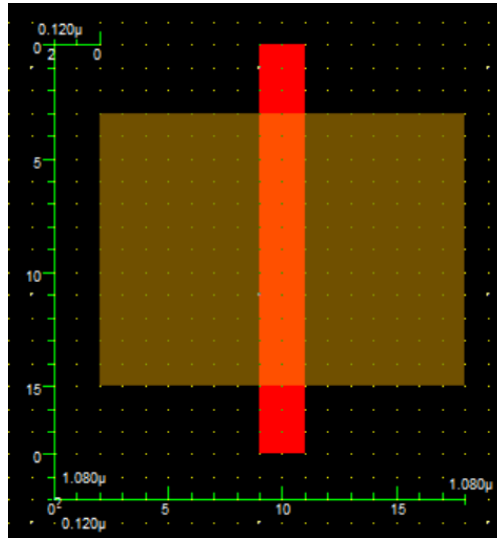


Για τον μη αυτόματο φυσικό σχεδιασμό ενός τρανζίστορ PMOS, ακολουθήστε τα παρακάτω βήματα:

Αρχικά δημιουργήστε την περιοχή πολυκρυσταλλικού πυριτίου (polysilicon). Επιλέξτε το στρώμα του πολυκρυσταλλικού πυριτίου πατώντας το αντίστοιχο κουμπί στην παλέτα εργασίας. Στη συνέχεια επιλέγοντας με το ποντίκι το εικονίδιο Draw box της σειράς εργαλείων, σχεδιάστε μία περιοχή (λωρίδα) πολυκρυσταλλικού πυριτίου. Το πλάτος της περιοχής αυτής πρέπει να είναι 2λ που είναι το ελάχιστο επιτρεπτό πλάτος του πολυκρυσταλλικού πυριτίου και το οποίο αντιστοιχεί στο μήκος του καναλιού του τρανζίστορ (device channel length) $L = 2\lambda = 0.12 \mu\text{m}$. Το μήκος της περιοχής του πολυκρυσταλλικού πυριτίου πρέπει να είναι τουλάχιστον 18λ . Στην κάτω αριστερή γωνία του περιβάλλοντος εργασίας βλέπετε το μέγεθος της λωρίδας που εισάγετε.

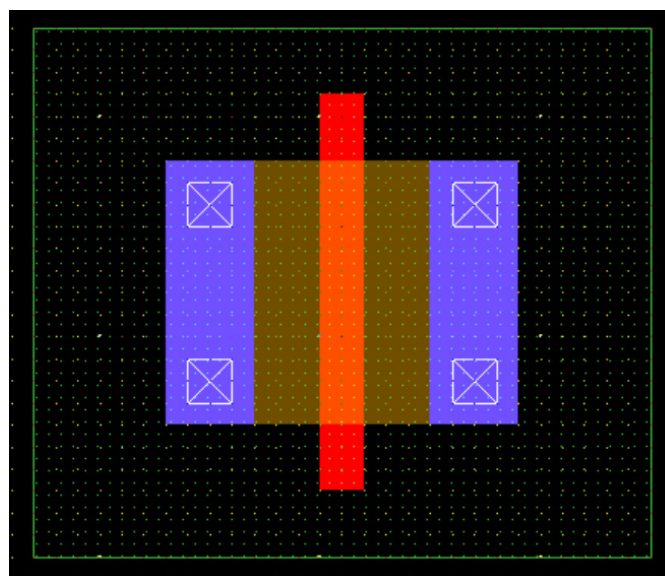
Δεύτερο βήμα αποτελεί η δημιουργία της περιοχής διάχυσης (diffusion) του τρανζίστορ. Χρησιμοποιώντας το εικονίδιο Measure distance της σειράς εργαλείων τοποθετήστε τους μετρητές απόστασης όπως

παρουσιάζονται στο παρακάτω σχήμα, ώστε να επιβεβαιώσετε τις διαστάσεις των περιοχών που σχεδιάζετε. Αλλάξτε στην παλέτα εργασίας το στρώμα σχεδιασμού σε διάχυση τύπου p (P+ diffusion) και σχεδιάστε μία ορθογώνια περιοχή, η οποία να τέμνει το στρώμα του πολυκρυσταλλικού πυριτίου. Η τομή μεταξύ αυτής της περιοχής και της περιοχής πολυκρυσταλλικού πυριτίου δημιουργεί το κανάλι ενός του τρανζίστορ, όπως φαίνεται στο σχήμα ακολουθεί. Η περιοχή διάχυσης πρέπει να τοποθετηθεί συμμετρικά ως προς την περιοχή πολυκρυσταλλικού πυριτίου και το μέγεθός της πρέπει να είναι 16λ x 12λ.



Τρίτο βήμα αποτελεί η δημιουργία του πηγαδιού τύπου-n (n-well). Αλλάξτε το στρώμα επίπεδο σχεδιασμού σε n-well στην παλέτα εργασίας και σχεδιάστε μια ορθογώνια περιοχή γύρω από την περιοχή διάχυσης, που αποτελεί το «πηγάδι» μέσα στο οποίο αναπτύσσεται το τρανζίστορ. Η περιοχή του πηγαδιού πρέπει να εκτείνεται τουλάχιστον 6λ γύρω από την περιοχή της διάχυσης, επομένως το μέγεθός της πρέπει να είναι τουλάχιστον 28λ x 24λ.

Στη συνέχεια τοποθετούμε τις επαφές, ώστε να είναι δυνατή η διασύνδεση του τρανζίστορ με άλλα στοιχεία. Στην παλέτα εργασίας επιλέξτε την επαφή p+diff/metal1 (στην μέση της πρώτης γραμμής) και τοποθετήστε 4 επαφές στις γωνίες της περιοχής διάχυσης, όπως παρουσιάζεται στο παρακάτω σχήμα. Τέλος, διενεργήστε τη διασύνδεση των επαφών σε ζεύγη, χρησιμοποιώντας περιοχή μετάλλου επιπέδου 1 (metal1), όπως παρουσιάζεται στο σχήμα που ακολουθεί.



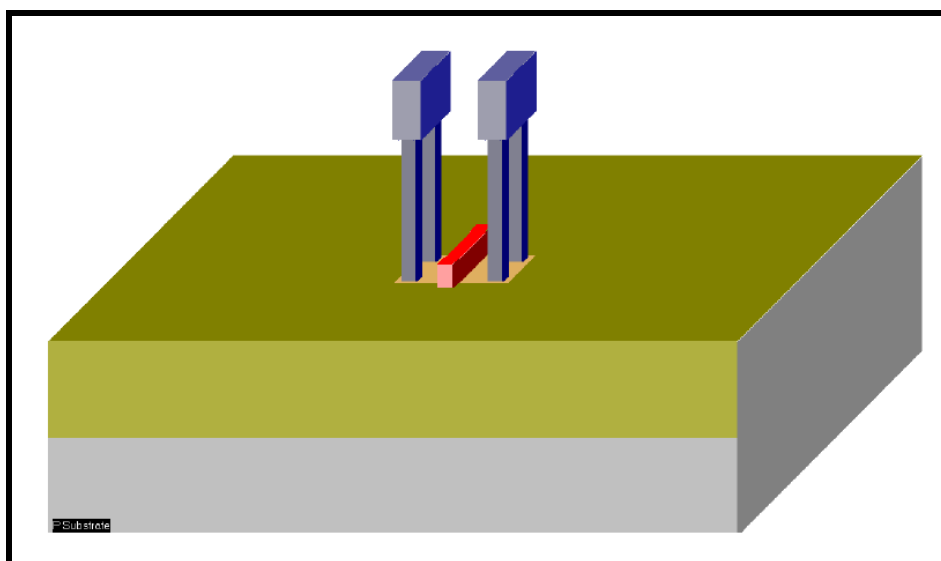
Για να βεβαιωθείτε ότι δεν παραβιάσατε τους κανόνες σχεδιασμού, μπορείτε σε όποια φάση της σχεδίασης θέλετε, να επιλέξετε το εικονίδιο Design rule checker της γραμμής εργαλείων. Το πρόγραμμα

ελέγχει το κύκλωμα σας για τυχόν λάθη στη σχεδίαση σε σχέση με τους κανόνες σχεδιασμού που περιλαμβάνονται στο αρχείο της επιλεγμένης τεχνολογίας σχεδιασμού και υποδεικνύει τι λάθος έγινε και σε ποιο σημείο του κυκλώματος.

Για να παρατηρήσετε μια εγκάρσια τομή του τρανζίστορ επιλέξτε το εικονίδιο της γραμμής εργαλείων 2D vertical cross-section (πριόνι). Η τομή αυτή ορίζεται σχεδιάζοντας μία ευθεία γραμμή πάνω στο κύκλωμα κρατώντας πατημένο το αριστερό κουμπί του ποντικιού. Για παράδειγμα ξεκινώντας από τα αριστερά του τρανζίστορ που σχεδιάσατε και προχωρώντας προς τα δεξιά, διασχίζοντας ένα ζεύγος επαφών, μπορείτε να παρατηρήσετε την εγκάρσια τομή του, όπως φαίνεται στο παρακάτω σχήμα.



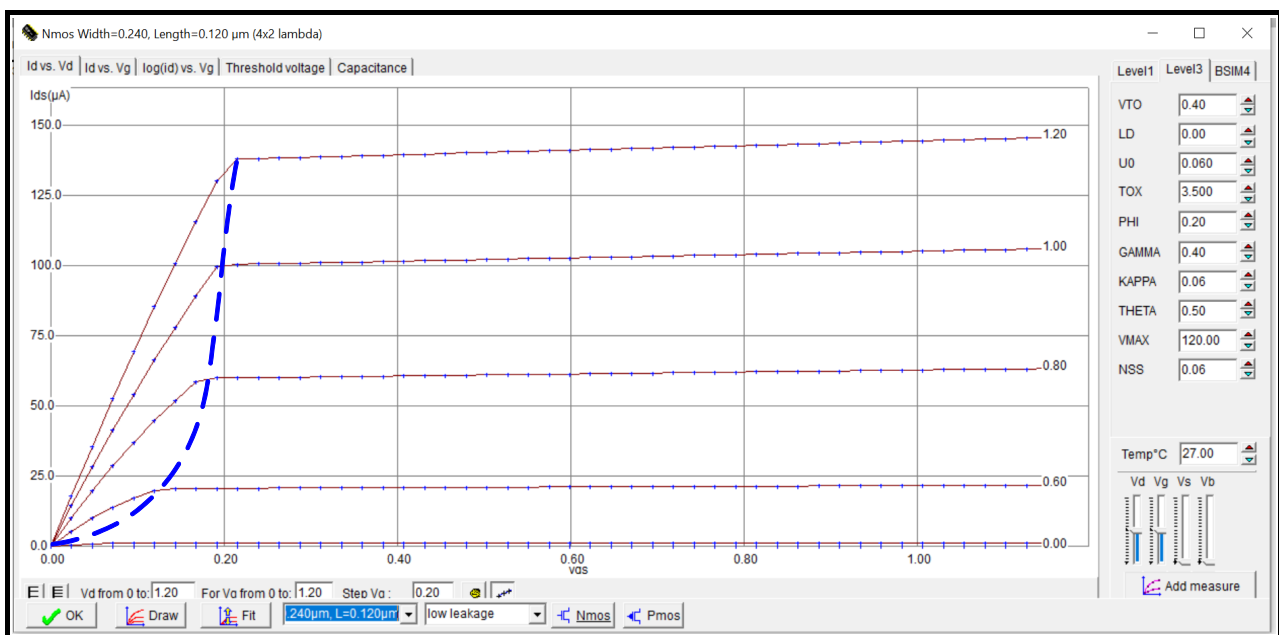
Για να παρατηρήσετε την τρισδιάστατη απεικόνιση της διαδικασίας κατασκευής του τρανζίστορ που σχεδιάσατε, επιλέξτε στη γραμμή εργαλείων το εικονίδιο Process steps in 3D και από την αριστερή πλευρά του περιβάλλοντος εργασίας μπορείτε να επιλέξετε τα στάδια της διαδικασίας κατασκευής που επιθυμείτε να απεικονιστούν.



Για την προσομοίωση των τρανζίστορ θα χρησιμοποιήσετε τον ενσωματωμένο προσομοιωτή του εργαλείου Microwind, ο οποίος βασίζεται στον κυκλωματικό προσομοιωτή SPICE. Έχουν αναπτυχθεί

διάφορα μοντέλα των τρανζίστορ MOSFET για τον προσομοιωτή SPICE. Το απλούστερο είναι το μοντέλο επιπέδου 1 (level 1), το οποίο βασίζεται στην τετραγωνική σχέση του ρεύματος υποδοχής των τρανζίστορ με την τάση πύλης-πηγής και δεν παρέχει ικανοποιητική ακρίβεια για τις σύγχρονες τεχνολογίες. Το μοντέλο επιπέδου 3 (level 3), αποτελεί μια επέκταση του μοντέλου επιπέδου 1, στην οποία χρησιμοποιούνται εμπειρικές παράμετροι, ώστε να μοντελοποιηθούν βασικά φαινόμενα που επιδρούν στην λειτουργία των τρανζίστορ με μήκος καναλιού μικρότερου από 1 μικρόμετρο. Το πληρέστερο μοντέλο είναι το μοντέλο BSIM4, το οποίο απαιτεί σημαντικά μεγαλύτερο αριθμό παραμέτρων αφού λαμβάνει υπόψη διάφορα φαινόμενα τα οποία επιδρούν στην λειτουργία των σύγχρονων τρανζίστορ. Το γεγονός αυτό έχει επίπτωση στην ταχύτητα προσομοίωσης των κυκλωμάτων, αλλά οδηγεί σε πιο ακριβή αποτελέσματα.

Μετά την έναρξη νέου αρχείου στην εφαρμογή Microwind, επιλέξτε το εικονίδιο Simulate MOS characteristics και στο περιβάλλον εργασίας θα εμφανιστούν οι χαρακτηριστικές I-V εισόδου και εξόδου του τρανζίστορ. Στην αριστερή πλευρά της οθόνης μπορείτε να επιλέξετε το μοντέλο του τρανζίστορ που θα χρησιμοποιήσετε (level1, level3, BSIM4). Ακριβώς κάτω από τις χαρακτηριστικές καμπύλες μπορείτε να αλλάξετε την κλίμακα του κατακόρυφου άξονα, ενώ στα επόμενα πεδία μπορείτε να αλλάξετε το εύρος και το βήμα των τάσεων. Επίσης στην τελευταία γραμμή του παραθύρου, δίνεται η δυνατότητα να επιλέξετε διαφορετικά μεγέθη και διαφορετικό τύπο τρανζίστορ. Πάνω από τις χαρακτηριστικές καμπύλες μπορείτε να επιλέξετε την παρουσίαση των χαρακτηριστικών εισόδου ή εξόδου του τρανζίστορ. Στο παρακάτω σχήμα παρουσιάζονται οι χαρακτηριστικές καμπύλες I-V εξόδου ενός τρανζίστορ NMOS, με μοντέλο επιπέδου 3 και διαστάσεις $L = 0.12 \mu\text{m}$, $W = 0.24 \mu\text{m}$. Μπορείτε εύκολα να διακρίνετε τη γραμμική περιοχή του τρανζίστορ (αριστερά της διακεκομμένης καμπύλης) και την περιοχή κορεσμού του τρανζίστορ (δεξιά της διακεκομμένης καμπύλης). Στην πρώτη περιοχή, το ρεύμα I_{ds} είναι γραμμική συνάρτηση της τάσης V_{ds} . Στη δεύτερη περιοχή το ρεύμα I_{ds} παραμένει σχεδόν σταθερό ενώ η τάση V_{ds} αυξάνεται (η κλίση των χαρακτηριστικών στην περιοχή κορεσμού είναι πολύ μικρή).



Με μέγιστη τιμή της τάσης υποδοχής (V_d) και της τάσης πηγής (V_g) 1.2 V, επιλέξτε διαδοχικά τα τρία διαθέσιμα μοντέλα του τρανζίστορ, παρατηρώντας τις διαφορές στη μορφή των καμπυλών.

Αφού επιλέξετε τις διαστάσεις του τρανζίστορ $W = 0.24 \mu\text{m}$, $L = 0.12 \mu\text{m}$, συμπληρώστε τις 4 στήλες του πρώτου από τους δύο πίνακες που ακολουθούν για το τρανζίστορ NMOS.

Στη συνέχεια επιλέξτε τις διαστάσεις του τρανζίστορ αρχικά $W = 10 \mu\text{m}$, $L = 0.12 \mu\text{m}$ και ακολούθως $W = 10 \mu\text{m}$, $L = 10 \mu\text{m}$ και συμπληρώστε τις 4 στήλες του δεύτερου πίνακα για τρανζίστορ NMOS με μοντέλο BSIM4.

NMOS	W = 0.24 μm , L = 0.12 μm			
	Μοντέλο Level 3		Μοντέλο BSIM4	
V _{gs} (V)	I _{ds} (mA) V _{ds} = 0.5 V	I _{ds} (mA) V _{ds} = 1 V	I _{ds} (mA) V _{ds} = 0.5 V	I _{ds} (mA) V _{ds} = 1 V
0.2				
0.4				
0.6				
0.8				
1				
1.2				

NMOS	W = 10 μm , L = 0.12 μm		W = 10 μm , L = 10 μm	
	I _{ds} (mA) V _{ds} = 0.5 V	I _{ds} (mA) V _{ds} = 1 V	I _{ds} (mA) V _{ds} = 0.5 V	I _{ds} (mA) V _{ds} = 1 V
0.2				
0.4				
0.6				
0.8				
1				
1.2				

Διατυπώστε τα συμπεράσματά που προκύπτουν από τις τιμές των παραπάνω πινάκων.

Εργασία

Να συμπληρώσετε τα κελιά των παραπάνω πινάκων, τα οποία πιθανώς δεν συμπληρώσατε κατά την διεξαγωγή της εργαστηριακής άσκησης και στη συνέχεια με τον ίδιο τρόπο να παράγετε τις χαρακτηριστικές για τρία διαφορετικά τρανζίστορ PMOS (W = 0.24 μm , L = 0.12 μm , W = 10 μm , L = 0.12 μm , W = 10 μm , L = 10 μm) και να συμπληρώσετε τον παρακάτω πίνακα για το μοντέλο BSIM4.

PMOS	W = 0.24 μm , L = 0.12 μm		W = 10 μm , L = 0.12 μm		W = 10 μm , L = 10 μm	
	I _{ds} (mA) V _{ds} = 0.5 V	I _{ds} (mA) V _{ds} = 1 V	I _{ds} (mA) V _{ds} = 0.5 V	I _{ds} (mA) V _{ds} = 1 V	I _{ds} (mA) V _{ds} = 0.5 V	I _{ds} (mA) V _{ds} = 1 V
0.2						
0.4						
0.6						
0.8						
1						
1.2						

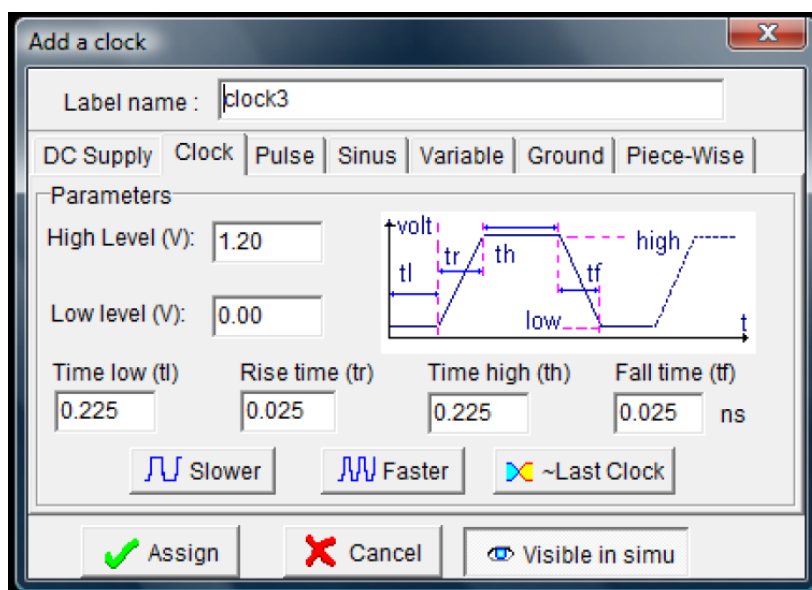
ΕΡΓΑΣΤΗΡΙΑΚΗ ΑΣΚΗΣΗ 2

ΠΡΟΣΟΜΟΙΩΣΗ ΛΕΙΤΟΥΡΓΙΑΣ (ΧΡΟΝΙΚΗ ΑΠΟΚΡΙΣΗ) ΤΩΝ ΤΡΑΝΖΙΣΤΟΡ MOSFET

Όπως προαναφέρθηκε, για να προσομοιώσουμε την χρονική απόκριση ενός κυκλώματος χρησιμοποιούμε τον ενσωματωμένο προσομοιωτή (built-in simulator) του εργαλείου Microwind, ο οποίος βασίζεται στον κυκλωματικό προσομοιωτή SPICE.

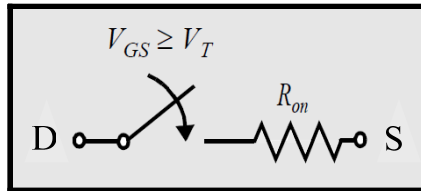
Επιλέγοντας το μενού Simulate από τη γραμμή των pull-down μενού του περιβάλλοντος εργασίας, μπορείτε να καθορίσετε τις παραμέτρους της εξομίωσης. Για να λαμβάνετε αξιόπιστα αποτελέσματα πρέπει να χρησιμοποιείτε το μοντέλο τρανζίστορ BSIM4, επιλέγοντας το μοντέλο αυτό στο πεδίο Using model του μενού Simulate.

Η προσομοίωση ενός κυκλώματος επιτυγχάνεται μέσω της επιλογής Run Simulation (τρίγωνο) στην γραμμή εργαλείων του Microwind. Για να γίνει προσομοίωση στο πεδίο του χρόνου και να εμφανιστούν οι σχετικές κυματομορφές πρέπει να δώσετε ονόματα στους κόμβους του κυκλώματος και να ορίσετε την τροφοδοσία και την γείωση. Τα εργαλεία για την εκτέλεση των διαδικασιών αυτών βρίσκονται στην τρίτη γραμμή της παλέτας εργασίας. Αρχικά επιλέγετε την ιδιότητα που θέλετε να δώσετε σε έναν κόμβο και ακολούθως πρέπει να επιλέξετε με το αριστερό πλήκτρο του ποντικιού τον κόμβο στον οποίο θέλετε να θέσετε τη συγκεκριμένη ιδιότητα. Για να αποφεύγονται λάθη στην προσομοίωση, όταν ορίζετε έναν κόμβο καλό είναι επιλέγετε ένα σημείο στο οποίο δεν υπάρχουν πολλαπλά στρώματα του φυσικού σχεδίου. Για την τάση τροφοδοσίας επιλέγετε Vdd supply, για τη γείωση επιλέγετε Ground, για να θέσετε όνομα σε έναν κόμβο επιλέγετε Visible node και για να θέσετε παλμούς εισόδου σε έναν κόμβο επιλέγετε Add a clock και εμφανίζεται το παράθυρο του παρακάτω σχήματος, το οποίο παρέχει τη δυνατότητα ορισμού του ονόματος του κόμβου και επιλογής των χρόνων ανόδου, καθόδου και εύρους των παλμών.

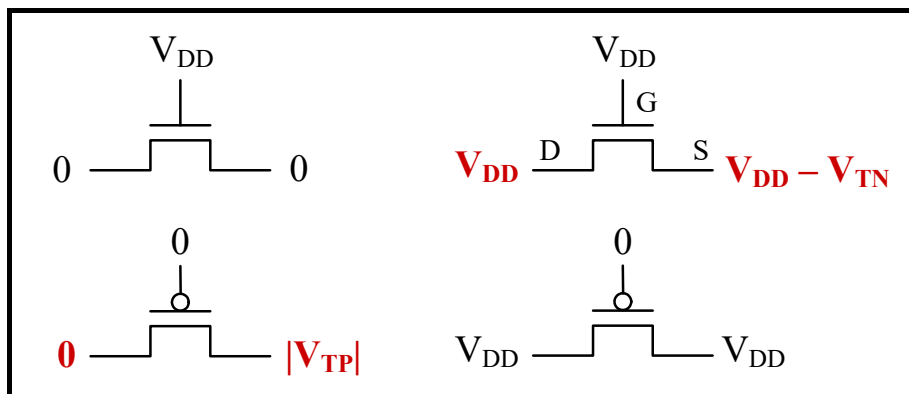


Για να εμφανίζεται η κυματομορφή αυτή στην προσομοίωση θα πρέπει να επιλέγετε Visible in Simulation (κάτω δεξιά). Οι επιλογές Slower και Faster διπλασιάζουν ή υποδιπλασιάζουν την περίοδο του σήματος χρονισμού ενώ η επιλογή ~Last Clock αντιστρέφει το σήμα χρονισμού διατηρώντας σταθερή την περίοδό του. Επισημαίνεται ότι, η επιλογή Add a pulse χρησιμοποιείται για έναν απλό παλμό, ενώ η επιλογή Add a Clock για περιοδική παλμοσειρά.

Το απλούστερο μοντέλο περιγραφής της λειτουργίας ενός τρανζίστορ βασίζεται στην υπόθεση ότι το τρανζίστορ δεν είναι τίποτα περισσότερο από έναν διακόπτη με άπειρη αντίσταση αποκοπής και πεπερασμένη αντίσταση αγωγής, με προϋπόθεση αγωγής η τάση πύλης-πηγής να υπερβαίνει την τάση κατωφλίου του τρανζίστορ.

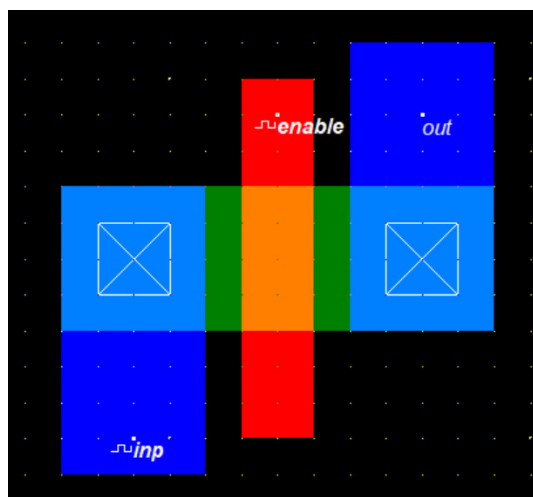


Ωστόσο, αν και το τρανζίστορ NMOS είναι αποτελεσματικό στην διέλευση ενός λογικού 0, είναι αδύναμο στο να οδηγήσει έναν κόμβο σε λογικό 1 (δηλαδή στην τιμή της τάσης τροφοδοσίας, V_{DD}). Όταν το τρανζίστορ NMOS οδηγεί έναν κόμβο σε υψηλή στάθμη (V_{DD} , λογικό 1), η έξοδος φορτίζεται μόνο μέχρι την τιμή $V_{DD} - V_T$, λόγω του ότι σε αυτή την τιμή της τάσης πηγής σταματά η αγωγή του τρανζίστορ ($V_{GS} = V_T$). Αντίστοιχη είναι η αδυναμία του τρανζίστορ PMOS κατά την οδήγηση ενός κόμβου σε χαμηλή στάθμη (βλέπε το σχήμα που ακολουθεί). Η δυναμική απόκριση ενός τρανζίστορ MOSFET είναι μια συνάρτηση του χρόνου που διαρκεί η φόρτιση ή η εκφόρτιση των ενδογενών παρασιτικών χωρητικότητων του, καθώς και της επιπλέον χωρητικότητας που εισάγεται από τις γραμμές διασύνδεσης και το ενδεχόμενο φορτίο.



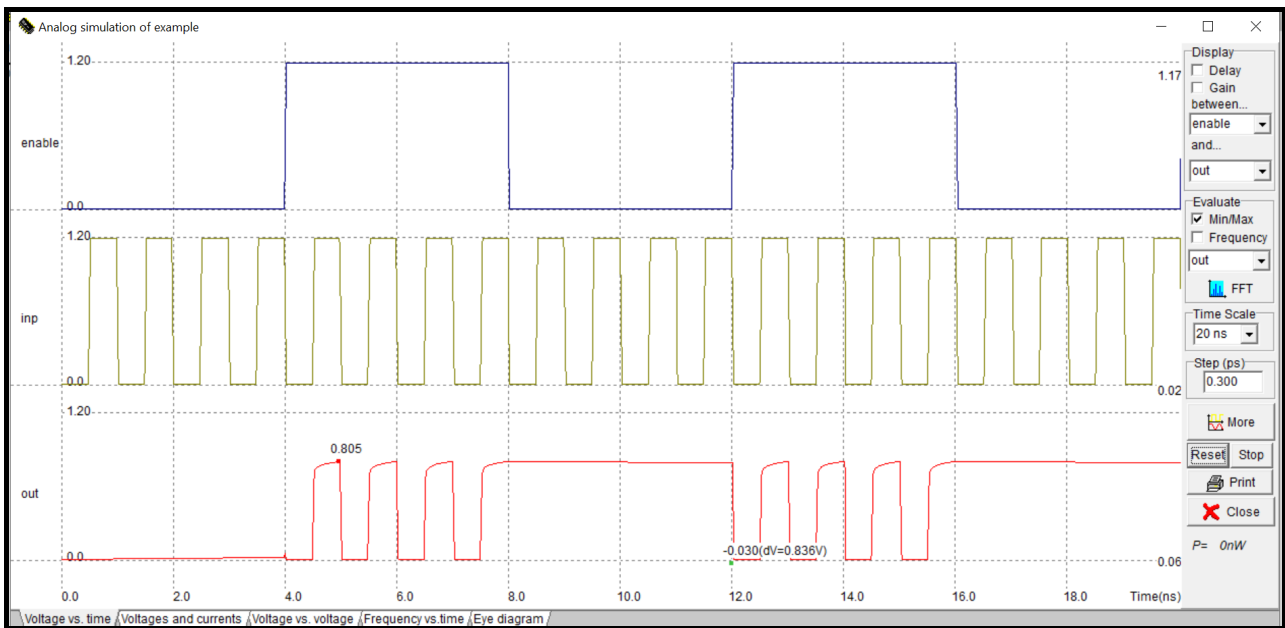
Σχεδιάστε ένα τρανζίστορ NMOS με διαστάσεις $W = 0.24 \mu\text{m}$, $L = 0.12 \mu\text{m}$ χρήση της γεννήτριας στοιχείων.

Δώστε τους παρακάτω παλμούς στους ακροδέκτες του τρανζίστορ: στην υποδοχή (drain) το όνομα *inp* και παλμοσειρά με υψηλή στάθμη (high level) τάσης 1.2 V και χαμηλή (low level) 0 V, διάρκεια χαμηλής και υψηλής στάθμης 475 ps και χρόνο ανόδου και καθόδου 25 ps (η περίοδος είναι $475 + 25 + 475 + 25 = 1000 \text{ ps} = 1 \text{ ns}$), στην πύλη (gate) το όνομα *enable* και παλμοσειρά με διάρκεια χαμηλής και υψηλής στάθμης 3.975 ns και χρόνο ανόδου και καθόδου 25 ps (η περίοδος είναι 8 ns), στην πηγή (source) το όνομα *out* επιλέγοντας Visible in simulation. Στο σχέδιο που ακολουθεί παρουσιάζεται το κύκλωμα με τα ονόματα των σημάτων. Με έντονους (bold) χαρακτήρες εμφανίζονται οι κόμβοι στους οποίους έχουν τεθεί παλμοσειρές και με πλάγιους χαρακτήρες (italics) οι κόμβοι των οποίων οι κυματομορφές εμφανίζονται στο παράθυρο προσομοίωσης.



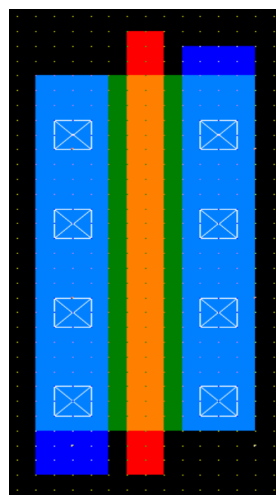
Αφού επιβεβαιώσετε ότι χρησιμοποιείτε το μοντέλο τρανζίστορ BSIM4 και εκτελέσετε την προσομοίωση επιλέγοντας Run Simulation στην γραμμή εργαλείων, στην οθόνη σας θα εμφανιστεί το παράθυρο προσομοίωσης, όπως παρουσιάζεται στο σχήμα που ακολουθεί. Στη δεξιά πλευρά του παραθύρου υπάρχουν επιλογές για τη διαχείριση των αποτελεσμάτων. Στην άνω πλευρά δίνεται η δυνατότητα επιλογής των κόμβων μεταξύ των οποίων υπολογίζεται η καθυστέρηση (delay) που σημειώνεται στις κυματομορφές, η δυνατότητα καθορισμού του χρονικού παραθύρου για το οποίο παρουσιάζονται αποτελέσματα και του χρονικού βήματος που χρησιμοποιεί ο προσομοιωτής. Για να ενεργοποιηθεί οποιαδήποτε αλλαγή επιλέξτε Reset ή More. Επίσης, δίνεται η δυνατότητα διακοπής μιας προσομοίωσης.

Παρατηρείστε ότι η έξοδος (out) του κυκλώματος δεν φτάνει στην υψηλή στάθμη τάσης (1.2 V).



Τοποθετήστε έναν πυκνωτή 50 fF στην έξοδο χρησιμοποιώντας την επιλογή Add virtual capacitance που είναι διαθέσιμη στην παλέτα εργασίας. Ο πυκνωτής έχει πάντα τον έναν ακροδέκτη του συνδεδεμένο στη γείωση (Ground). Εκτελέστε την προσομοίωση του κυκλώματος χωρίς να τροποποιήσετε τους παλμούς εισόδου και παρατηρήστε τους παλμούς της τάσης εξόδου.

Σχεδιάστε ένα τρανζίστορ αυξάνοντας το πλάτος καναλιού (W) σε σχέση με το προηγούμενο κατά 5 φορές. Οι διαστάσεις του νέου τρανζίστορ θα είναι $W = 1.44 \mu\text{m} = 24\lambda$, $L = 0.12 \mu\text{m} = 2\lambda$, όπως φαίνεται στο παρακάτω σχήμα. Παρατηρήστε ότι για να μειωθεί η αντίσταση των επαφών στην πηγή και στην υποδοχή του στοιχείου χρησιμοποιήθηκαν πολλαπλές επαφές.



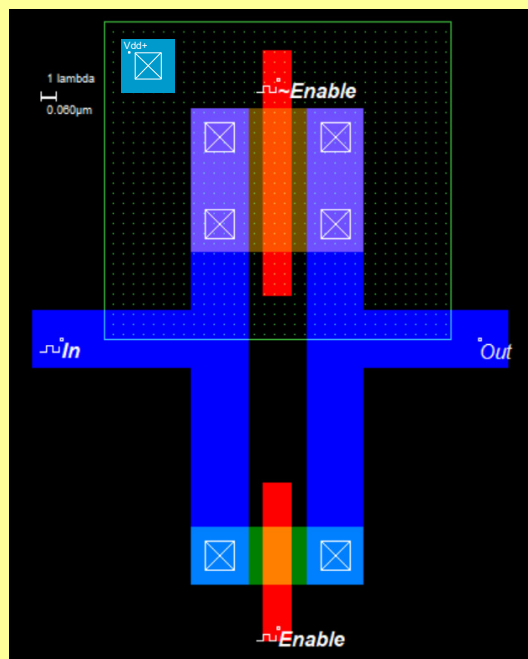
Εκτελέστε την προσομοίωση του κυκλώματος με φορτίο εξόδου 50 fF, χωρίς να τροποποιήσετε τους παλμούς εισόδου και παρατηρήστε ξανά τους παλμούς της τάσης εξόδου.

Εργασία

Σχεδιάστε (τηρώντας τους κανόνες σχεδιασμού της τεχνολογίας 0.12 μm) και προσομοιώστε το παρακάτω κύκλωμα το οποίο λειτουργεί ως διακόπτης και εμφανίζει στην έξοδό του τους παλμούς εισόδου χωρίς αλλοίωση του πλάτους και για τις δύο λογικές στάθμες. Το κύκλωμα αυτό αναφέρεται ως **πύλη διέλευσης (transmission gate)**. Όπως διακρίνεται στο παρακάτω σχήμα οι διαστάσεις των τρανζίστορ του κυκλώματος είναι $L = 2\lambda$ και $W = 4\lambda$ (για το NMOS), $W = 10\lambda$ (για το PMOS). Συμπληρώστε τον παρακάτω πίνακα μέγιστης καθυστέρησης εισόδου-εξόδου και μέγιστης τάσης εξόδου του κυκλώματος για διαφορετικά φορτία εξόδου 0, 20, 40, 60 και 100 fF.

Φορτίο εξόδου (fF)	Μέγιστη καθυστέρηση εισόδου-εξόδου (ps)	Μέγιστη τάση εξόδου (V)
0		
20		
40		
60		
100		

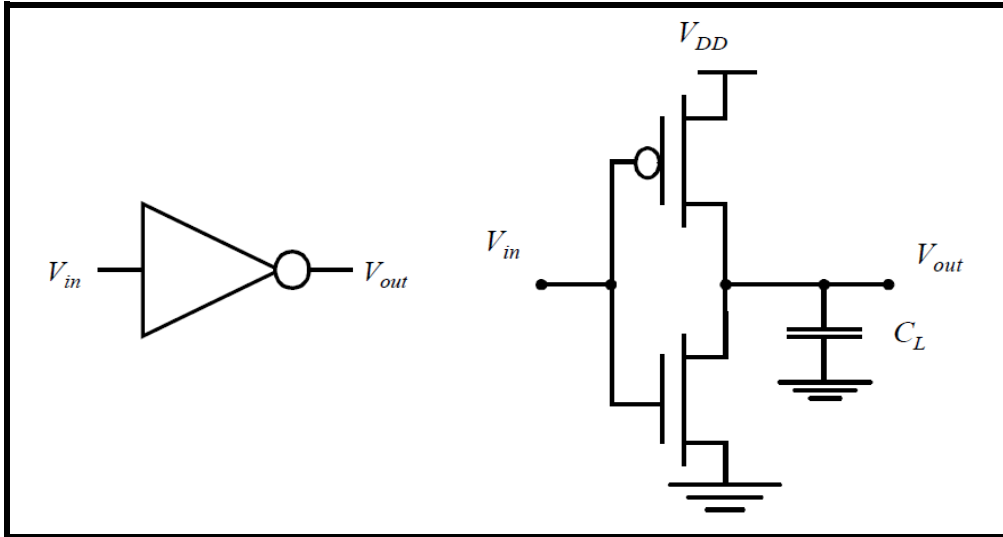
Χρησιμοποιείτε την τεχνολογία 0.12 μm, τάση τροφοδοσίας 1.2 V, μοντέλο BSIM4 και εισόδους In και Enable ίδιες με τις εισόδους inr και enable, αντίστοιχα, που χρησιμοποιήθηκαν κατά τη διεξαγωγή της εργαστηριακής άσκησης. Η είσοδος ~Enable είναι συμπληρωματική (ή αντίστροφη) της εισόδου Enable (δηλαδή, όταν η είσοδος Enable έχει λογική τιμή 0, η είσοδος ~Enable έχει λογική τιμή 1, ενώ όταν η είσοδος Enable έχει λογική τιμή 1, η είσοδος ~Enable έχει λογική τιμή 0). Στο εργαλείο Microwind, για να θέσετε στην πύλη του τρανζίστορ PMOS την είσοδο ~Enable, στο παράθυρο «Add a clock» συμπληρώνετε ακριβώς τις ίδιες χρονικές παραμέτρους με εκείνες της εισόδου Enable, αλλά στην παράμετρο High level (V) συμπληρώνετε 0 και στην παράμετρο Low level (V) συμπληρώνετε 1.2 V .



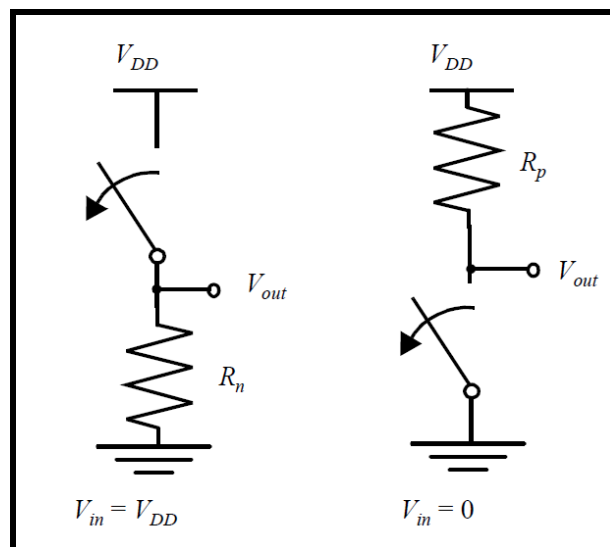
ΕΡΓΑΣΤΗΡΙΑΚΗ ΑΣΚΗΣΗ 3

ΣΧΕΔΙΑΣΜΟΣ ΚΑΙ ΜΕΛΕΤΗ ΛΕΙΤΟΥΡΓΙΑΣ ΤΟΥ ΑΝΤΙΣΤΡΟΦΕΑ CMOS

Στο παρακάτω σχήμα παρουσιάζεται το κυκλωματικό διάγραμμα του στατικού αντιστροφέα CMOS. Η λειτουργία του κατανοείται εύκολα με τη βοήθεια του απλού διακοπτικού μοντέλου του τρανζίστορ MOSFET που αναφέρθηκε στην προηγούμενη άσκηση. Με βάση το μοντέλο αυτό, το τρανζίστορ λειτουργεί ως διακόπτης με μία άπειρη αντίσταση αποκοπής (για $|V_{GS}| < |V_T|$) και μία πεπερασμένη αντίσταση αγωγής (για $|V_{GS}| > |V_T|$).



Αυτό οδηγεί στην ακόλουθη ερμηνεία της λειτουργίας του αντιστροφέα. Όταν η V_{in} είναι στην υψηλή στάθμη και ίση με V_{DD} , το τρανζίστορ NMOS άγει και το PMOS είναι σε αποκοπή. Αυτό αντιστοιχεί στο ισοδύναμο κύκλωμα του αριστερού μέρους του σχήματος που ακολουθεί. Υπάρχει τότε μία αγωγίμη διαδρομή μεταξύ της V_{out} και του κόμβου γείωσης, που έχει ως αποτέλεσμα μία τιμή σταθερής κατάστασης ίση με 0 V. Από την άλλη πλευρά, όταν η τάση εισόδου είναι στη χαμηλή στάθμη (0 V), τα τρανζίστορ NMOS και PMOS είναι σε αποκοπή και αγωγή, αντίστοιχα. Το ισοδύναμο κύκλωμα του δεξιού μέρους του σχήματος που ακολουθεί, δείχνει ότι υπάρχει μία αγωγίμη διαδρομή μεταξύ της V_{DD} και της V_{out} , που επιφέρει την υψηλή στάθμη στην τάση εξόδου.



Προκύπτει λοιπόν ότι στην έξοδο της πύλης λαμβάνουμε το συμπλήρωμα (αντιστροφή) της εισόδου, συνεπώς η πύλη λειτουργεί ως αντιστροφέας. Βασικές ιδιότητές της αποτελούν το γεγονός ότι οι λογικές στάθμες (τάση τροφοδοσίας και γείωση) δεν εξαρτώνται από τις διαστάσεις των τρανζίστορ και το γεγονός

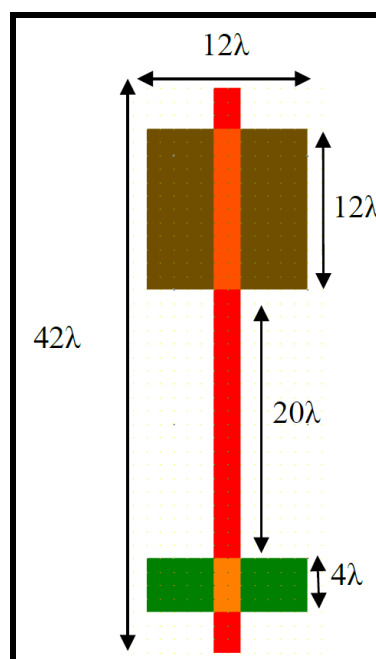
ότι δεν υπάρχει αγώγιμη διαδρομή μεταξύ των γραμμών τροφοδοσίας και γείωσης σε συνθήκες λειτουργίας σταθερής κατάστασης (δηλαδή, όταν η είσοδος και η έξοδος παραμένουν σταθερές). Η απουσία ροής ρεύματος (εάν αγνοήσουμε τα ρεύματα διαρροής) σημαίνει ότι η πύλη δεν καταναλώνει στατική ενέργεια.

Στον αντιστροφέα CMOS, η αντίσταση του τρανζίστορ PMOS θα πρέπει να ταιριάζει ποσοτικά με εκείνη του τρανζίστορ NMOS. Αυτό τυπικά απαιτεί ένα λόγο περίπου 3 μεταξύ των πλατών (W) των τρανζίστορ PMOS και NMOS. Με το ταίριασμα αυτό επιτυγχάνεται συμμετρική χαρακτηριστική μεταφοράς του αντιστροφέα (γραφική παράσταση της τάσης εξόδου του αντιστροφέα σε σχέση με την τάση εισόδου) και παρόμοιες καθυστερήσεις για τις μεταβάσεις της τάσης εξόδου του αντιστροφέα, από την υψηλή στη χαμηλή και από τη χαμηλή στην υψηλή στάθμη.

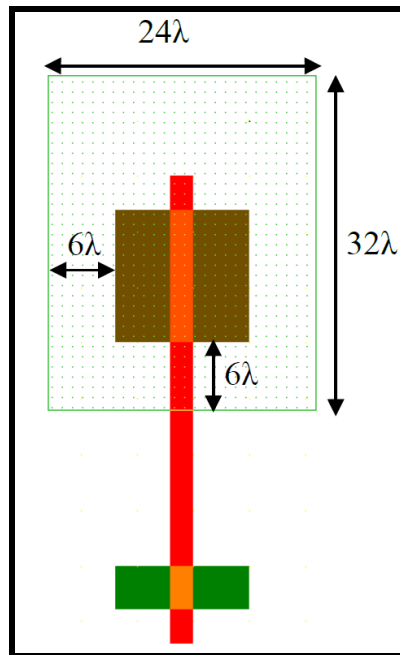
Για το **σχεδιασμό του αντιστροφέα**, θα χρησιμοποιήσουμε τον συντάκτη φυσικού σχεδίου του εργαλείου Microwind, ενώ για την προσομοίωση της λειτουργίας του θα χρησιμοποιήσουμε τον ενσωματωμένο προσομοιωτή (built-in simulator) του εργαλείου Microwind, ο οποίος βασίζεται στον κυκλωματικό προσομοιωτή SPICE.

Σχεδιασμός της περιοχής πολυκρυσταλλικού πυριτίου (polysilicon): αρχικά σχεδιάστε μία ορθογώνια περιοχή πολυκρυσταλλικού πυριτίου. Το εύρος της περιοχής αυτής πρέπει να είναι 2λ , που είναι το ελάχιστο επιτρεπτό εύρος του πολυκρυσταλλικού πυριτίου και το μήκος της 42λ . Για να βεβαιωθείτε ότι δεν παραβιάζετε τους κανόνες σχεδιασμού μπορείτε σε όποια φάση της σχεδίασης θέλετε να χρησιμοποιήσετε τον ελεγκτή των κανόνων σχεδιασμού (design rule checker) του συντάκτη.

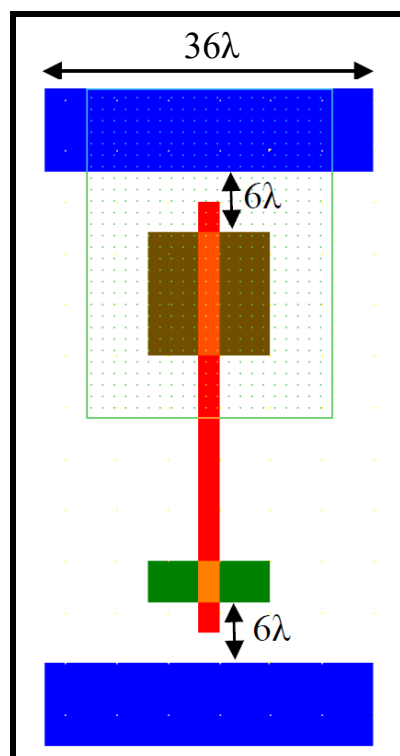
Σχεδιασμός των λωρίδων διάχυσης (diffusion): το επόμενο βήμα είναι η τοποθέτηση των περιοχών διάχυσης. Αλλάξτε το επίπεδο σχεδιασμού σε διάχυση τύπου n ($N+$ diffusion στην παλέτα εργασία του συντάκτη) και σχεδιάστε μία ορθογώνια περιοχή στο κάτω μέρος του σχεδίου. Η τομή μεταξύ αυτής της περιοχής και της περιοχής πολυκρυσταλλικού πυριτίου δημιουργεί το κανάλι ενός τρανζίστορ NMOS. Το πλάτος της λωρίδας πρέπει να είναι το ελάχιστο επιτρεπτό (4λ). Το μήκος της θα πρέπει να είναι 12λ και να τοποθετηθεί συμμετρικά ως προς την περιοχή του πολυκρυσταλλικού πυριτίου. Η επέκταση του πολυκρυσταλλικού πυριτίου να είναι τουλάχιστον 3λ . Στη συνέχεια αλλάξτε το επίπεδο του σχεδιασμού σε διάχυση τύπου p ($P+$ diffusion) και σχεδιάστε μια ορθογώνια περιοχή, η οποία να τέμνει την περιοχή του πολυκρυσταλλικού πυριτίου στο πάνω μέρος της. Αυτό έχει ως αποτέλεσμα τη δημιουργία του καναλιού του τρανζίστορ PMOS, όπως φαίνεται στο παρακάτω σχήμα. Το πλάτος του τρανζίστορ PMOS θα πρέπει να είναι τριπλάσιο από αυτό του NMOS, δηλαδή η διάχυση τύπου p πρέπει να είναι $12\lambda \times 12\lambda$. Η απόσταση μεταξύ των διαχύσεων τύπου n και p θα πρέπει να είναι 20λ .



Σχεδιασμός του πηγαδιού τύπου-n (n-well): για να ολοκληρωθεί ο σχεδιασμός του τρανζίστορ PMOS, αλλάξτε από την παλέτα εργασίας το επίπεδο σχεδιασμού σε n-well και σχεδιάστε μια ορθογώνια περιοχή $24\lambda \times 32\lambda$ γύρω από τη λωρίδα διάχυσης τύπου p. Η περιοχή αυτή αποτελεί το πηγάδι (well) μέσα στο οποίο κατασκευάζεται το τρανζίστορ PMOS, όπως φαίνεται στο σχήμα που ακολουθεί.

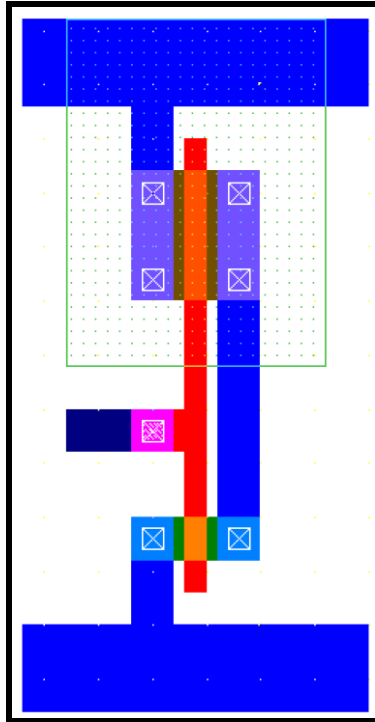


Σχεδιασμός λωρίδων μετάλλου για την τροφοδοσία και τη γείωση: επιλέξτε ως επίπεδο σχεδιασμού το μέταλλο 1 και σχεδιάστε δύο ορθογώνιες περιοχές με πλάτος 8λ η καθεμία, από τις οποίες η μία αντιστοιχεί στην τροφοδοσία και η άλλη στη γείωση του αντιστροφέα. Η απόσταση των περιοχών αυτών από το πολυκρυσταλλικό πυρίτιο θα πρέπει να είναι 3λ .

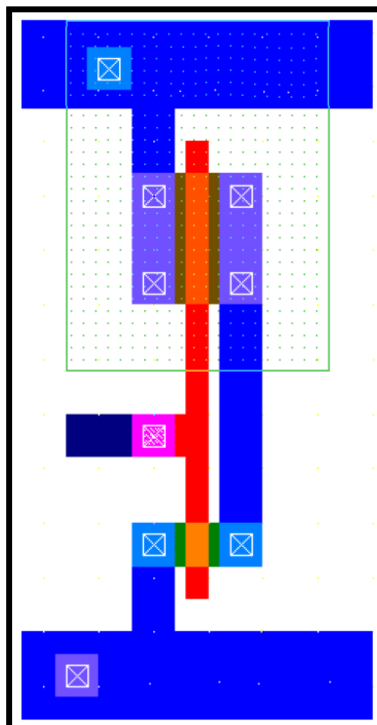


Τοποθέτηση επαφών και διασυνδέσεις: επιλέξτε τις κατάλληλες επαφές (diffn/metal και diffp/metal) για να δημιουργήσετε τη σύνδεση του κόμβου εξόδου, καθώς και τις συνδέσεις της τροφοδοσίας και της γείωσης, όπως φαίνεται στο παρακάτω σχήμα. Μπορείτε να επιλέξετε το είδος της επαφής που θέλετε

από την παλέτα εργασίας του συντάκτη και αν χρησιμοποιήσετε την επιλογή Complex contacts της παλέτας μπορείτε να βρείτε εντολές δημιουργίας και άλλων ειδών επαφών εκτός από αυτές που βρίσκονται έτοιμες στην πρώτη γραμμή της παλέτας. Στην είσοδο του αντιστροφέα έχει τοποθετηθεί μέταλλο δευτέρου επιπέδου (metal2) και για να επιτευχθεί η σύνδεση του με το πολυκρυσταλλικό πυρίτιο θα πρέπει να τοποθετηθούν δύο επαφές poly/metal1 και metal1/metal2.



Επαφές πόλωσης πηγαδιού και υποστρώματος: στα κυκλώματα CMOS το πηγάδι τύπου n πρέπει να πολωθεί στην τάση τροφοδοσίας και το υπόστρωμα πρέπει να γειωθεί. Συνδέστε το πηγάδι τύπου n στην τροφοδοσία χρησιμοποιώντας μία επαφή diffn/metal από τις επαφές που βρίσκονται της παλέτας εργασίας και το υπόστρωμα στην γείωση χρησιμοποιώντας την επαφή diffp/metal, όπως φαίνεται στο σχήμα που ακολουθεί.

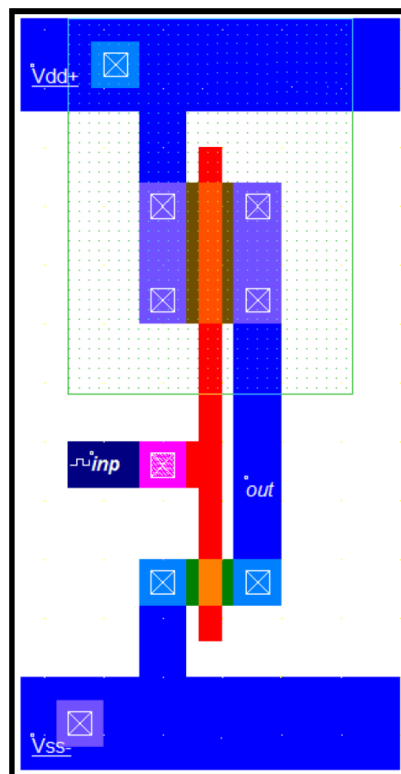


Έλεγχος σχεδιαστικών λαθών: ενεργοποιήστε τον ελεγκτή των κανόνων σχεδιασμού (design rule checker) του συντάκτη, από το σχετικό εικονίδιο και διορθώστε τα σφάλματα του φυσικού σχεδίου του αντιστροφέα.

Μπορείτε επίσης να παρατηρήσετε την εγκάρσια τομή ή την τρισδιάστατη απεικόνιση του αντιστροφέα που σχεδιάσατε, επιλέγοντας τα κατάλληλα εικονίδια του συντάκτη.

Για την **προσομοίωση του αντιστροφέα** ακολουθούμε τα παρακάτω βήματα.

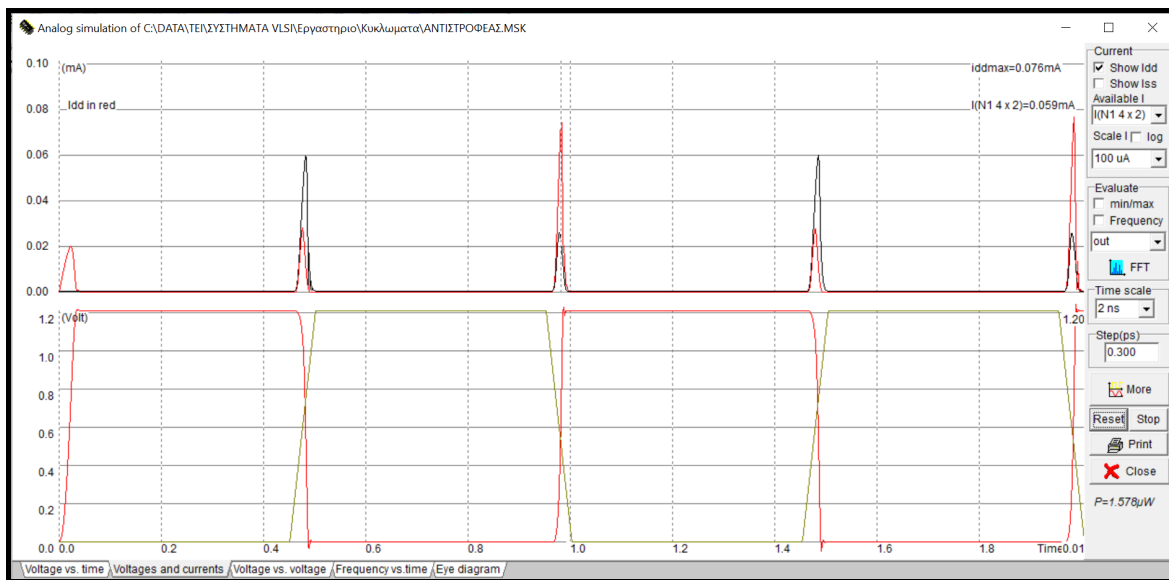
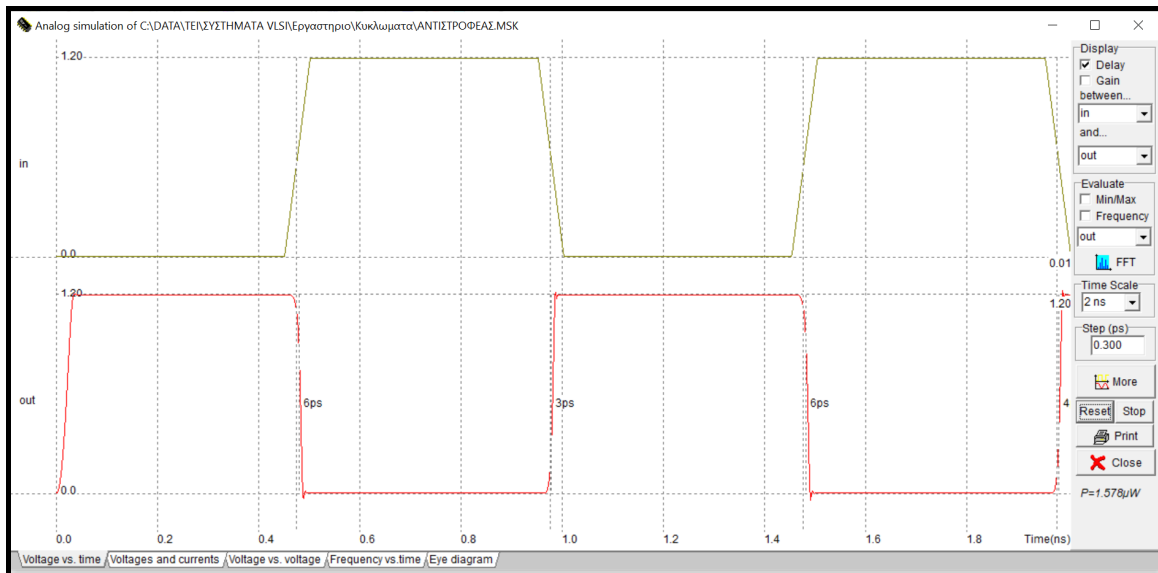
Καθορισμός εισόδου, εξόδου και τροφοδοσίας του αντιστροφέα: δώστε στον κόμβο εισόδου του αντιστροφέα το όνομα *inp* και στην έξοδο το όνομα *out*, θέτοντας τα σήματα αυτά ορατά στην προσομοίωση. Επίσης θα πρέπει να θέσετε την περιοχή της διάχυσης τύπου p στην τάση τροφοδοσίας ($V_{dd} = 1.2\text{ V}$) και την περιοχή διάχυσης n-τύπου στην γείωση ($V_{ss} = 0\text{ V}$), χρησιμοποιώντας τα αντίστοιχα εικονίδια.



Καθορισμός της διέγερσης του κυκλώματος: εφαρμόστε συνεχόμενους παλμούς στην είσοδο (*inp*) του αντιστροφέα χρησιμοποιώντας το αντίστοιχο εικονίδιο (Add a clock) από την παλέτας εργασίας. Στο παράθυρο που εμφανίζεται ορίστε παλμοσειρά με υψηλή στάθμη (high level) τάσης 1.2 V και χαμηλή (low level) 0 V, διάρκεια χαμηλής (low) και υψηλής (high) στάθμης 450 ps και χρόνο ανόδου και καθόδου 50 ps. Η περίοδος του παλμού είναι $(450 + 50 + 450 + 50)\text{ ps} = 1\text{ ns}$.

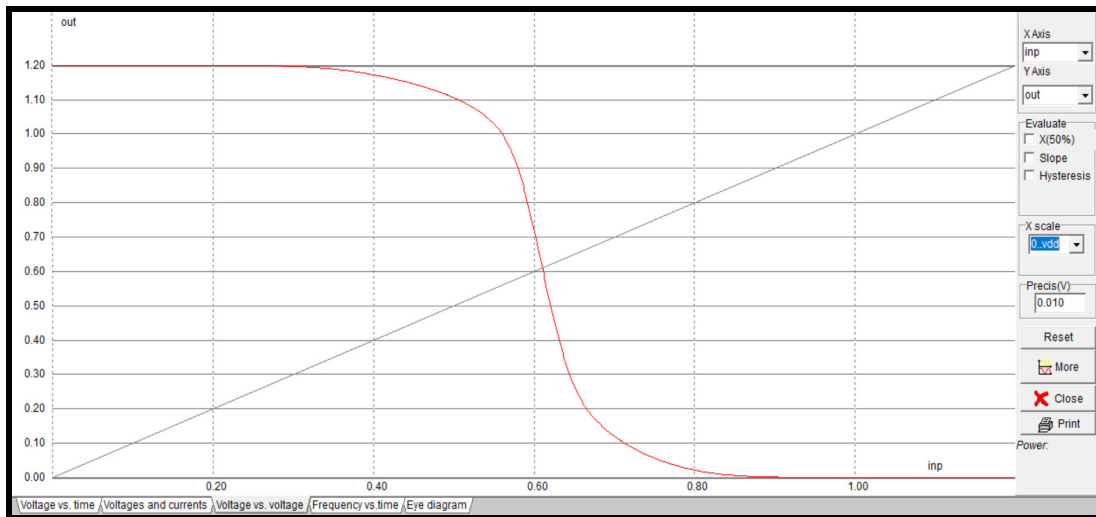
Εκτέλεση της προσομοίωσης βεβαιωθείτε ότι έχετε επιλέξει το μοντέλο BSIM4 για τα τρανζίστορ και ακολούθως εκτελέστε την προσομοίωση του φυσικού σχεδίου του αντιστροφέα. Οι κυματομορφές της εισόδου και της εξόδου που προκύπτουν από την προσομοίωση, παρουσιάζονται στο πρώτο μέρος του παρακάτω σχήματος.

Μέτρηση των ρευμάτων που διαρρέουν τον αντιστροφέα: στο παράθυρο της προσομοίωσης, επιλέξτε την κάρτα Voltages and Currents για να παρατηρήσετε τα ρεύματα που διαρρέουν το κύκλωμα. Στο πάνω τμήμα του παραθύρου εμφανίζονται τα ρεύματα των δύο τρανζίστορ, ενώ στο κάτω μέρος εμφανίζονται οι κυματομορφές των τάσεων εισόδου και εξόδου του αντιστροφέα, όπως παρουσιάζεται στο δεύτερο μέρος του παρακάτω σχήματος.



Παρατηρήστε ότι το κύκλωμα διαρρέεται από ρεύμα μόνο στη διάρκεια των μεταβάσεων της τάσης εξόδου, ενώ στη σταθερή κατάσταση το ρεύμα στον αντιστροφέα (εάν αγνοήσουμε τα ρεύματα διαρροής) είναι μηδενικό. Κατά την καθοδική μετάβαση της τάσης εξόδου, διενεργείται εκφόρτιση του πυκνωτή εξόδου μέσω του τρανζίστορ NMOS, επομένως το ρεύμα του τρανζίστορ αυτού είναι το ρεύμα του φορτίου του αντιστροφέα, ενώ το ρεύμα του τρανζίστορ PMOS είναι το ρεύμα που ρέει μεταξύ της τροφοδοσίας και της γείωσης και αποτελεί το ρεύμα βραχυκυκλώματος του αντιστροφέα. Κατά την ανοδική μετάβαση της τάσης εξόδου, διενεργείται φόρτιση του πυκνωτή εξόδου μέσω του τρανζίστορ PMOS, επομένως το ρεύμα του τρανζίστορ αυτού είναι το ρεύμα φορτίου του αντιστροφέα, ενώ το ρεύμα του τρανζίστορ NMOS είναι το ρεύμα που ρέει μεταξύ της τροφοδοσίας και της γείωσης και αποτελεί το ρεύμα βραχυκυκλώματος του αντιστροφέα. Το ρεύμα φορτίου υπερτερεί του ρεύματος βραχυκυκλώματος.

Εξαγωγή της **χαρακτηριστικής μεταφοράς του αντιστροφέα** (δηλαδή, της γραφικής παράστασης της τάσης εξόδου του αντιστροφέα σε σχέση με την τάση εισόδου του): στο παράθυρο της προσομοίωσης, επιλέξτε Voltage vs. Voltage, για να παρατηρήσετε τη χαρακτηριστική μεταφοράς του αντιστροφέα, που παρουσιάζεται στο παρακάτω σχήμα. Το **κατώφλι μετάβασης (switching threshold)** ή λογικό κατώφλι (logic threshold) του αντιστροφέα ορίζεται ως το σημείο στο οποίο η τάση εξόδου ισούται με την τάση εισόδου και προκύπτει εύκολα από την τομή της χαρακτηριστικής μεταφοράς με την ευθεία $V_{in} = V_{out}$. Όπως μπορείτε να παρατηρήσετε, η τιμή του κατωφλίου μετάβασης που προκύπτει, είναι πολύ κοντά στην ιδανική τιμή των 0.6 V ($V_{dd} / 2$).



Για την προσομοίωση της μεταβατικής λειτουργίας του αντιστροφέα με φορτίο, συνδέστε στην έξοδο του αντιστροφέα που σχεδιάσατε έναν πυκνωτή (φορτίο) 0.02 pF και εφαρμόστε στην είσοδο inp παλμοσειρά με υψηλή στάθμη (high level) τάσης 1.2 V και χαμηλή (low level) 0 V, διάρκεια χαμηλής (low) και υψηλής (high) στάθμης 2 ns και χρόνο ανόδου και καθόδου 0.05 ns, χρησιμοποιώντας το μοντέλο BSIM4.

Στη συνέχεια καταγράψτε την καθυστέρηση ανόδου και καθόδου της τάσης εξόδου (T_{drise} , T_{dfall}) και προσδιορίστε το μέγιστο ρεύμα βραχυκυκλώματος (short-circuit current) κατά την ανοδική και καθοδική μετάβαση της τάσης εξόδου (I_{scr} , I_{scf}), καθώς και το ρεύμα του φορτίου (I_r , I_f). Από τις επιλογές του προσομοιωτή μπορείτε να χρησιμοποιήσετε για το ρεύμα τη λογαριθμική κλίμακα, η οποία παρέχει μεγαλύτερη ακρίβεια, όταν το ρεύμα είναι αρκετά μικρό.

Αφού εφαρμόσετε συνεχόμενους παλμούς (παλμοσειρά) στην είσοδο (inp) του αντιστροφέα με υψηλή στάθμη (high level) τάσης 1.2 V και χαμηλή (low level) 0 V και διάρκεια χαμηλής (low) και υψηλής (high) στάθμης 2 ns, μελετήστε τη μεταβολή της καθυστέρησης (ανόδου και καθόδου), του μέγιστου ρεύμα βραχυκυκλώματος και του μέγιστου ρεύματος φορτίου, ως συνάρτηση του χρόνου ανόδου και καθόδου της τάσης εισόδου, συμπληρώνοντας τον παρακάτω πίνακα με τις αντίστοιχες τιμές, για χρόνο ανόδου/καθόδου της τάσης εισόδου 0.05 ns, 0.1 ns, 0.3 ns, 0.5 ns και 0.8 ns. Χρησιμοποιήστε φορτίο εξόδου 0.02 pF και το μοντέλο BSIM4.

Χρόνος ανόδου/ καθόδου στην είσοδο (ns)	Καθυστέρηση ανόδου στην έξοδο (ps)	Καθυστέρηση καθόδου στην έξοδο (ps)	Μέγιστο ρεύμα βραχυκυκλώματος (μ A)	Μέγιστο ρεύμα φορτίου (μ A)
0.05				
0.1				
0.3				
0.5				
0.8				

Αφού εφαρμόσετε παλμοσειρά στην είσοδο (inp) του με υψηλή στάθμη (high level) τάσης 1.2 V και χαμηλή (low level) 0 V, διάρκεια χαμηλής (low) και υψηλής (high) στάθμης 2 ns και χρόνο ανόδου και καθόδου 0.3 ns, μελετήστε τη μεταβολή των ίδιων παραμέτρων του αντιστροφέα ως συνάρτηση του φορτίου εξόδου, συμπληρώνοντας τον παρακάτω πίνακα με τις αντίστοιχες τιμές, για φορτίο εξόδου 0.01 pF, 0.03 pF, 0.05 pF, 0.08 pF και 0.1 pF. Χρησιμοποιήστε ξανά το μοντέλο BSIM4.

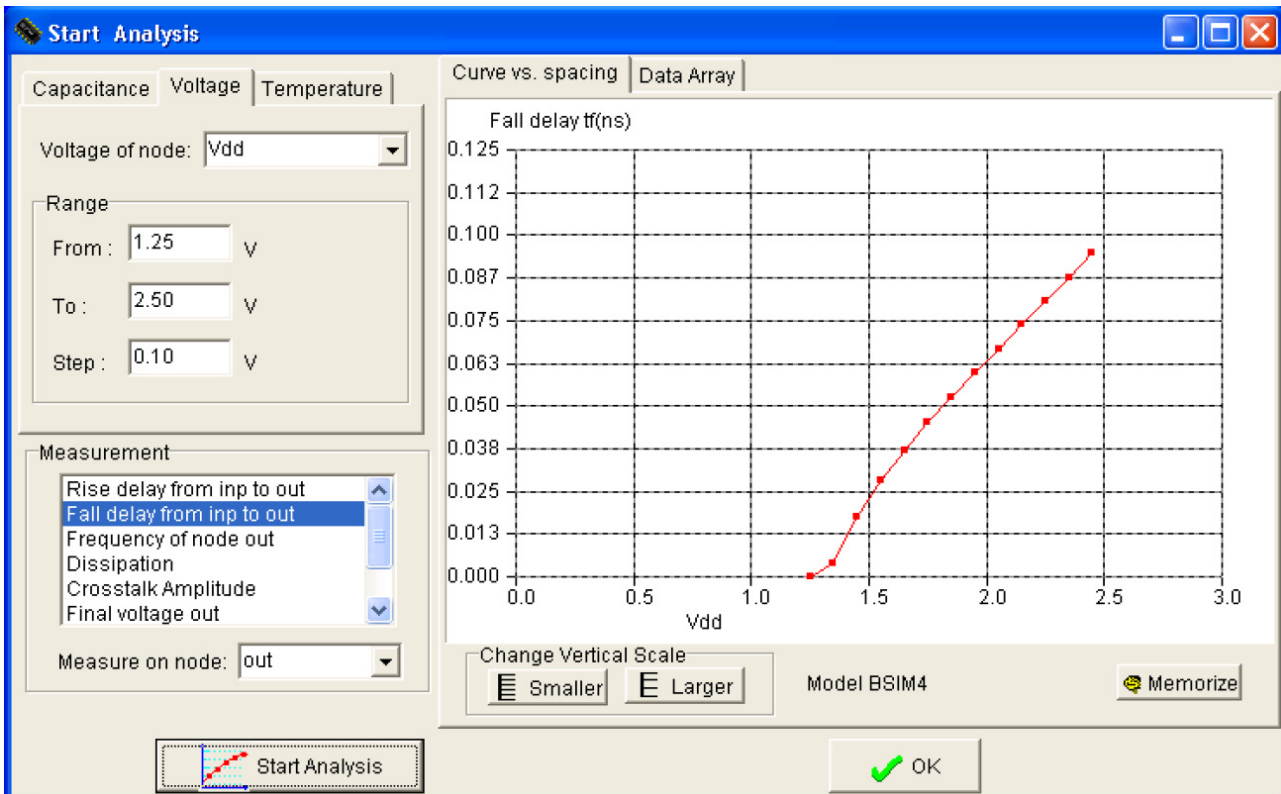
Φορτίο εξόδου (pF)	Καθυστέρηση ανόδου στην έξοδο (ps)	Καθυστέρηση καθόδου στην έξοδο (ps)	Μέγιστο ρεύμα βραχυκυκλώματος (μΑ)	Μέγιστο ρεύμα φορτίου (μΑ)
0.01				
0.03				
0.05				
0.08				
0.1				

Εργασία

- Για φορτίο εξόδου 0.02 pF, να σχεδιάσετε το διάγραμμα της καθυστέρησης ανόδου της τάσης εξόδου σε σχέση με τον χρόνο καθόδου της τάσης εισόδου, χρησιμοποιώντας τις κατάλληλες τιμές του πρώτου από τους δύο παραπάνω πίνακες που συμπληρώσατε.
- Για χρόνο καθόδου της τάσης εισόδου 0.3 ns, να σχεδιάσετε το διάγραμμα της καθυστέρησης ανόδου της τάσης εξόδου σε σχέση με το φορτίο εξόδου, χρησιμοποιώντας τις κατάλληλες τιμές του δεύτερου από τους δύο παραπάνω πίνακες που συμπληρώσατε.
- Για φορτίο εξόδου 0.02 pF, να σχεδιάσετε στους ίδιους άξονες τα διαγράμματα των μέγιστων ρευμάτων φορτίου και βραχυκυκλώματος του αντιστροφέα σε σχέση με τον χρόνο ανόδου/καθόδου της τάσης εισόδου, χρησιμοποιώντας τις κατάλληλες τιμές του πρώτου από τους δύο παραπάνω πίνακες που συμπληρώσατε.
- Για χρόνο ανόδου/καθόδου της τάσης εισόδου 0.3 ns, να σχεδιάσετε στους ίδιους άξονες τα διαγράμματα των μέγιστων ρευμάτων φορτίου και βραχυκυκλώματος του αντιστροφέα σε σχέση με το φορτίο εξόδου, χρησιμοποιώντας τις κατάλληλες τιμές του δεύτερου από τους δύο παραπάνω πίνακες που συμπληρώσατε.
- Για καθένα από τα παραπάνω διαγράμματα που θα σχεδιάσετε, να διατυπώσετε σύντομα τα βασικά συμπεράσματα που προκύπτουν και να δώσετε μια σύντομη εξήγηση των συμπερασμάτων αυτών.

Παρατήρηση:

Το εργαλείο σχεδιασμού/προσομοίωσης Microwind, έχει την δυνατότητα **παραμετρικής προσομοίωσης και ανάλυσης** ενός κυκλώματος. Αφού λοιπόν επιλέξετε το μοντέλο BSIM4 (Simulation → Simulation parameters), διενεργήσετε την εξαγωγή της περιγραφής (netlist) του κυκλώματος (επιλογή Extract στο ίδιο μενού) και εκτελέσετε μια προσομοίωσή του, επιλέξτε την εντολή Parametric Analysis από το μενού Analysis και πατήστε το αριστερό πλήκτρο του ποντικιού την έξοδο του αντιστροφέα, ώστε να εμφανιστεί το παράθυρο που παρουσιάζεται στο ακόλουθο σχήμα.



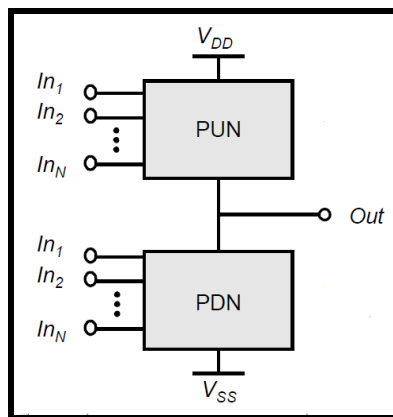
Στο παράθυρο αυτό μπορείτε να επιλέξετε το μέγεθος για το οποίο θα γίνει η παραμετρική ανάλυση ως προς μία από τις τρεις παραμέτρους φορτίο (χωρητικότητα) εξόδου, τάση τροφοδοσίας και θερμοκρασία. Το εύρος μεταβολής των παραμέτρων καθορίζεται στην αντίστοιχη φόρμα range. Τέλος, επιλέγοντας Start Analysis ξεκινά μία επαναληπτική διαδικασία, η οποία πραγματοποιεί προσομοιώσεις και εμφανίζει στο διπλανό παράθυρο τα αποτελέσματα.

ΕΡΓΑΣΤΗΡΙΑΚΗ ΑΣΚΗΣΗ 4

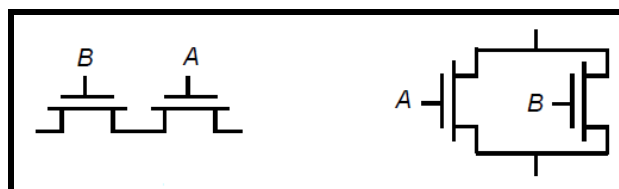
ΣΧΕΔΙΑΣΜΟΣ ΚΑΙ ΠΡΟΣΟΜΟΙΩΣΗ ΛΕΙΤΟΥΡΓΙΑΣ ΣΥΝΔΥΑΣΤΙΚΩΝ ΚΥΚΛΩΜΑΤΩΝ CMOS

Στην προηγούμενη εργαστηριακή άσκηση παρουσιάστηκε η μελέτη του σχεδιασμού του απλού κυκλώματος αντιστροφέα CMOS. Επεκτείνουμε τώρα αυτήν τη συζήτηση για να εξετάσουμε το σχεδιασμό και την ανάλυση λειτουργίας πολυπλοκότερων λογικών πυλών. Η πιο ευρέως χρησιμοποιούμενη λογική είναι η στατική συμπληρωματική CMOS, η οποία είναι στην πραγματικότητα μία επέκταση του στατικού αντιστροφέα CMOS σε πολλαπλές εισόδους. Στις στατικές πύλες CMOS, σε κάθε χρονική στιγμή, κάθε έξοδος πύλης συνδέεται με την τροφοδοσία ή την γείωση μέσω μιας διαδρομής που περιλαμβάνει τρανζίστορ PMOS ή NMOS, αντίστοιχα. Επίσης, οι έξοδοι των πυλών παρέχουν πάντα την τιμή της λογικής συνάρτησης που υλοποιείται από την πύλη.

Μία στατική πύλη CMOS είναι ένας συνδυασμός δυο δικτυωμάτων, του δικτύματος πάνω-οδήγησης (pull-up network, PUN) και του δικτύματος κάτω-οδήγησης (pull-down network, PDN) δικτύματος, όπως παρουσιάζεται στο παρακάτω σχήμα. Το σχήμα αυτό δείχνει μία γενική λογική πύλη N εισόδων όπου όλες οι εισόδους κατανέμονται και στο πάνω και στο κάτω δικτύωμα.



Η λειτουργία του PUN είναι να παρέχει μία αγώγιμη διαδρομή μεταξύ της εξόδου και της τροφοδοσίας στην περίπτωση που η έξοδος της λογικής πύλης έχει την τιμή 1 (ανάλογα με την λογική τιμή των εισόδων). Όμοια, η λειτουργία του PDN είναι να συνδέει την έξοδο με την γείωση όταν η έξοδος της λογικής πύλης έχει την τιμή 0. Τα δικτυώματα PUN και PDN σχεδιάζονται έτσι ώστε ένα και μόνο ένα από αυτά να άγει σε σταθερή κατάσταση. Έτσι, υπάρχει πάντα μία διαδρομή μεταξύ της τροφοδοσίας και της εξόδου, όταν η έξοδος λαμβάνει λογική τιμή 1 ή μεταξύ της γείωσης και της εξόδου, όταν η έξοδος λαμβάνει λογική τιμή 0. Όπως προαναφέρθηκε, ένα τρανζίστορ μπορεί να θεωρηθεί ως ένας διακόπτης που ελέγχεται από την τάση της πύλης του. Ένας διακόπτης NMOS άγει όταν το σήμα ελέγχου είναι σε υψηλή στάθμη, ενώ δεν άγει όταν το σήμα ελέγχου είναι σε χαμηλή στάθμη. Ένα PMOS τρανζίστορ λειτουργεί με αντίστροφο τρόπο, δηλαδή άγει όταν το σήμα ελέγχου είναι σε χαμηλή στάθμη ενώ δεν άγει όταν το σήμα ελέγχου είναι σε υψηλή στάθμη. Το PDN κατασκευάζεται από τρανζίστορ NMOS ενώ το PUN από τρανζίστορ PMOS. Τρανζίστορ NMOS συνδεδεμένα σε σειρά αντιστοιχούν σε μία συνάρτηση AND. Έχοντας όλες τις εισόδους σε υψηλή στάθμη, ο σε σειρά συνδυασμός άγει και η τιμή από το ένα άκρο της σειράς μεταφέρεται στο άλλο. Παρομοίως, τρανζίστορ NMOS που είναι συνδεδεμένα παράλληλα αναπαριστούν μία συνάρτηση OR και υπάρχει μία αγώγιμη διαδρομή μεταξύ των ακροδεκτών εισόδου και εξόδου εάν τουλάχιστον μία από τις εισόδους είναι σε υψηλό δυναμικό.

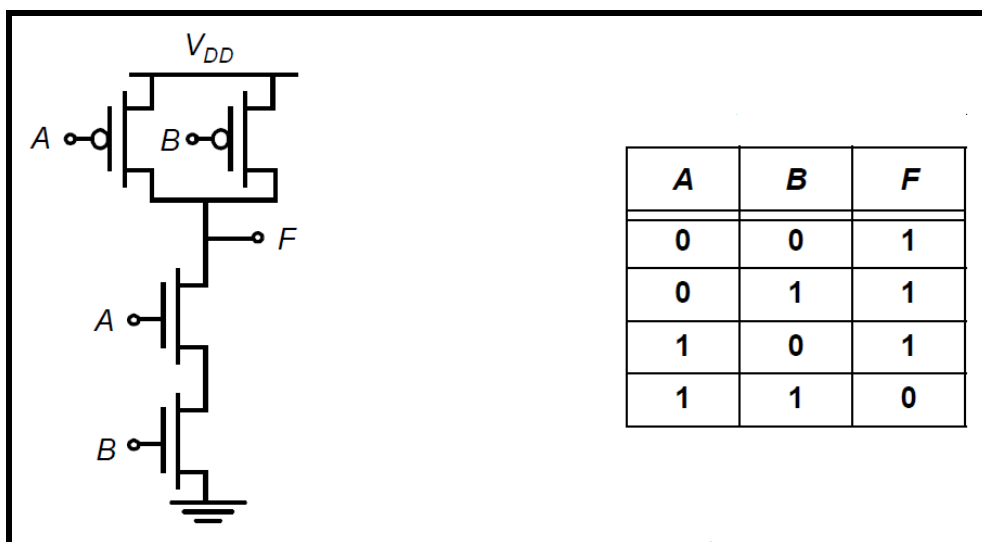


Με παρόμοιο τρόπο μπορούν να αναπτυχθούν κανόνες κατασκευής για δικτύωματα PMOS. Μία σειριακή διάταξη από τρανζίστορ PMOS άγει εάν όλοι οι είσοδοι είναι σε χαμηλή στάθμη, αντιπροσωπεύοντας μία συνάρτηση NOR, ενώ τρανζίστορ PMOS σε παράλληλα υλοποιούν μία συνάρτηση NAND. Αποδεικνύεται ότι το πάνω-οδήγησης δικτύωμα και το κάτω-οδήγησης δικτύωμα μίας στατικής πύλης CMOS είναι δυϊκά δικτύωματα. Αυτό σημαίνει ότι μία παράλληλη σύνδεση από τρανζίστορ στο δικτύωμα PUN αντιστοιχεί σε μία σειριακή σύνδεση από αντίστοιχα στοιχεία στο δικτύωμα PDN, και αντιστρόφως.

Συνεπώς, για να κατασκευάσουμε μία πύλη CMOS, ένα από τα δικτύωματα υλοποιείται χρησιμοποιώντας συνδυασμούς από σειριακά και παράλληλα στοιχεία. Το άλλο δικτύωμα προκύπτει με χρήση της αρχής του δυϊσμού, αντικαθιστώντας σειριακά δικτύωματα με παράλληλα και παράλληλα δικτύωματα με σειριακά, ώστε τελικά να σχεδιαστεί η πλήρης πύλη CMOS συνδυάζοντας τα PDN με τα PUN.

Οι στατικές πύλες CMOS είναι αντιστρέφουσες, υλοποιώντας μόνο συναρτήσεις όπως NAND και NOR. Η υλοποίηση μίας μη αντιστρέφουσας λογικής συνάρτησης (όπως AND και OR) σε μία μόνο βαθμίδα δεν είναι δυνατή και απαιτεί τη χρήση ενός επιπλέον αντιστροφέα. Ο αριθμός των τρανζίστορ που απαιτούνται για την υλοποίηση μίας λογικής πύλης N εισόδων είναι $2N$.

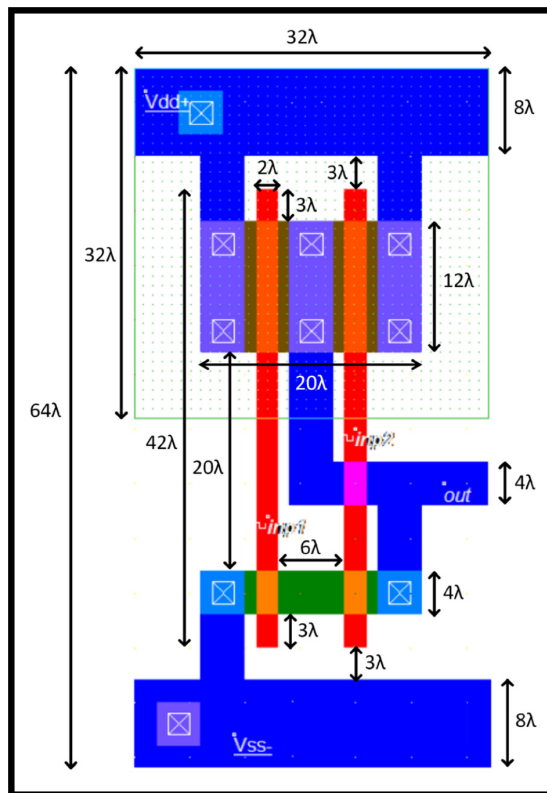
Στο παρακάτω σχήμα παρουσιάζεται μια πύλη NAND δύο εισόδων, στην οποία το δικτύωμα PDN αποτελείται από δύο τρανζίστορ NMOS σε σειρά τα οποία άγουν όταν και οι δυο οι είσοδοι βρίσκονται σε υψηλή στάθμη. Το δικτύωμα PUN είναι το δυϊκό δικτύωμα του PDN και αποτελείται από δύο παράλληλα τρανζίστορ PMOS.



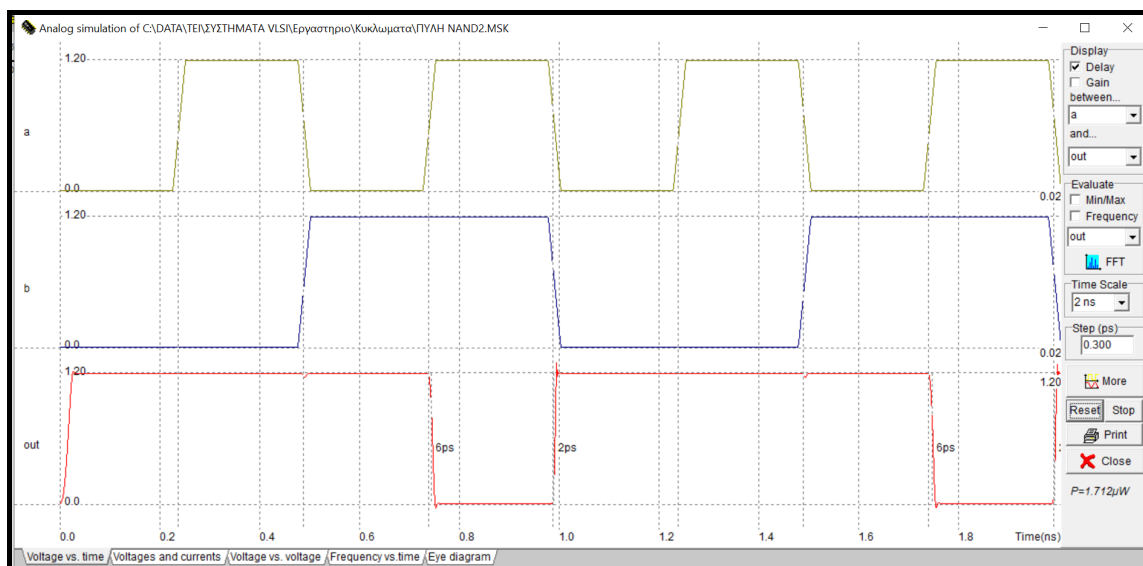
Από το δικτύωμα PUN προκύπτει ότι η έξοδος της πύλης λαμβάνει λογική τιμή 1, όταν τουλάχιστον μία από τις δύο εισόδους λαμβάνει λογική τιμή 0, ενώ από το δικτύωμα PDN προκύπτει ότι η έξοδος λαμβάνει λογική τιμή 0, όταν και οι δύο είσοδοι λαμβάνουν λογική τιμή 1. Τα προαναφερόμενα είναι ισοδύναμα με την λογική πράξη NAND, δηλαδή $F = (A \cdot B)'$. Ο πίνακας αλήθειας για την λογική πύλη NAND δύο εισόδων δίνεται στο ίδιο σχήμα. Για όλους τους δυνατούς συνδυασμούς τιμών των εισόδων, η έξοδος είναι πάντα συνδεδεμένη στην τροφοδοσία ή στη γείωση, αλλά ποτέ και στις δυο για τον ίδιο συνδυασμό τιμών των εισόδων.

Για το **σχεδιασμό μιας στατικής πύλης NAND**, θα χρησιμοποιήσουμε τον συντάκτη φυσικού σχεδίου του εργαλείου Microwind, ενώ για την προσομοίωση της λειτουργίας της θα χρησιμοποιήσουμε τον ενσωματωμένο προσομοιωτή (built-in simulator) του εργαλείου Microwind. Ακολουθώντας τα ίδια βήματα με αυτά του σχεδιασμού του αντιστροφέα της προηγούμενης άσκησης, σχεδιάστε μία πύλη NAND δύο εισόδων σε τεχνολογία CMOS 0.12μm, με τρανζίστορ NMOS, PMOS ελάχιστου μήκους καναλιού, πλάτος καναλιού του τρανζίστορ NMOS 4λ και λόγο πλάτους καναλιού PMOS και NMOS τρανζίστορ ίσο με 3. Ο φυσικός σχεδιασμός της πύλης παρουσιάζεται στο παρακάτω σχήμα. Οι βασικές διαστάσεις είναι: μήκος περιοχών πολυκρυσταλλικού πυριτίου 42λ και πλάτος 2λ, απόσταση μεταξύ τους 6λ, πλάτος καναλιού

τρανζίστορ NMOS 4λ και PMOS 12λ, μέγεθος διάχυσης τύπου n 4λ x 20λ και τύπου p 12λ x 20λ, απόσταση μεταξύ των περιοχών διάχυσης 20λ, πλάτος γραμμών μετάλλου τροφοδοσίας 8λ και περιοχή πηγαδιού τύπου n 32λ x 32λ. Οι υπόλοιπες διαστάσεις προκύπτουν εύκολα από την ικανοποίηση των κανόνων σχεδιασμού, συνεπώς προτείνεται να διενεργείτε συχνά έλεγχο των κανόνων σχεδιασμού, ώστε να διορθώνετε σταδιακά τα λάθη.



Για την προσομοίωση λειτουργίας της πύλης, εφαρμόζουμε κατάλληλους παλμούς στις εισόδους της πύλης, ώστε να επαληθεύσουμε ολόκληρο τον πίνακα αλήθειας (χωρίς φορτίο στην έξοδο). Οι χρονισμοί των εισόδων που τίθενται, προκύπτουν από τις κυματομορφές του παρακάτω σχήματος. Οι χρόνοι ανόδου και καθόδου των εισόδων είναι 25 ps και οι χρόνοι χαμηλής και υψηλής στάθμης τάσης είναι για την είσοδο inr1 225 ps και για την είσοδο inr2 475 ps.



Στα χρονοδιαγράμματα διακρίνονται οι καθυστερήσεις ανόδου και καθόδου ως προς την είσοδο inr1. Για να εμφανιστεί η καθυστέρηση ως προς την είσοδο inr2, πρέπει να αλλάξετε στο παράθυρο της

εξομοίωσης πάνω δεξιά τον ορισμό της καθυστέρησης από τον κόμβο inp1 στον κόμβο inp2.

Συμπληρώστε τον παρακάτω πίνακα με τις καθυστερήσεις για όλους τους συνδυασμούς αλλαγών των εισόδων που οδηγούν σε αλλαγή στην έξοδο. Για να προκύψουν στην εξομοίωση όλοι οι ζητούμενοι συνδυασμοί των εισόδων θα πρέπει να αλλάξετε τις κυματομορφές τους.

Αρχική τιμή inp1 / inp2	Τελική τιμή inp1 / inp2	Μετάβαση εξόδου	Καθυστέρηση (ps)
0 / 0	1 / 1	1 → 0	
0 / 1	1 / 1	1 → 0	6
1 / 0	1 / 1	1 → 0	
1 / 1	0 / 0	0 → 1	2
1 / 1	0 / 1	0 → 1	
1 / 1	1 / 0	0 → 1	

Εργασία A

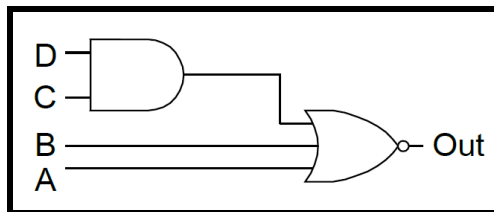
Σχεδιάστε μια πύλη NOR δύο εισόδων. Επαληθεύστε τον πίνακα αληθείας της πύλης που σχεδιάσατε με κατάλληλη προσομοίωση της λειτουργίας της. Κατά το φυσικό σχεδιασμό, χρησιμοποιήστε τις διαστάσεις και αποστάσεις που χρησιμοποιήθηκαν στην πύλη NAND δύο εισόδων που σχεδιάστηκε.

Όπως προαναφέρθηκε, οι στατικές πύλες CMOS μπορούν να σχεδιαστούν χρησιμοποιώντας δύο δικτύωματα (PDN, PUN), από τα οποία το πρώτο αποτελείται από τρανζίστορ NMOS και το δεύτερο από τρανζίστορ PMOS. Στο φυσικό σχεδιασμό της πύλης τα τρανζίστορ NMOS και PMOS ευθυγραμμίζονται κατάλληλα, έτσι ώστε να υπάρχουν κοινές συνδέσεις των ακροδεκτών πύλης ενός τρανζίστορ NMOS με το αντίστοιχο τρανζίστορ PMOS.

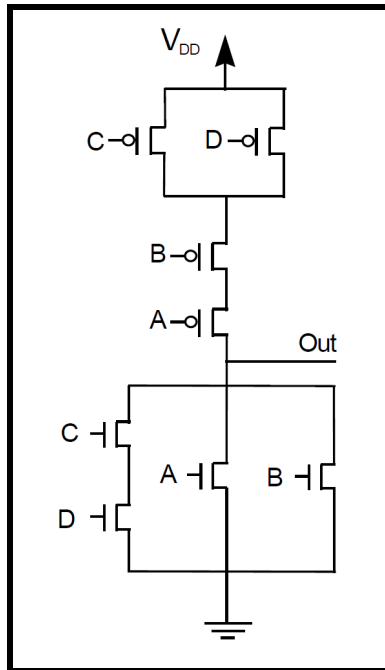
Μια από τις τεχνικές που αυτοματοποιούν το σχεδιασμό πυλών πολύπλοκης λογικής είναι αυτή που χρησιμοποιεί τις **διαδρομές Euler**, με την οποία μπορεί να επιτευχθεί ο φυσικός σχεδιασμός μιας πύλης πολύπλοκης λογικής κατά συνεχή τρόπο (δηλαδή, τα τρανζίστορ να είναι τοποθετημένα έτσι ώστε η υποδοχή του ενός να είναι η πηγή του επόμενου). Για να βρεθούν οι διαδρομές Euler σε ένα κύκλωμα CMOS θα πρέπει αρχικά να σχεδιάσουμε το κυκλωματικό διάγραμμα του σε επίπεδο τρανζίστορ, το οποίο αποτελείται από δυϊκά δικτύωματα PDN και PUN. Στη συνέχεια ονομάζουμε τους ακροδέκτες των πυλών των τρανζίστορ. Διαδρομή Euler είναι αυτή η οποία περιλαμβάνει όλους τους ακροδέκτες πυλών στο λογικό δένδρο από τρανζίστορ NMOS ή PMOS (ή δικτύωμα PDN ή PUN), έτσι ώστε ο καθένας να εμφανίζεται στη διαδρομή μονάχα μια φορά.

Για να σχεδιαστεί μια πύλη πολύπλοκης λογικής κατά συνεχή τρόπο θα πρέπει να βρεθεί μια διαδρομή Euler στο δικτύωμα PDN που να έχει ταυτόσημη ακολουθία ονομάτων με μια διαδρομή Euler του δικτύωματος PUN. Στη συνέχεια τοποθετούνται οι κάθετες περιοχές πολυκρυσταλλικού πυριτίου, σύμφωνα με την ακολουθία ονομάτων της κοινής διαδρομής Euler. Τέλος, με χρήση επαφών μετάλλου-διάχυσης και συνδέσεων μετάλλου ολοκληρώνεται ο φυσικός σχεδιασμός της πύλης, που είναι ισοδύναμος με το κυκλωματικό διάγραμμα.

Στο παρακάτω σχήμα παρουσιάζεται το διάγραμμα σε επίπεδο λογικών πυλών του κυκλώματος που υλοποιεί την λογική συνάρτηση **Out = (A + B + C · D)'**.



Το πρώτο βήμα, ώστε να είμαστε σε θέση να προβούμε στον φυσικό σχεδιασμό της συνάρτησης αυτής ως λογική πύλης μιας βαθμίδας είναι να σχεδιάσουμε το κυκλωματικό της διάγραμμα σε επίπεδο τρανζίστορ, το οποίο αποτελείται από τα κατάλληλα δικτυώματα PDN και PUN και παρουσιάζεται στο σχήμα που ακολουθεί.



Όπως προαναφέρθηκε, η τεχνική που θα απλοποιήσει τον φυσικό σχεδιασμό είναι αυτή που χρησιμοποιεί τις διαδρομές Euler με την οποία μπορεί να επιτευχθεί ο σχεδιασμός μιας σύνθετης πύλης κατά συνεχή τρόπο. Μια κοινή διαδρομή Euler και στα δύο δικτυώματα του παραπάνω κυκλωματικού διαγράμματος είναι η **A B C D**.

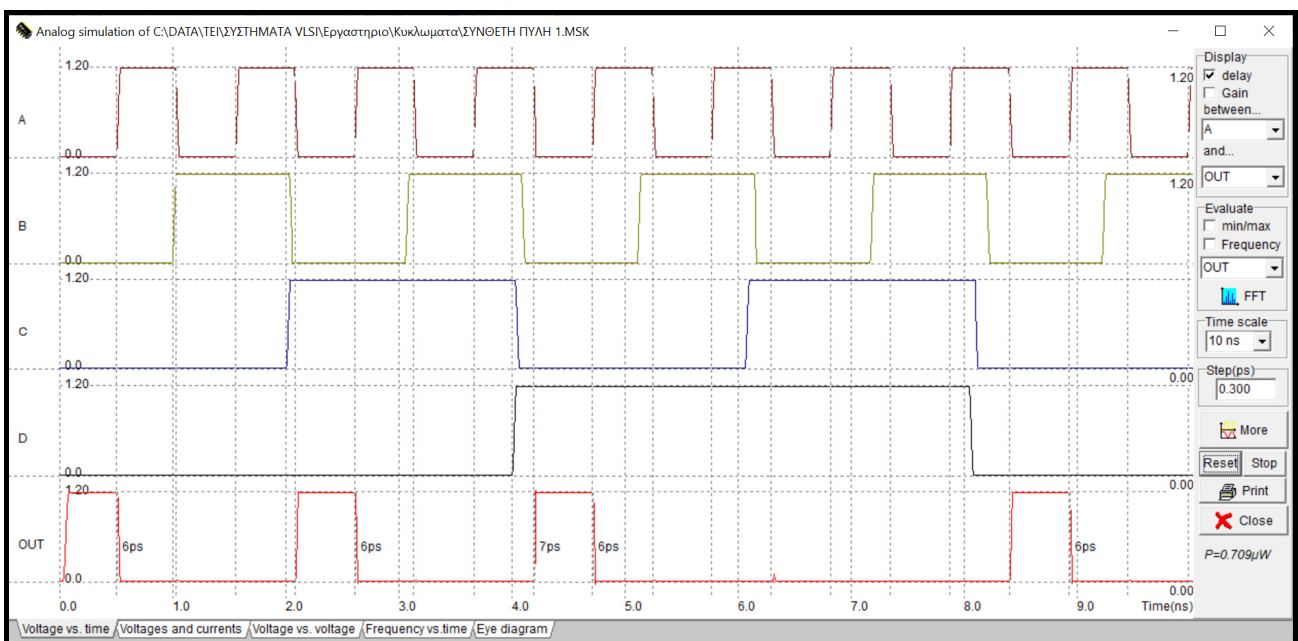
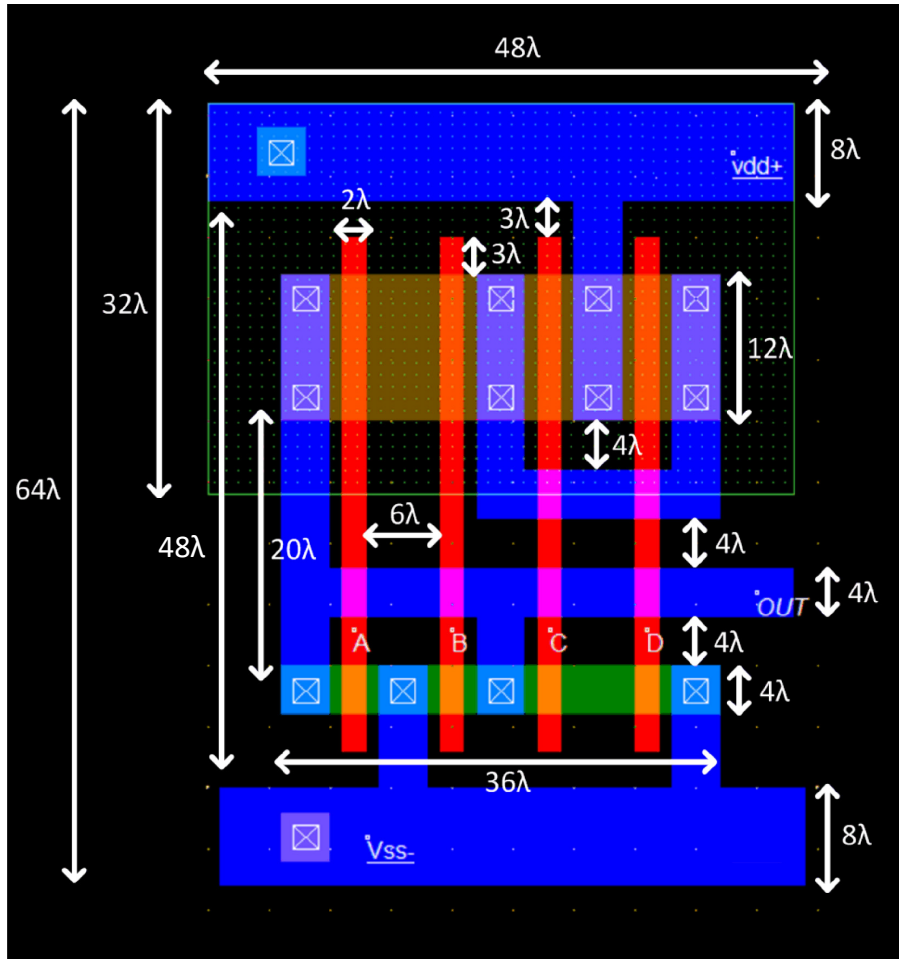
Το πρώτο βήμα του φυσικού σχεδιασμού της πύλης είναι, χρησιμοποιώντας την τεχνολογία CMOS 0.12 μm , η κατακόρυφη τοποθέτηση περιοχών πολυκρυσταλλικού πυριτίου σύμφωνα με την ακολουθία της κοινής διαδρομής Euler που εντοπίστηκε. Το μήκος τους είναι 42 λ και η απόσταση μεταξύ τους 6 λ .

Στη συνέχεια τοποθετούνται οι δύο παράλληλες περιοχές διάχυσης τύπου n και p, οι οποίες τέμνουν κάθετα τις περιοχές πολυκρυσταλλικού πυριτίου, έτσι ώστε να δημιουργηθούν τα τρανζίστορ της λογικής πύλης. Η περιοχή διάχυσης τύπου n να είναι 36 λ x 4 λ , η περιοχή διάχυσης τύπου p είναι 36 λ x 12 λ και η απόσταση μεταξύ τους 20 λ .

Το επόμενο βήμα είναι ο σχεδιασμός των περιοχών μετάλλου της τροφοδοσίας και της γείωσης με πλάτος 8 λ . Στη συνέχεια σχεδιάζετε την περιοχή του πηγαδιού τύπου n με διαστάσεις 48 λ x 32 λ , η οποία περικλείει τα τρανζίστορ PMOS.

Με βάση τη συνδεσμολογία των τρανζίστορ που φαίνεται στο κυκλωματικό διάγραμμα σχεδιάζονται οι διασυνδέσεις της πύλης, χρησιμοποιώντας περιοχές (γραμμές) μετάλλου πλάτους 4 λ . Για να ολοκληρωθεί ο σχεδιασμός της πύλης θα πρέπει να πολωθεί το πηγάδι τύπου n και το υπόστρωμα τύπου p με τις κατάλληλες επαφές. Το τελικό φυσικό σχέδιο παρουσιάζεται στο σχήμα που ακολουθεί.

Στη συνέχεια προσομοιώνουμε την πύλη που σχεδιάσαμε (χρησιμοποιώντας το μοντέλο BSIM4) για όλους τους δυνατούς συνδυασμούς των εισόδων, ώστε να λάβετε τις κυματομορφές που δίνονται στο παραπάνω σχήμα. Στην πρώτη είσοδο (A) εφαρμόζουμε παλμοσειρά με διάρκεια χαμηλής στάθμης 0.5 ns, διάρκεια υψηλής στάθμης 0.5 ns και χρόνους ανόδου και καθόδου 0.025 ns, ενώ καθεμία από τις επόμενες εισόδους έχουν διπλάσια διάρκεια χαμηλής και υψηλής στάθμης από την προηγούμενη, αλλά τον ίδιο χρόνο ανόδου και καθόδου.



Επισημαίνεται ότι σύνθετες στατικές πύλες CMOS μπορούν να παραχθούν αυτόματα από το εργαλείο Microwind, χρησιμοποιώντας την δυνατότητα αυτόματης παραγωγής φυσικού σχεδίου (Compile → Compile one Line). Μπορείτε λοιπόν να δοκιμάσετε την αυτόματη παραγωγή της σύνθετης πύλης που σχεδιάσατε.

Εργασία B

- Ελαχιστοποιήστε τη λογική συνάρτηση: $F = a' \cdot b' \cdot c' + a \cdot b' \cdot c' + a' \cdot b' \cdot c + a' \cdot b \cdot c' + a \cdot b \cdot c'$. Η συνάρτηση μπορεί να ελαχιστοποιηθεί διενεργώντας αλγεβρικούς μετασχηματισμούς με χρήση των ιδιοτήτων της άλγεβρας Boole ή καταστρώνοντας το χάρτη Karnaugh της συνάρτησης. Επισημαίνεται ότι με τη συμπληρωματική λογική CMOS υλοποιούνται με μία σύνθετη πύλη συναρτήσεις σε συμπληρωματική μορφή. Συνεπώς, θα πρέπει να καταλήξετε σε ελαχιστοποιημένη συνάρτηση συμπληρωματικής μορφής. Για να καταλήξετε σε μια τέτοια συνάρτηση, μπορείτε να ελαχιστοποιήσετε την αρχική συνάρτηση, χρησιμοποιώντας τις ιδιότητες της άλγεβρας Boole) και στη συνέχεια να εφαρμόσετε στη συνάρτηση που θα προκύψει διαδοχικά το θεώρημα διπλής άρνησης και το θεώρημα De Morgan. Για να καταλήξετε πιο εύκολα στην επιθυμητή ελαχιστοποιημένη συνάρτηση συμπληρωματικής μορφής, μπορείτε να καταστρώσετε το χάρτη Karnaugh της αρχικής συνάρτησης και στη συνέχεια να ομαδοποιήσετε τα μηδενικά του χάρτη, ώστε να προκύψει η ελαχιστοποιημένη συμπληρωματική συνάρτηση F' .
- Σχεδιάστε το κυκλωματικό διάγραμμα σε επίπεδο τρανζίστορ που υλοποιεί την συνάρτηση F. Να λάβετε υπόψη ότι οι στατικές πύλες CMOS είναι αντιστρέφουσες με αποτέλεσμα να υλοποιούν μόνο συμπληρωματικές συναρτήσεις σε μία βαθμίδα.
- Δημιουργήστε το φυσικό σχέδιο της σύνθετης πύλης που υλοποιεί την συνάρτηση F, αφού εντοπίσετε μια κοινή διαδρομή Euler στα δικτυώματα PUN και PDN της πύλης. Χρησιμοποιήστε τεχνολογία CMOS 0.12 μm με μήκος καναλιού των τρανζίστορ ($2\lambda = 0.12 \mu\text{m}$) και πλάτος καναλιού 4 λ για τα τρανζίστορ NMOS και 12 λ για τα τρανζίστορ PMOS. Για τις υπόλοιπες διαστάσεις και αποστάσεις, ανατρέξτε στη σύνθετη πύλη που σχεδιάστηκε προηγουμένως.
- Προσομοιώστε την πύλη που σχεδιάσατε, ώστε να διαπιστώσετε την ορθή λειτουργία της για όλους τους δυνατούς συνδυασμούς των εισόδων της.

ΕΡΓΑΣΤΗΡΙΑΚΗ ΑΣΚΗΣΗ 5

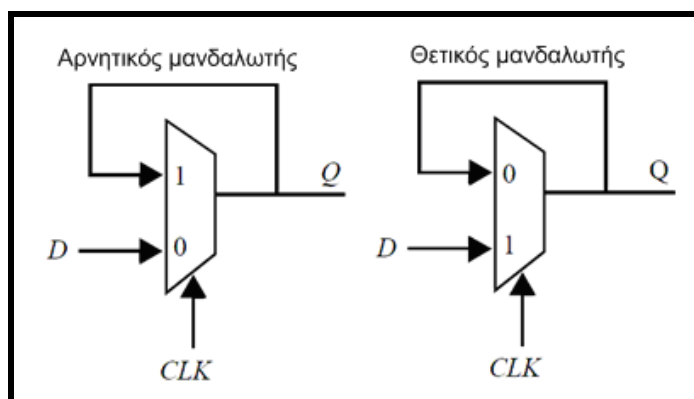
ΣΧΕΔΙΑΣΜΟΣ ΚΑΙ ΠΡΟΣΟΜΟΙΩΣΗ ΛΕΙΤΟΥΡΓΙΑΣ ΑΚΟΛΟΥΘΙΑΚΩΝ ΚΥΚΛΩΜΑΤΩΝ CMOS

Τα συνδυαστικά λογικά κυκλώματα έχουν την ιδιότητα ότι η έξοδος μίας λογικής μονάδας είναι συνάρτηση μόνο των τρεχουσών τιμών εισόδου. Ωστόσο, σχεδόν όλα τα χρήσιμα υπολογιστικά συστήματα απαιτούν αποθήκευση της πληροφορίας της κατάστασής τους, πράγμα που οδηγεί σε μια άλλη κατηγορία κυκλωμάτων που αναφέρονται ως ακολουθιακά (sequential) κυκλώματα. Σε αυτά τα κυκλώματα, η έξοδος δεν εξαρτάται μόνο από τις τρέχουσες τιμές των εισόδων, αλλά εξαρτάται επίσης και από τις προηγούμενες τιμές των εισόδων. Τα περισσότερα κυκλώματα περιλαμβάνουν συνδυαστική λογική και μανδαλωτές ή καταχωρητές (φλιπ-φλοπ), οι οποίοι αποθηκεύουν την κατάσταση του κυκλώματος. Στα σύγχρονα ακολουθιακά κυκλώματα οι μανδαλωτές και οι καταχωρητές είναι υπό τον έλεγχο ενός περιοδικού σήματος ρολογιού (clock).

Η μεταβολή των εξόδων των καταχωρητών συμβαίνει μόνο σε διακριτές χρονικές στιγμές, οι οποίες καθορίζονται από το σήμα ρολογιού που εφαρμόζεται σ' αυτά. Οι καταχωρητές ενεργοποιούνται στην ανερχόμενη ακμή του σήματος ρολογιού (θετικοί καταχωρητές, στους οποίους τα δεδομένα εισόδου αντιγράφονται στην έξοδο κατά την ανερχόμενη ακμή του παλμού του σήματος ρολογιού) ή στην κατερχόμενη ακμή (αρνητικοί καταχωρητές, στους οποίους τα δεδομένα εισόδου αντιγράφονται στην έξοδο κατά την κατερχόμενη ακμή του παλμού του σήματος ρολογιού). Λόγω του προαναφερόμενου χαρακτηριστικού τους, οι καταχωρητές αναφέρονται ως ακμοपुरοδοτούμενοι.

Ο μανδαλωτής είναι κύκλωμα με ανατροφοδότηση, που αποτελεί βασικό στοιχείο για την υλοποίηση ενός ακμοपुरοδοτούμενου καταχωρητή και περνά την είσοδο του D στην έξοδό του Q όταν το σήμα ρολογιού είναι σε υψηλή στάθμη. Όταν το σήμα ρολογιού είναι σε χαμηλή στάθμη, το δεδομένο εισόδου που ελήφθη στην κατερχόμενη ακμή του ρολογιού διατηρείται σταθερό στην έξοδο. Ένας μανδαλωτής που λειτουργεί κάτω από αυτές τις συνθήκες είναι ένας θετικός μανδαλωτής.

Παρομοίως, ένας αρνητικός μανδαλωτής περνά την είσοδό του D στην έξοδό του Q όταν το σήμα ρολογιού είναι σε χαμηλή στάθμη. Η πλέον συνήθης τεχνική για την υλοποίηση ενός μανδαλωτή περιλαμβάνει τη χρήση πολυπλεκτών. Στο παρακάτω σχήμα παρουσιάζονται υλοποιήσεις θετικού και αρνητικού μανδαλωτή που βασίζονται σε πολυπλέκτες. Η ανατροφοδότηση της εξόδου σε μία είσοδο του πολυπλέκτη εξασφαλίζει σταθερή έξοδο όταν το ρολόι είναι σε υψηλή στάθμη (στον αρνητικό μανδαλωτή) και σε χαμηλή στάθμη (στον θετικό μανδαλωτή).

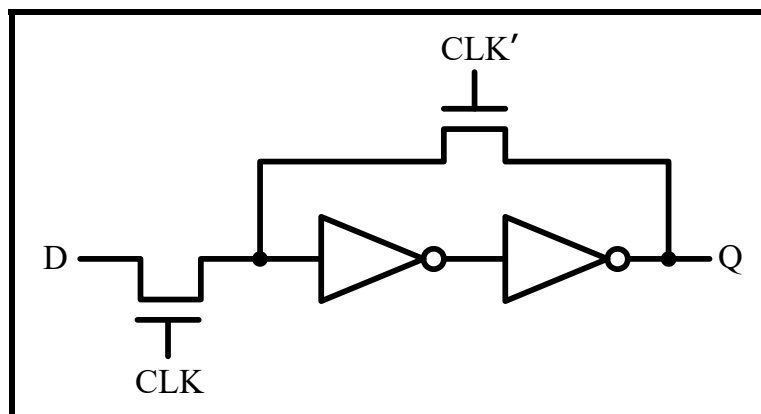


$$\text{Θετικός μανδαλωτής: } Q = \text{CLK}' \cdot Q + \text{CLK} \cdot D$$

$$\text{Αρνητικός μανδαλωτής: } Q = \text{CLK} \cdot Q + \text{CLK}' \cdot D$$

Ένας τρόπος υλοποίησης των πολυπλεκτών, βασίζεται στη χρήση τρανζίστορ διέλευσης και αντιστροφένων, όπως παρουσιάζεται στο παρακάτω κυκλωματικό διάγραμμα ενός θετικού μανδαλωτή.

Θετικός μανδαλωτής



Σ' αυτή την εργαστηριακή άσκηση θα υλοποιήσουμε το φυσικό σχεδιασμό του κυκλώματος του θετικού μανδαλωτή που βασίζεται σε τρανζίστορ διέλευσης και αντιστροφείς.

Το πρώτο βήμα του φυσικού σχεδιασμού του μανδαλωτή είναι ο σχεδιασμός ενός αντιστροφέα με τις διαστάσεις που παρουσιάζονται στο παρακάτω σχήμα. Χρησιμοποιούμε τεχνολογία CMOS 0.12μm, με τρανζίστορ ελάχιστου μήκους (2λ) και πλάτος 4λ για το τρανζίστορ NMOS και 12λ για τα τρανζίστορ PMOS. Το πλάτος των γραμμών μετάλλου που χρησιμοποιούνται είναι 4λ.

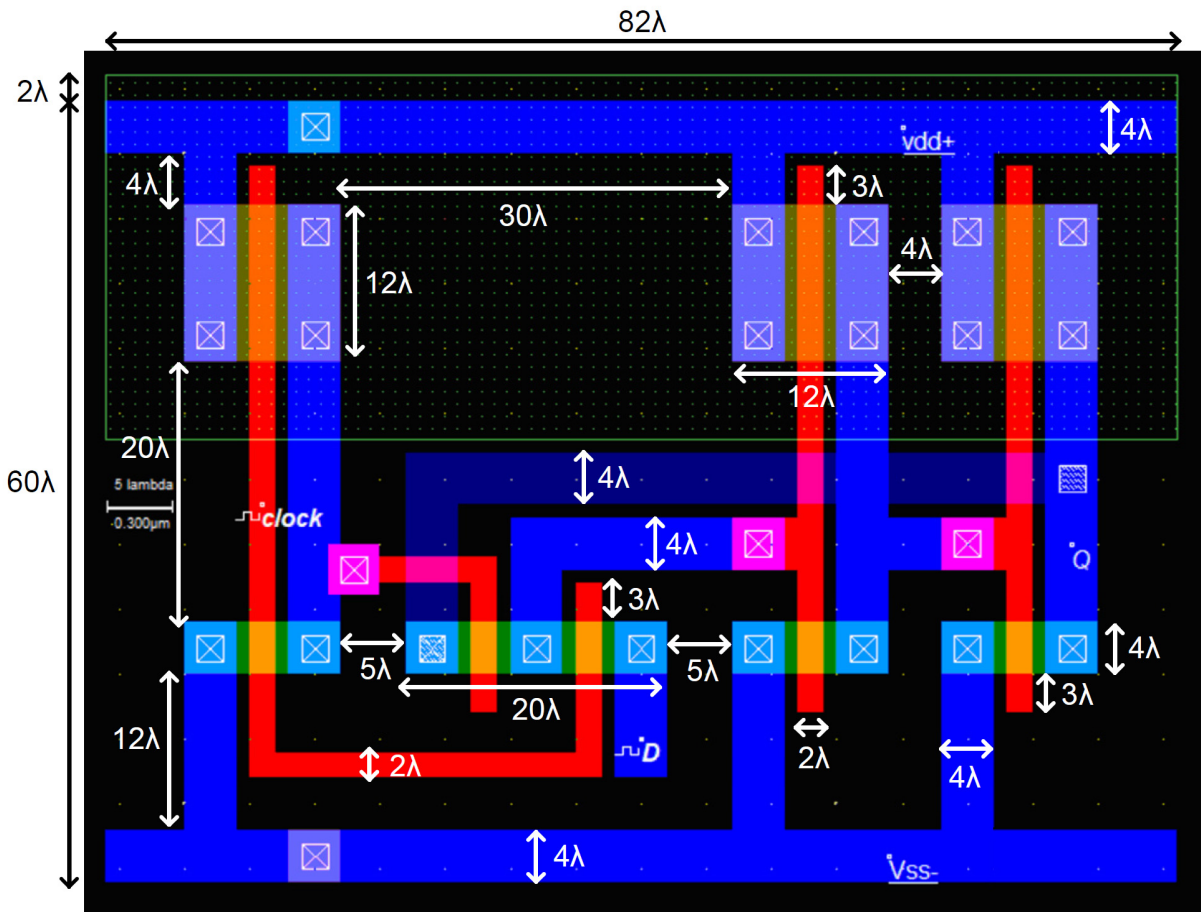
Στη συνέχεια, χρησιμοποιώντας την δυνατότητα αντιγραφής του εργαλείου Microwind, δημιουργούμε δύο αντίγραφα του αντιστροφέα που σχεδιάσαμε. Τοποθετούμε τους τρεις διαθέσιμους αντιστροφείς σε συγκεκριμένη απόσταση μεταξύ τους, όπως παρουσιάζεται στο παρακάτω σχήμα (δηλαδή, η απόσταση του δεύτερου από τον πρώτο πρέπει να είναι 30λ και η απόσταση από του τρίτου αντιστροφέα από τον δεύτερο πρέπει να είναι 4λ). Ο πρώτος αντιστροφέας χρησιμοποιείται για την παραγωγή της συμπληρωματικής μορφής του σήματος ρολογιού, ενώ οι υπόλοιποι δύο αντιστροφείς είναι αυτοί που συνδέονται σε σειρά μεταξύ τους, όπως παρουσιάζεται στο παραπάνω κυκλωματικό διάγραμμα του μανδαλωτή.

Το επόμενο βήμα είναι ο σχεδιασμός των δύο τρανζίστορ διέλευσης NMOS, στην περιοχή μεταξύ του πρώτου και του δεύτερου αντιστροφέα. Για τις απαιτούμενες διασυνδέσεις των τρανζίστορ αυτών με το υπόλοιπο κύκλωμα, θα πρέπει να τηρηθούν οι διαστάσεις και οι αποστάσεις που παρουσιάζονται στο παρακάτω σχήμα.

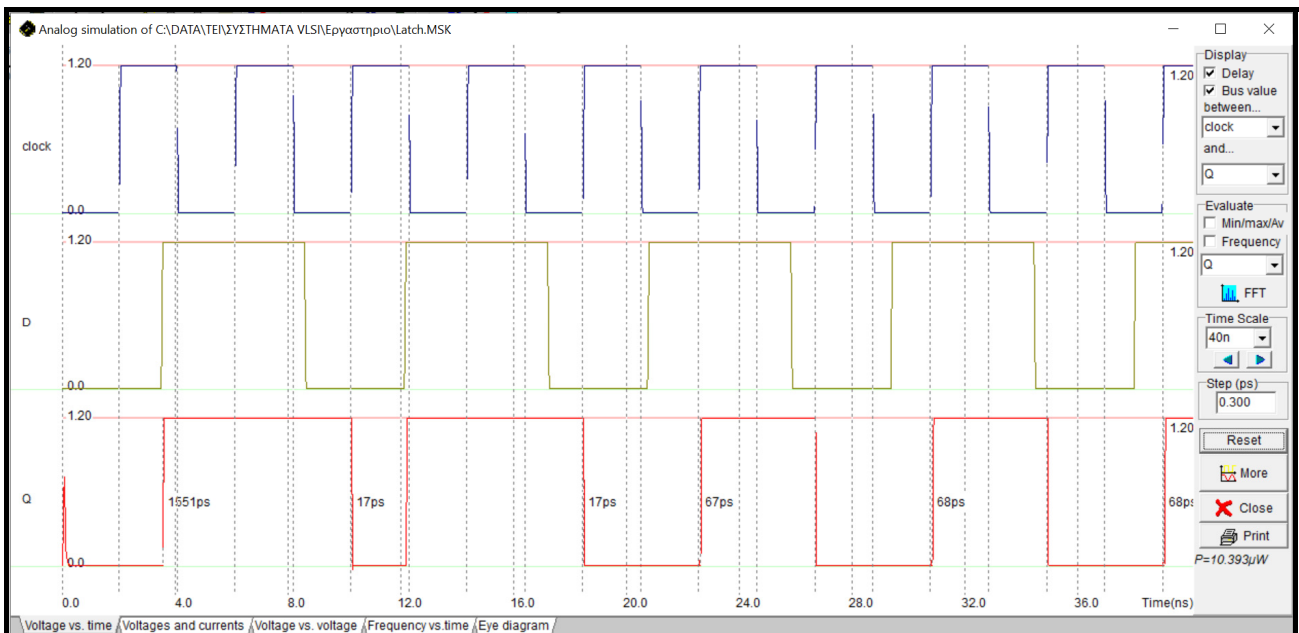
Η πύλη του ενός τρανζίστορ διέλευσης συνδέεται με το σήμα ρολογιού, ενώ η πύλη του άλλου τρανζίστορ διέλευσης συνδέεται με τη συμπληρωματική μορφή του σήματος ρολογιού, η οποία παράγεται από τον πρώτο αντιστροφέα. Τα δύο τρανζίστορ διέλευσης έχουν έναν κοινό ακροδέκτη, ο οποίος συνδέεται στην είσοδο του δεύτερου αντιστροφέα. Η είσοδος D του κυκλώματος τροφοδοτεί τον ακροδέκτη του τρανζίστορ διέλευσης, του οποίου η πύλη τροφοδοτείται με το σήμα ρολογιού. Τέλος, η έξοδος του κυκλώματος (Q) συνδέεται στον ελεύθερο ακροδέκτη του τρανζίστορ διέλευσης, του οποίου η πύλη τροφοδοτείται με τη συμπληρωματική μορφή του σήματος ρολογιού. Η σύνδεση αυτή θα πρέπει να γίνει με γραμμή διασύνδεσης μετάλλου 2. Όλες οι υπόλοιπες διασυνδέσεις γίνονται με γραμμές μετάλλου 1, με εξαίρεση αυτές των ακροδεκτών πύλης των τρανζίστορ διέλευσης, οι οποίες γίνονται με γραμμές πολυκρυσταλλικού πυριτίου (polysilicon).

Ο φυσικός σχεδιασμός του θετικού μανδαλωτή που θα προκύψει, παρουσιάζεται στο παρακάτω σχήμα.

Χρησιμοποιώντας το μοντέλο BSIM4, σήμα ρολογιού με χρόνο ανόδου και καθόδου 50 ps και διάρκεια χαμηλής και υψηλής στάθμης 2 ns, προσομοιώνουμε τη λειτουργία του θετικού μανδαλωτή. Οι παλμοί που εφαρμόζονται στην είσοδο δεδομένων (D) του μανδαλωτή έχουν χρόνο ανόδου και καθόδου 50 ps, διάρκεια χαμηλής στάθμης 3.5 ns και διάρκεια υψηλής στάθμης 5 ns.



Οι κυματομορφές που λαμβάνουμε μετά την διενέργεια της προσομοίωσης για χρονικό διάστημα 40 ns, παρουσιάζονται στο σχήμα που ακολουθεί και επιβεβαιώνουν την ορθή λειτουργία του μανδαλωτή. Η τιμή της εισόδου D του κυκλώματος μεταφέρεται στην έξοδο Q όταν το σήμα του ρολογιού βρίσκεται στην υψηλή στάθμη, ενώ όταν το σήμα ρολογιού βρίσκεται στην χαμηλή στάθμη, η τιμή της εξόδου Q δεν αλλάζει. Σημαντική χρονική παράμετρος στους μανδαλωτές αποτελεί η καθυστέρηση διάδοσης μεταξύ του σήματος ρολογιού και της εξόδου του μανδαλωτή.



Επισημαίνεται ότι, τα κυκλώματα καταχωρητών μπορούν να υλοποιηθούν τοποθετώντας σε σειρά δύο μανδαλωτές διαφορετικής «πολικότητας» (δηλαδή ένα αρνητικό και έναν θετικό μανδαλωτή). Έτσι,

δημιουργούνται καταχωρητές που αναφέρονται ως καταχωρητές κυρίου-υπηρέτη (master-slave flip-flops), στους οποίους ο πρώτος μανδαλωτής αναφέρεται ως κύριος και ο δεύτερος ως υπηρέτης.

Εργασία

Να τροποποιήσετε όσο χρειάζεται το κυκλωματικό διάγραμμα και το φυσικό σχέδιο του θετικού μανδαλωτή της εργαστηριακής άσκησης, για να υλοποιήσετε έναν αρνητικό μανδαλωτή και να προσομοιώσετε τη λειτουργία του.

Στη συνέχεια να συνδέσετε σε σειρά (κατάλληλα) έναν αρνητικό και έναν θετικό μανδαλωτή, έτσι ώστε να υλοποιήσετε (σε κυκλωματικό και φυσικό επίπεδο) έναν θετικό καταχωρητή κυρίου-υπηρέτη (master-slave flip-flop) και να προσομοιώσετε τη λειτουργία του.

Η προσομοίωση των δύο παραπάνω κυκλωμάτων θα πρέπει να γίνει με τις παραμέτρους που προσομοιώθηκε η λειτουργία του θετικού μανδαλωτή.

ΠΑΡΑΡΤΗΜΑ Α

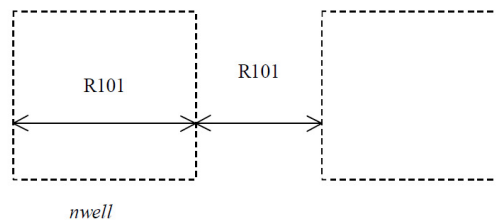
ΚΑΝΟΝΕΣ ΣΧΕΔΙΑΣΜΟΥ ΤΕΧΝΟΛΟΓΙΑΣ CMOS

Οι κανόνες σχεδιασμού της τεχνολογίας CMOS που θα πρέπει να τηρηθούν στις εργαστηριακές ασκήσεις, βασίζονται στο μέγεθος λ . Το λ δεν είναι τίποτε άλλο από το μισό του ελάχιστου μήκους της πύλης πολυκρυσταλλικού πυριτίου ενός τρανζίστορ, του οποίου τη χρήση επιτρέπει μια δεδομένη τεχνολογία σχεδιασμού CMOS. Για παράδειγμα, στην τεχνολογία CMOS 1.2 μm που χρησιμοποιείται στις εργαστηριακές ασκήσεις ισχύει ότι $\lambda = 0.6 \mu\text{m}$.

Στη συνέχεια παρατίθενται οι βασικοί κανόνες σχεδιασμού τεχνολογίας CMOS (με βάση το μέγεθος λ), που θα πρέπει να τηρούνται κατά το φυσικό σχεδιασμό κυκλωμάτων.

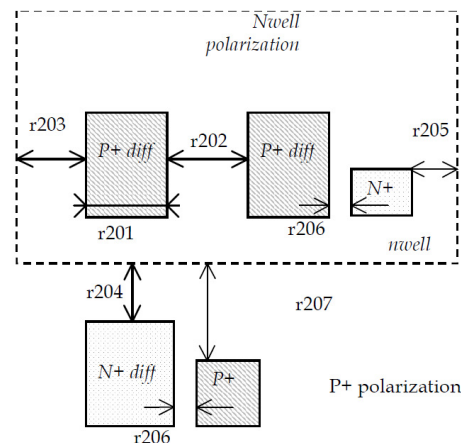
N-Well

r101	Minimum well size	12 λ
r102	Between wells	12 λ
r110	Minimum well area	144 λ^2



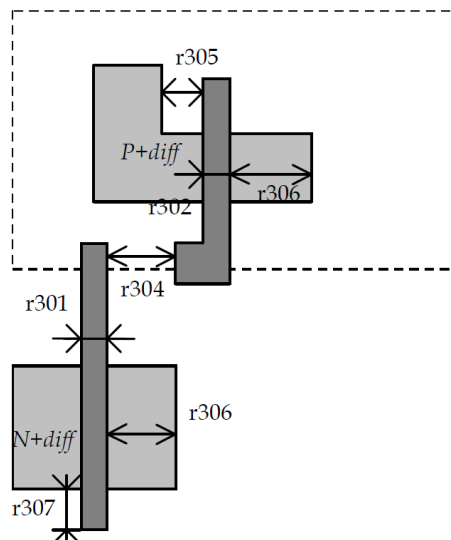
Diffusion

r201	Minimum N+ and P+ diffusion width	4 λ
r202	Between two P+ and N+ diffusions	4 λ
r203	Extra nwell after P+ diffusion :	6 λ
r204:	Between N+ diffusion and nwell	6 λ
r205	Border of well after N+ polarization	2 λ
r206	Between N+ and P+ polarization	0 λ
r207	Border of Nwell for P+ polarization	6 λ
r210	Minimum diffusion area	24 λ^2



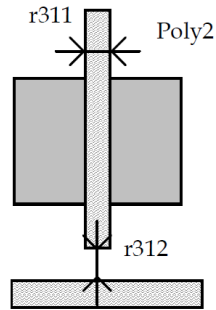
Polysilicon

r301	Polysilicon width	2 λ
r302	Polysilicon gate on diffusion	2 λ
r303	Polysilicon gate diffusion for high voltage MOS	4 λ
r304	Between two polysilicon boxes	3 λ
r305	Polysilicon vs. other diffusion	2 λ
r306	Diffusion after polysilicon	4 λ
r307	Extra gate polysilicon	3 λ
r310	Minimum surface	8 λ^2



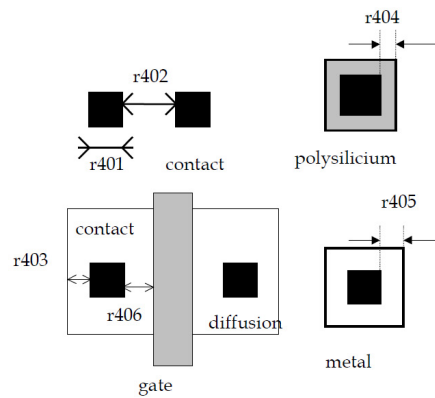
2nd Polysilicon gate Design Rules

r311	Polysilicon2 width	2λ
r312	Polysilicon2 gate on 2λ diffusion	
r320	Polysilicon2 minimum surface	$8 \lambda^2$



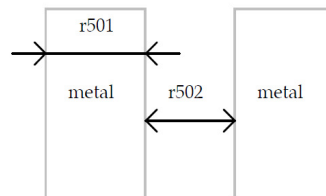
Contact

r401	Contact width	2λ
r402	Between two contacts	5λ
r403	Extra diffusion over contact	2λ
r404	Extra poly over contact	2λ
r405	Extra metal over contact	2λ
r406	Distance between contact and poly gate	3λ
r407	Extra poly2 over contact	2λ



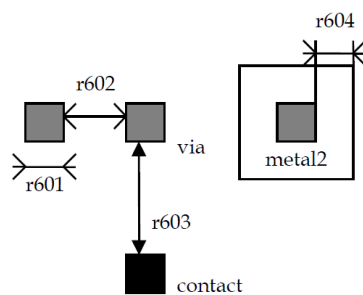
Metal 1

r501	Metal width	4λ
r502	Between two metals	4λ
r510	Minimum surface	$16 \lambda^2$



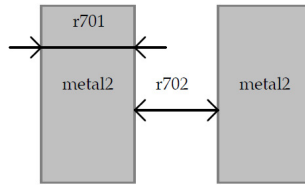
Via

r601	Via width	2λ
r602	Between two Via	5λ
r603	Between Via and contact	0λ
r604	Extra metal over via	2λ
r605	Extra metal2 over via:	2λ



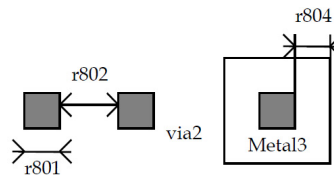
Metal 2

r701	Metal width:	4λ
r702	Between two metal2	4λ
r710	Minimum surface	$16 \lambda^2$



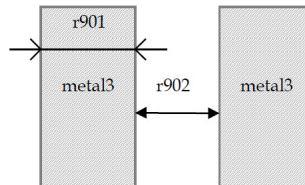
Via 2

r801	Via2 width :	2λ
r802	Between two Via2:	5λ
r804	Extra metal2 over via2:	2λ
r805	Extra metal3 over via2:	2λ



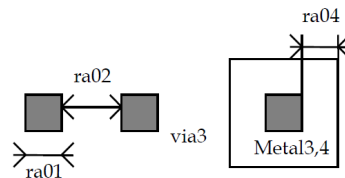
Metal 3

r901	Metal3 width:	4λ
r902	Between two metal3 :	4λ
r910	Minimum surface :	$32 \lambda^2$



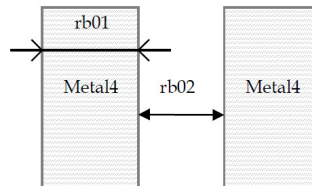
Via 3

ra01	Via3 width :	2λ
ra02	Between two Via3:	5λ
ra04	Extra metal3 over via3:	2λ
ra05	Extra metal4 over via3:	2λ



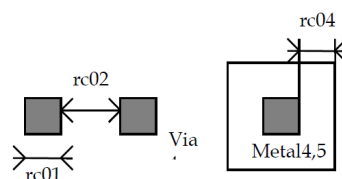
Metal 4

rb01	Metal4 width:	4λ
rb02	Between two metal4 :	4λ
rb10	Minimum surface :	$32 \lambda^2$



Via 4

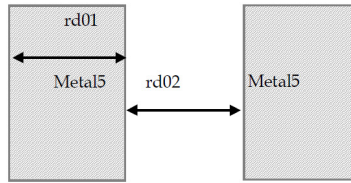
rc01	Via4 width :	2λ
rc02	Between two Via4:	5λ
rc04	Extra metal4 over via2:	3λ
rc05	Extra metal5 over via2:	3λ



Metal 5

rd01
rd02
rd10

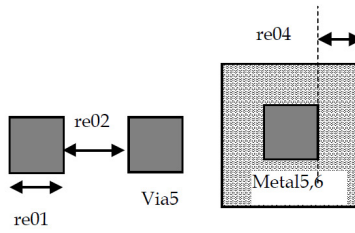
Metal5 width: 8λ
Between two metal5: 8λ
Minimum surface : $100 \lambda^2$



Via 5

re01
re02
re04
re05

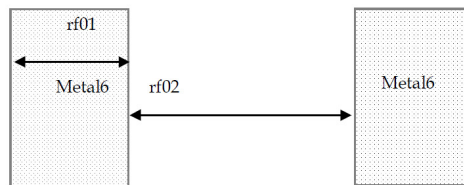
Via5 width : 4λ
Between two Via5: 6λ
Extra metal5 over via5: 3λ
Extra metal6 over via5: 3λ



Metal 6

rf01
rf02
rf10

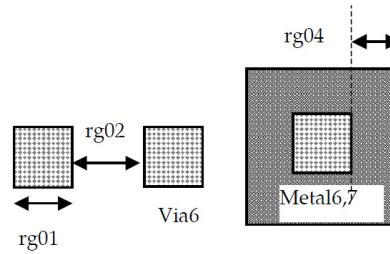
Metal6 width: 8λ
Between two metal6 : 15λ
Minimum surface : $300 \lambda^2$



Via 6

rg01
rg02
rg04
rg05

Via6 width : 4λ
Between two Via6: 6λ
Extra metal6 over via6: 3λ
Extra metal7 over via6: 3λ



ΠΑΡΑΡΤΗΜΑ Β

ΜΟΝΤΕΛΑ ΠΡΟΣΟΜΟΙΩΣΗΣ ΤΩΝ ΤΡΑΝΖΙΣΤΟΡ ΜΟΣΦΕΤ

Η ακριβής μοντελοποίηση των τρανζίστορ ΜΟΣΦΕΤ, δηλαδή η εξαγωγή των εκφράσεων του ρεύματός τους σε διάφορες συνθήκες λειτουργίας, οδηγεί σε μη γραμμικές εξισώσεις. Στους κυκλωματικούς προσομοιωτές, η αναλυτική λύση του συστήματος των μη γραμμικών διαφορικών εξισώσεων που περιγράφει τη λειτουργία ενός κυκλώματος, βασίζεται σε επαναληπτικές τεχνικές που είναι υπολογιστικά δαπανηρές. Σε κάθε χρονικό βήμα, γίνεται μία αρχική εκτίμηση για τις τιμές τάσης των κόμβων με βάση τις τιμές του προηγούμενου χρονικού βήματος.

Αν και οι περισσότεροι κυκλωματικοί προσομοιωτές χρησιμοποιούν παρόμοιες τεχνικές λύσης, η προστιθέμενη αξία τους έγκειται στη στιβαρότητα, την αποδοτικότητα και την ακρίβεια των μοντέλων των κυκλωματικών στοιχείων. Η πολυπλοκότητα της συμπεριφοράς του τρανζίστορ μικρού μήκους καναλιού και τα πολλά παρασιτικά του φαινόμενα έχουν οδηγήσει στην ανάπτυξη άφθονων μοντέλων διαφόρων βαθμών ακρίβειας και υπολογιστικής αποδοτικότητας.

Ο κυκλωματικός προσομοιωτής SPICE που αναπτύχθηκε από το Πανεπιστήμιο της Καλιφόρνιας στο Berkeley, τυχάνει ευρείας αποδοχής, όπως και τα παράγωγα αυτού (προσομοιωτές που βασίζονται σε αυτόν) PSPICE, HSPICE κ.ά.

Ο κυκλωματικός προσομοιωτής που είναι ενσωματωμένος στο εργαλείο Microwind, βασίζεται κι αυτός στον προσομοιωτή SPICE και χρησιμοποιεί μοντέλα για τρανζίστορ ΜΟΣΦΕΤ που έχουν αναπτυχθεί γι' αυτόν. Από τα διάφορα μοντέλα τρανζίστορ ΜΟΣΦΕΤ που έχουν αναπτυχθεί για τους κυκλωματικούς προσομοιωτές που βασίζονται στον προσομοιωτή SPICE, ο ενσωματωμένος προσομοιωτής του εργαλείου Microwind έχει τη δυνατότητα χρήσης τριών από αυτά: level 1, level 3 και BSIM4.

Το μοντέλο level 1, χρησιμοποιεί πέντε βασικές παραμέτρους για τη μοντελοποίηση του ρεύματος των τρανζίστορ ΜΟΣΦΕΤ με εξισώσεις στις οποίες το ρεύμα υποδοχής του τρανζίστορ έχει τετραγωνική εξάρτηση από την τάση της πύλης του. Η υπολογιστική του πολυπλοκότητα είναι μικρή, αλλά η ακρίβειά του για τις σύγχρονες τεχνολογίες είναι πολύ περιορισμένη. Το μοντέλο αυτό είναι αξιόπιστο και ακριβές για μήκη καναλιού των τρανζίστορ μεγαλύτερα από 4 μm.

Το μοντέλο level 3, χρησιμοποιεί περισσότερες παραμέτρους από το μοντέλο level 1, για τη μοντελοποίηση του ρεύματος των τρανζίστορ ΜΟΣΦΕΤ, με αρκετές από αυτές να έχουν εμπειρικό χαρακτήρα. Το μοντέλο αυτό βασίζεται σε συνδυασμό αναλυτικών και εμπειρικών εξισώσεων και επιτυγχάνει να περιγράψει την επίδραση σημαντικών φαινομένων που επιδρούν στη λειτουργία των τρανζίστορ ΜΟΣΦΕΤ με μικρό μήκος καναλιού, όπως ο κορεσμός της ταχύτητας των φορέων (carriers' velocity saturation) και η υποβάθμιση της κινητικότητάς τους (mobility degradation). Είναι υπολογιστικά πιο πολύπλοκο από το μοντέλο level 1 και παρέχει ακρίβεια για τρανζίστορ με μήκη καναλιού κοντά στο 1 μm.

Το μοντέλο τρανζίστορ BSIM4 που αναπτύχθηκε από το Πανεπιστήμιο της Καλιφόρνια στο Berkeley, παρέχει υψηλή ακρίβεια και χρησιμοποιεί αρκετές παραμέτρους (περισσότερες από 200). Σε αντίθεση με τα δύο προηγούμενα μοντέλα που βασίζονται σε εξισώσεις που ακολουθούν την φυσική λειτουργία των τρανζίστορ, το μοντέλο BSIM4 χρησιμοποιεί πολλές εμπειρικές παραμέτρους, έτσι ώστε να απλοποιηθούν οι εξισώσεις που μοντελοποιούν τα φαινόμενα που επιδρούν στη λειτουργία των τρανζίστορ με μήκη καναλιού πολύ μικρότερα από 1 μm (παρέχει ακρίβεια ακόμη και για τεχνολογίες με μήκος καναλιού μικρότερο από 100 nm). Το χαρακτηριστικό του αυτό του προσδίδει τον συνδυασμό της υπολογιστικής αποδοτικότητας και της ακρίβειας.

Στη συνέχεια, παρατίθενται οι βασικές παράμετροι των μοντέλων level 3 και BSIM4 για τα τρανζίστορ της τεχνολογίας CMOS 0.12 μm που χρησιμοποιείται στις εργαστηριακές ασκήσεις.

MONTEAO LEVEL 3

ΠΑΡΑΜΕΤΡΟΙ ΤΡΑΝΖΙΣΤΟΡ ΝΜΟS

vto = 0.4 (threshold voltage of long channel device at zero bias, V)
u0 = 0.06 (carrier mobility, m² / V·s)
tox = 2e-9 (gate oxide thickness, m)
vmax = 120e3 (maximum drift velocity, m/s)
gamma = 0.4 (bulk threshold parameter, V^{0.5})
theta = 0.5 (mobility degradation factor, V⁻¹)
kappa = 0.06 (saturation field factor, V⁻¹)
phi = 0.2 (surface potential at strong inversion, V)
ld = 8e-9 (lateral diffusion into channel, m)
nss = 0.06 (subthreshold factor, V⁻¹)

ΠΑΡΑΜΕΤΡΟΙ ΤΡΑΝΖΙΣΤΟΡ ΡΜΟS

vto = - 0.45 (threshold voltage of long channel device at zero bias, V)
u0 = 0.02 (carrier mobility, m² / V·s)
tox = 2e-9 (gate oxide thickness, m)
vmax = 110e3 (maximum drift velocity, m/s)
gamma = 0.4 (bulk threshold parameter, V^{0.5})
theta = 0.5 (mobility degradation factor, V⁻¹)
kappa = 0.06 (saturation field factor, V⁻¹)
phi = 0.2 (surface potential at strong inversion, V)
ld = 8e-9 (lateral diffusion into channel, m)
nss = 0.06 (subthreshold factor, V⁻¹)

MONTEAO BSIM4

ΠΑΡΑΜΕΤΡΟΙ ΤΡΑΝΖΙΣΤΟΡ ΝΜΟS

vtho = 0.4 (threshold voltage of long channel device at zero bias, V)
k1 = 0.45 (first-order body bias coefficient, V^{0.5})
k2 = 0.1 (second-order body bias coefficient)
xj = 1.7e-7 (source-drain junction depth, m)
toxe = 2.0e-9 (electrical gate-oxide thickness, m)
ndep = 1.8e17 (channel doping concentration, cm⁻³)
dvt0 = 2.3 (first coefficient of short-channel effect on threshold voltage)
dvt1 = 0.54 (second coefficient of short-channel effect on threshold voltage)
vfb = - 0.9 (flat band voltage, V)
u0 = 0.05 (low-field carrier mobility, m² / V·s)
voff = 0.05 (subthreshold region offset voltage, V)
ua = 3e-15 (coefficient of first-order mobility degradation due to vertical field, m/V)
uc = - 0.047e-15 (coefficient of mobility degradation due to body-bias effect, V⁻¹)
vsat = 100e3 (saturation velocity, m/s)
pscbe1 = 230e6 (first substrate current induced body effect mobility reduction, V/m)
ute = - 1.8 (zero-field mobility temperature coefficient)
kt1 = - 0.06 (threshold voltage temperature coefficient, V)
lint = 0.01e-6 (channel length offset parameter, m)
wint = 0.02e-6 (channel width offset parameter, m)
nfactor = 1.6 (subthreshold turn-on swing factor)
pclm = 1.1 (channel length modulation parameter)

ΠΑΡΑΜΕΤΡΟΙ ΤΡΑΝΖΙΣΤΟΡ PMOS

vtho = - 0.45 (threshold voltage of long channel device at zero bias, V)
k1 = 0.45 (first-order body bias coefficient, $V^{0.5}$)
k2 = 0.1 (second-order body bias coefficient)
xj = 1.7e-7 (source-drain junction depth, m)
tox = 2.0e-9 (electrical gate-oxide thickness, m)
ndep = 1.8e17 (channel doping concentration, cm^{-3})
dvt0 = 2.3 (first coefficient of short-channel effect on threshold voltage)
dvt1 = 0.54 (second coefficient of short-channel effect on threshold voltage)
vfb = - 0.9 (flat band voltage, V)
u0 = 0.018 (low-field carrier mobility, $m^2 / V \cdot s$)
voff = 0.05 (subthreshold region offset voltage, V)
ua = 1.5e-15 (coefficient of first-order mobility degradation due to vertical field, m/V)
uc = - 0.047e-15 (coefficient of mobility degradation due to body-bias effect, V^{-1})
vsat = 60e3 (saturation velocity, m/s)
pscbe1 = 230e6 (first substrate current induced body effect mobility reduction, V/m)
ute = - 1.8 (zero-field mobility temperature coefficient)
kt1 = - 0.06 (threshold voltage temperature coefficient, V)
lint = 0.01e-6 (channel length offset parameter, m)
wint = 0.02e-6 (channel width offset parameter, m)
nfactor = 1.6 (subthreshold turn-on swing factor)
pclm = 0.7 (channel length modulation parameter)

ΒΙΒΛΙΟΓΡΑΦΙΑ

- J. M. Rabaey, A. Chandrakasan, B. Nikolic, Ψηφιακά ολοκληρωμένα κυκλώματα: Μια σχεδιαστική προσέγγιση, Κλειδάριθμος, 2006.
- H. N. Weste, D. M. Harris, Σχεδίαση ολοκληρωμένων κυκλωμάτων CMOS VLSI, Παπασωτηρίου, 2010.
- E. Sicard, Microwind and Dsch user's manual (version 2), Institut National des Sciences Appliquées (INSA) de Toulouse, 2002.
- E. Sicard, S. Bendhia, Basics of CMOS cell design, McGraw-Hill, 2007.
- Y. Taur, T. Ning, Fundamentals of modern VLSI devices, Cambridge University Press, 2009.
- W. Liu, MOSFET models for SPICE simulation including BSIM3v3 and BSIM4, Wiley, 2001.