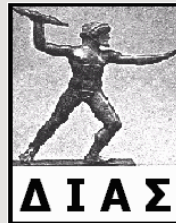


Επιχειρησιακό Πρόγραμμα «Ανταγωνιστικότητα»

Διεθνής Συνεργασία στη Βιομηχανική Έρευνα και Δραστηριότητες Ανάπτυξης σε Προ-ανταγωνιστικό Στάδιο

**Ανάπτυξη συστήματος βασικής ζώνης για διαμόρφωση
και αποδιαμόρφωση σήματος (baseband modem)
σε ευρυζωνικά δίκτυα εξωτερικών χώρων
(outdoor broadband wireless networks)**

- Έργο 03ΔΣΒΕΠΡΟ-101 -



Δρ. Λάμπρος Μπισδούνης

Συντονιστής έργων

Γενική Διεύθυνση Έρευνας & Ανάπτυξης

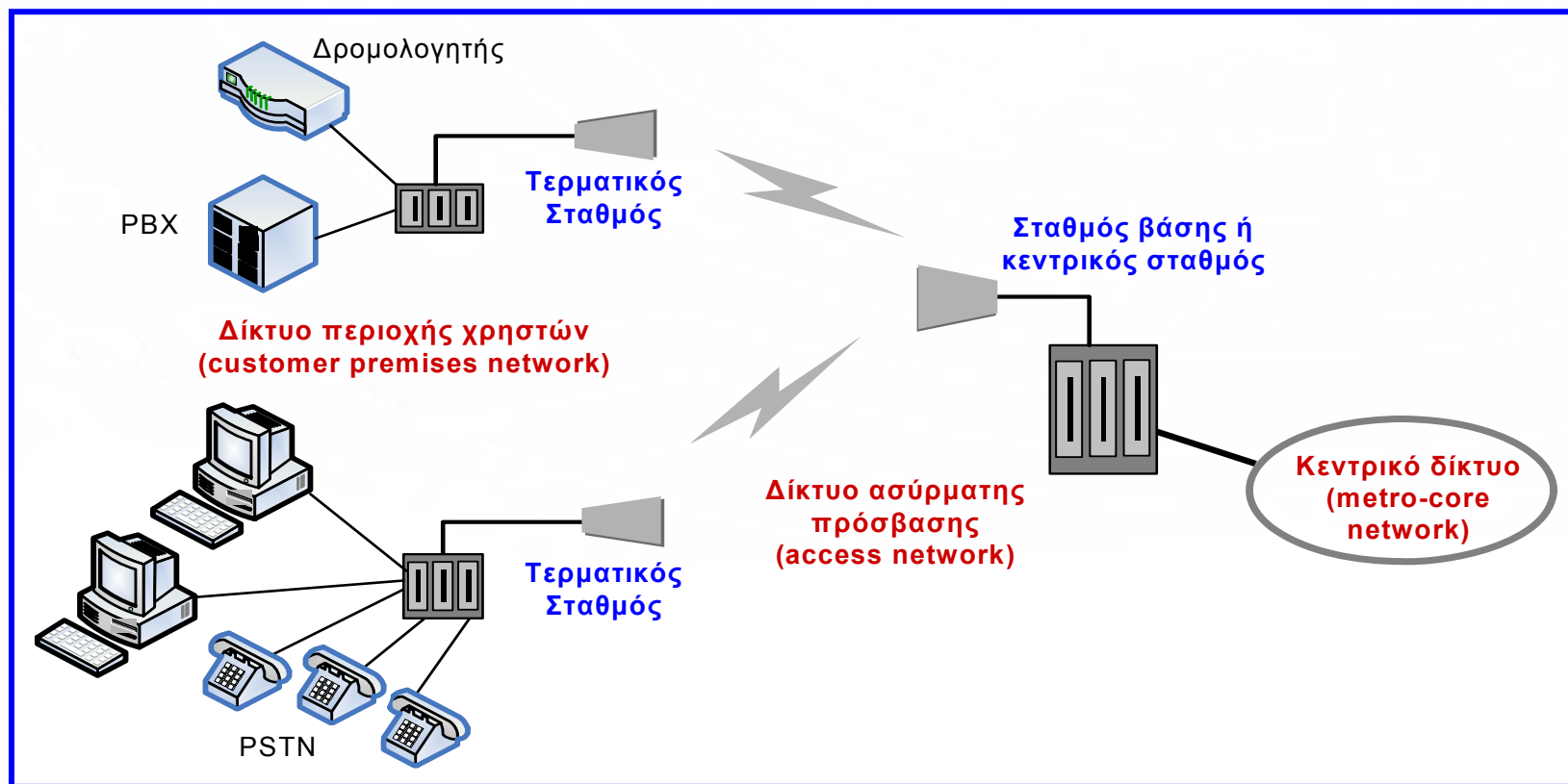
Οκτώβριος 2007



- Μελέτη ασύρματου ευρυζωνικού δικτύου εξωτερικών χώρων (outdoor broadband wireless network) μέσω του οποίου επικοινωνούν σταθμός βάσης με πολλαπλούς σταθερούς τερματικούς σταθμούς (point-to-multipoint), με έμφαση στο **φυσικό επίπεδο**.
- Το φυσικό επίπεδο βασίζεται στην **ορθογώνια συχνοτική πολυπλεξία** (orthogonal frequency division multiplexing – **OFDM**) με ικανότητα μετάδοσης έως 37 Mbits/sec και συχνότητες λειτουργίας 2-11 GHz.
- Ανάπτυξη (σχεδιασμός, υλοποίηση και επαλήθευση λειτουργίας) του **ψηφιακού μέρους του συστήματος βασικής ζώνης** (baseband modem) για διαμόρφωση, αποδιαμόρφωση και επεξεργασία του σήματος.
- Η μελέτη και η ανάπτυξη βασίστηκαν στο πρότυπο **IEEE 802.16-2004** που έχει δημιουργηθεί για ασύρματα μητροπολιτικά δίκτυα (WMANs), επιτρέπει επικοινωνία σταθμών χωρίς οπτική επαφή (NLOS) και αποτελεί τη βάση για πιστοποιημένα συστήματα από τη βιομηχανική κοινοπραξία **WiMAX** (worldwide interoperability for microwave access).

- **1η ΦΑΣΗ:** Καθορισμός προδιαγραφών και αρχιτεκτονικής ευρυζωνικού δικτύου εξωτερικών χώρων με έμφαση στο σύστημα βασικής ζώνης (baseband modem).
- **2η ΦΑΣΗ:** Σχεδιασμός ψηφιακού μέρους του συστήματος βασικής ζώνης.
- **3η ΦΑΣΗ:** Υλοποίηση ψηφιακού μέρους του συστήματος βασικής ζώνης σε πλατφόρμα υλικού.

- Καθορισμός των γενικών προδιαγραφών ασύρματου ευρυζωνικού δικτύου εξωτερικών χώρων που βασίζεται στο πρότυπο IEEE 802.16-2004.
- Μελέτη βασικών χαρακτηριστικών του προτύπου και των λειτουργικών απαιτήσεων των βασικών επιπέδων (στρωμάτων) του.



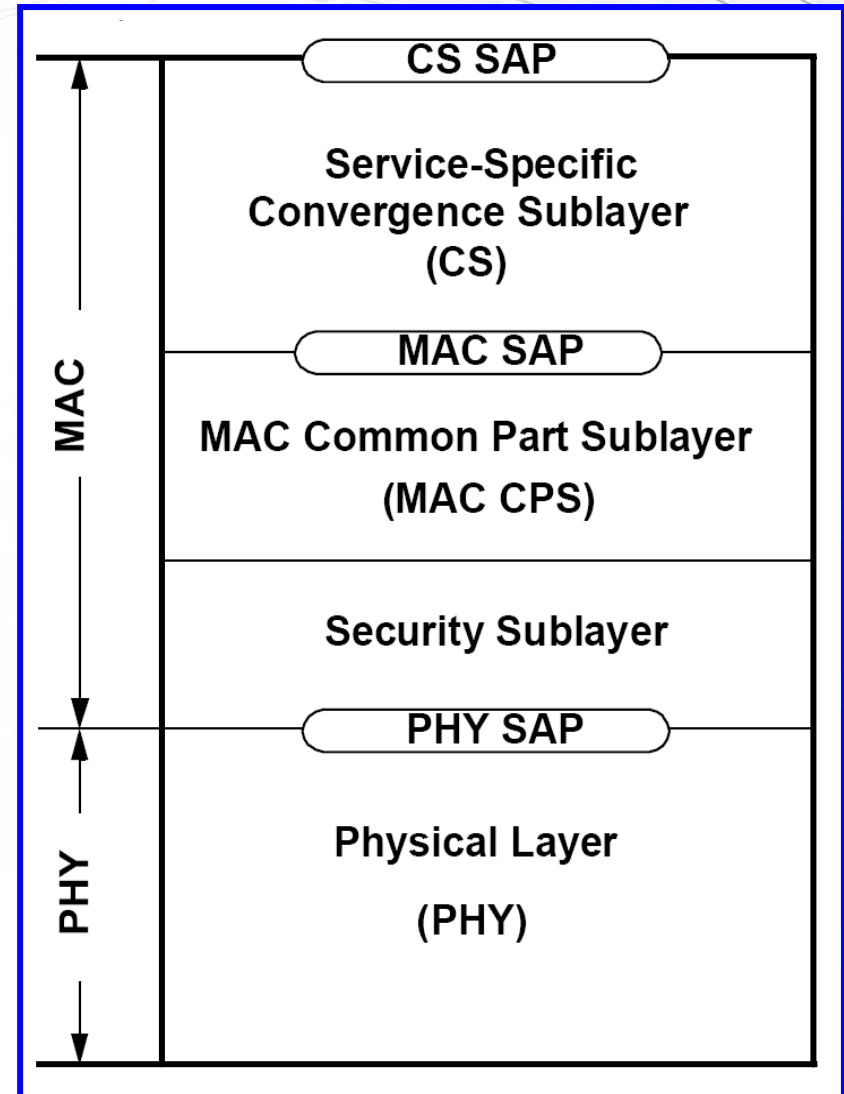
- Το πρότυπο IEEE 802.16 καθορίζει διάφορες επιλογές τεχνολογιών στις οποίες βασίζεται το φυσικό επίπεδο (SC, OFDM, OFDMA).
- Επίσης, διάφορες επιλογές για την αρχιτεκτονική του επιπέδου MAC (point-to-multipoint, mesh), για την αμφίδρομη λειτουργία (TDD, FDD), για τη συχνότητα λειτουργίας κλπ.
- Για πρακτικούς λόγους και κυρίως για λόγους διαλειτουργικότητας η κοινοπραξία WiMAX έχει καθορίσει δύο λειτουργικά πλαίσια καθένα από τα οποία περιλαμβάνει ένα υποσύνολο των χαρακτηριστικών του προτύπου:
 - ✓ Πλαίσιο σταθερής πρόσβασης (**fixed WiMAX**) που περιλαμβάνει υποσύνολο των χαρακτηριστικών του **IEEE 802.16-2004**: επικοινωνία σταθερών σταθμών χωρίς οπτική επαφή (fixed NLOS), διαμόρφωση OFDM, point-to-multipoint MAC, FDD ή TDD, ζώνες συχνοτήτων 3.5GHz, 5.8GHz.
 - ✓ Πλαίσιο κινητής πρόσβασης (**mobile WiMAX**) που περιλαμβάνει υποσύνολο των χαρακτηριστικών του **IEEE 802.16e-2005**: επικοινωνία σταθερών και κινητών σταθμών χωρίς οπτική επαφή, διαμόρφωση OFDMA, point-to-multipoint ή mesh MAC, TDD, ζώνες συχνοτήτων 2.3GHz, 2.5GHz, 3.3GHz, 3.5GHz.

Χαρακτηριστικά	IEEE 802.16-2004 (ΔΙΑΣ)
Ζώνες συχνοτήτων	2GHz – 11GHz
Εφαρμογή	FWA NLOS
Αρχιτεκτονική MAC	Point-to-multipoint, Mesh
Τεχνολογίες μετάδοσης	SC, OFDM, OFDMA
Τύποι διαμόρφωσης	BPSK, QPSK, 16-QAM, 64-QAM
Ρυθμός μετάδοσης	1 Mbps – 37 Mbps
Τύποι αμφίδρομης λειτουργίας	TDD, FDD
Εύρος ζώνης (MHz)	1.25, 1.75, 3.5, 5, 7, 8.75, 10, 14

Το πλαίσιο σταθερής πρόσβασης (fixed WiMAX) υποστηρίζει εύρος ζώνης 3.5, 5, 7 και 10MHz για τη ζώνη συχνοτήτων 3.5 GHz και 10MHz για τη ζώνη συχνοτήτων 5.8 GHz.

Το επίπεδο MAC συνίσταται από τρία επιμέρους επίπεδα:

- CS: μετασχηματίζει τα δεδομένα που λαμβάνονται από ή μεταδίδονται προς εξωτερικά δίκτυα (ATM, Ethernet κλπ.) μέσω του CS SAP (service access point).
- CPS: κύριες λειτουργίες ελέγχου πρόσβασης (bandwidth allocation, scheduling, connection establishment, connection maintenance, QoS control), αφού λάβει δεδομένα μέσω του MAC SAP.
- SS: λειτουργίες σχετικές με την ασφάλεια της επικοινωνίας (authentication, secure key exchange, encryption).

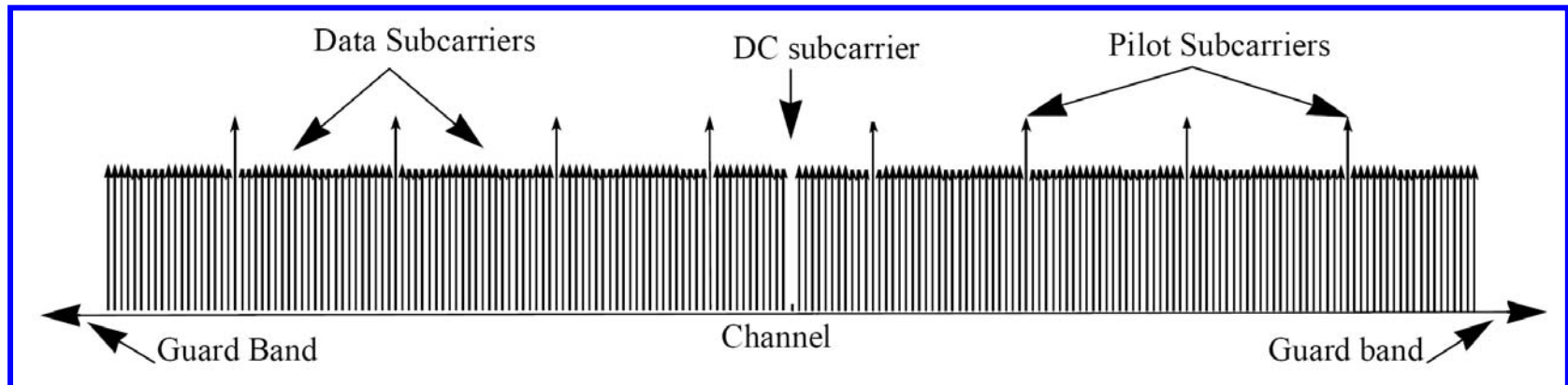


- Το φυσικό επίπεδο βασίζεται στην ορθογώνια συχνοτική πολυπλεξία (OFDM) που παρέχει ικανοποιητική αντιμετώπιση του φαινομένου πολλαπλών διαδρομών λόγω ανακλάσεων (multipath) και επιτρέπει επικοινωνία σταθμών χωρίς οπτική επαφή (NLOS).
- Η ορθογώνια συχνοτική πολυπλεξία είναι μια τεχνική διαμόρφωσης που χρησιμοποιεί πολλαπλούς ορθογώνιους φορείς (subcarriers) του σήματος.
- Πριν την εκπομπή, εφαρμόζεται κωδικοποίηση διόρθωσης λαθών (FEC encoding) και τα δεδομένα μπορούν να διαμορφωθούν με 4 τύπους διαμόρφωσης: BPSK (δυναμική διαμόρφωση μετατόπισης φάσης), QPSK (διαμόρφωση ορθογωνισμού φάσης), 16-QAM και 64-QAM (διαμόρφωση πλάτους με ορθογωνισμό φάσης).
- Στη συνέχεια η κυματομορφή του σήματος προς μετάδοση δημιουργείται με εφαρμογή IFFT.

- Το φυσικό επίπεδο έχει τη δυνατότητα υψηλού ρυθμού μετάδοσης δεδομένων (έως 37 Mbps).
- Ο μέγιστος ρυθμός μετάδοσης επιτυγχάνεται με εφαρμογή διαμόρφωσης τύπου 64-QAM και ρυθμό κωδικοποίησης 3/4.
- Κατά τη λήψη, μετά το συγχρονισμό του ληφθέντος σήματος, εφαρμόζεται FFT ώστε να επιτευχθεί η μετάβαση στο πεδίο της συχνότητας και στη συνέχεια εκτίμηση και διόρθωση καναλιού.
- Επόμενες βασικές ενέργειες κατά τη λήψη, είναι η αποδιαμόρφωση των φορέων για τους τέσσερις τύπους διαμόρφωσης (BPSK, QPSK, 16-QAM, 64-QAM) και η αποκωδικοποίηση διόρθωσης λαθών (Viterbi decoding).

Παράμετροι του συστήματος βασικής ζώνης:

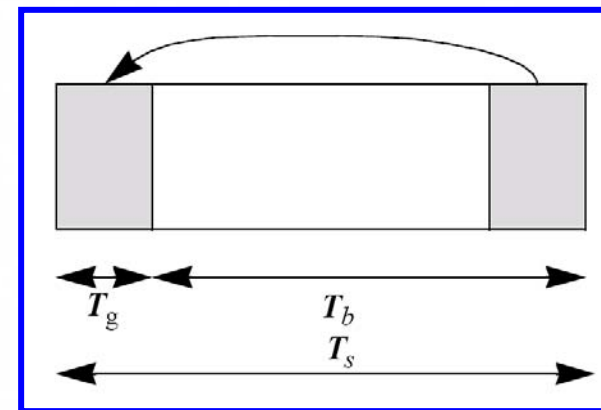
- IFFT/FFT 256 σημείων.
- 192 φορείς μεταφοράς δεδομένων και 8 φορείς-πυλότει που χρησιμοποιούνται για διόρθωση καναλιού στο δέκτη.
- Αφού το μέγεθος του FFT ισούται πάντα με δύναμη του 2, γίνεται προσθήκη φορέων που δε χρησιμοποιούνται αριστερά και δεξιά των χρήσιμων φορέων.



Σύμβολο OFDM στο πεδίο της συχνότητας

- Με σκοπό την αποφυγή παρεμβολών μεταξύ των συμβόλων εισάγεται, κατά τη μετάδοση και μετά την εφαρμογή IFFT, κυκλικό πρόθεμα (CP) σε κάθε σύμβολο.
- Η χρονική διάρκεια του κυκλικού προθέματος (CP) αποτελεί μέρος της χρήσιμης χρονικής διάρκειας συμβόλου (3-25%).

Παράμετροι OFDM	Τιμές
Μέγεθος FFT	256
Φορείς δεδομένων	192
Φορείς πιλότοι	8
Λοιποί φορείς	56
Συχνότητα δειγματοληψίας ($F_s = 1/T$)	8/7 ή 57/50 ή 86/75 ή 144/125 ή 316/275 του εύρους ζώνης
Διάρκεια χρήσιμου μέρους του συμβόλου (T_b)	$T_b = 256 \times T$
Διάρκεια κυκλικού προθέματος (T_g)	1/4 ή 1/8 ή 1/16 ή 1/32 του T_b
Συνολική διάρκεια συμβόλου (T_s)	$T_s = T_b + T_g$



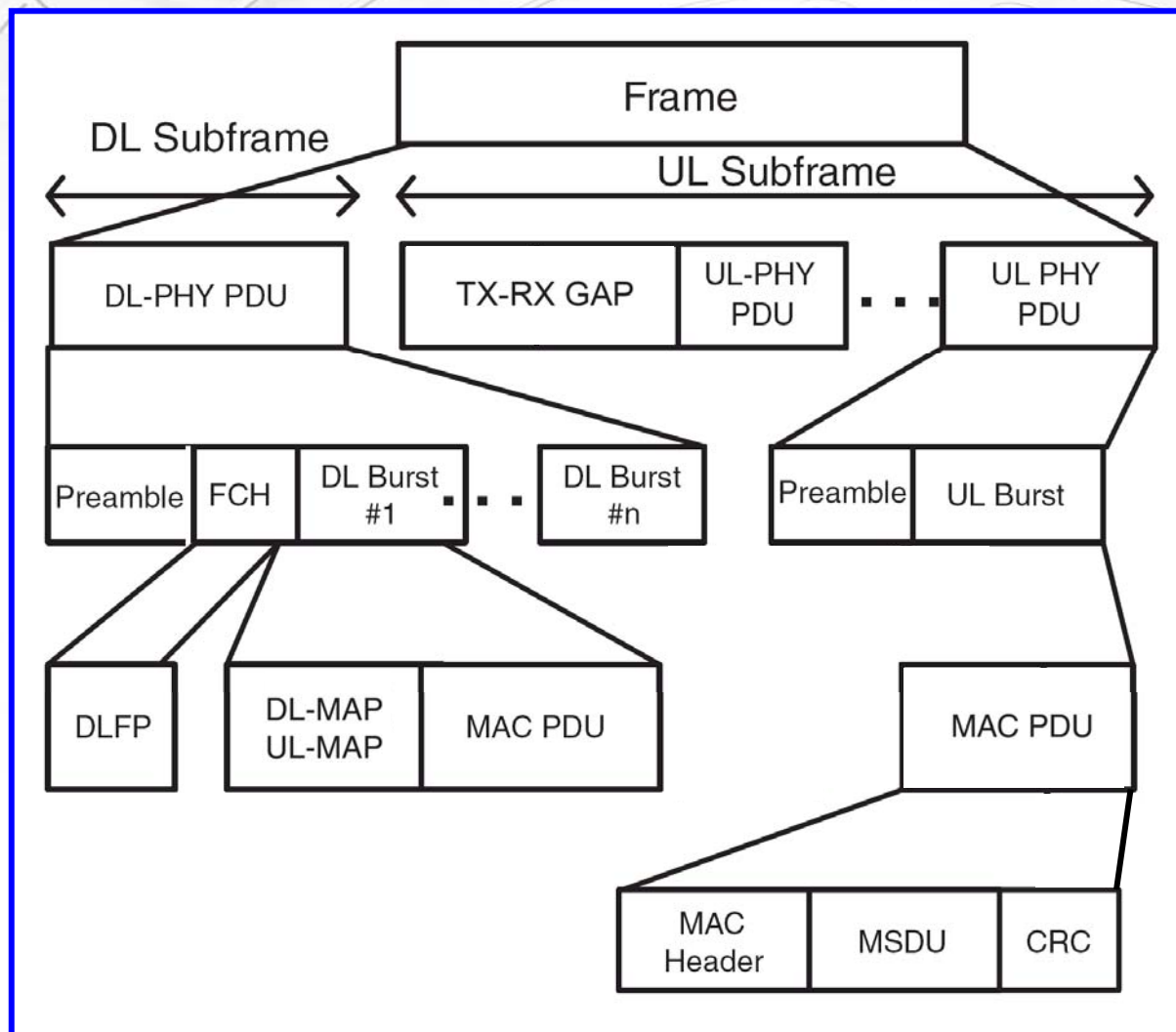
Σύμβολο OFDM στο πεδίο του χρόνου

Τύπος διαμόρφωσης	Ρυθμός κωδικοποίησης	Κωδικοποιημένα bits ανά φορέα
BPSK	1/2	1
QPSK	1/2	2
QPSK	3/4	2
16-QAM	1/2	4
16-QAM	3/4	4
64-QAM	2/3	6
64-QAM	3/4	6

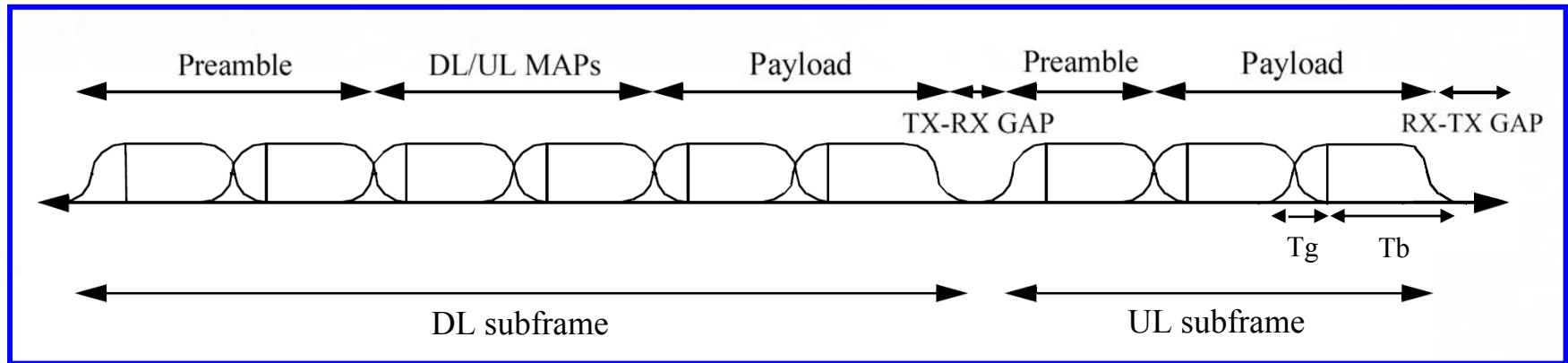
$$\text{Ρυθμός μετάδοσης} = \frac{(\text{Φορείς δεδομένων}) \times (\text{Ρυθμός κωδικοποίησης}) \times (\text{Κωδ. bits ανά φορέα})}{\text{Συνολική διάρκεια συμβόλου (Ts)}}$$

Εύρος ζώνης	Συχνότητα δειγματοληψίας (Fs)	Διάρκεια κυκλικού προθέματος (Tg)	Ρυθμός μετάδοσης για διαμόρφωση 64-QAM (3/4)
5 MHz	(144/125) x 5 MHz	(1/32) x Tb	18.85 Mbps
10 MHz	(144/125) x 10 MHz	(1/32) x Tb	37.70 Mbps

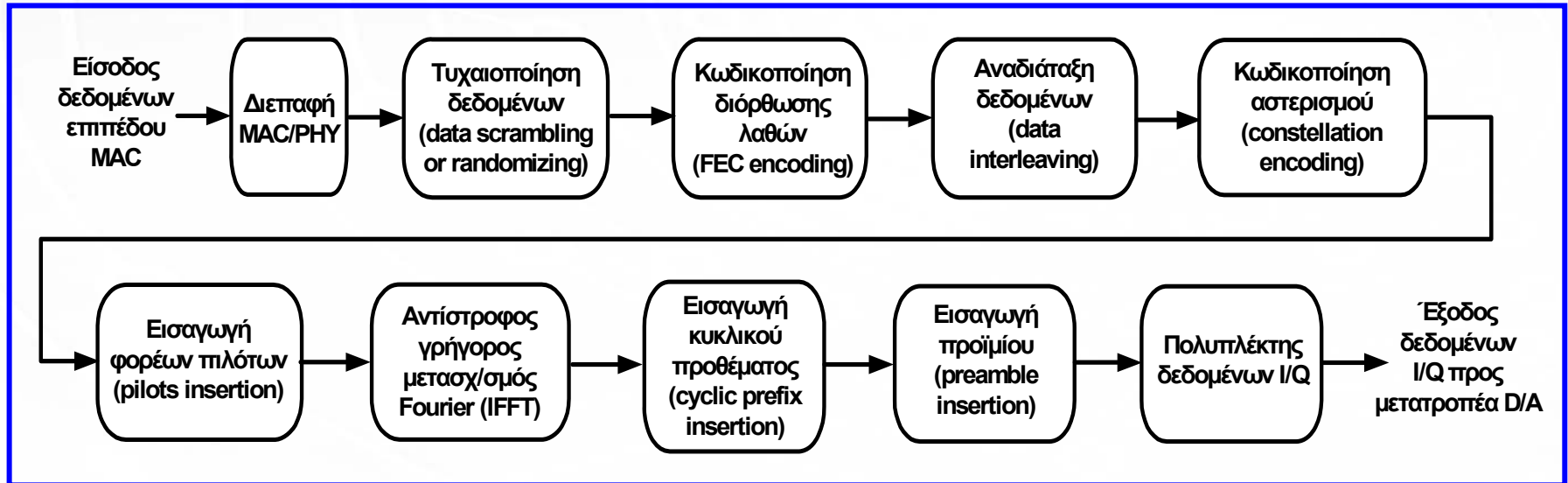
- Πριν τη μετάδοση τα σύμβολα OFDM συγκροτούνται σε πλαίσια (frames). Η διάρκεια ενός πλαισίου ορίζεται από το IEEE 802.16-2004 από 2 έως 20ms, ενώ η κοινοπραξία WiMAX την ορίζει στα **5ms**.
- Κάθε πλαίσιο αποτελείται από δύο επιμέρους πλαίσια (uplink, downlink subframes).
- Σε κάθε επιμέρους πλαίσιο προσαρτάται πριν την αποστολή κατάλληλο προοίμιο (preamble) το οποίο εξυπηρετεί τις ανάγκες συγχρονισμού και εκτίμησης καναλιού στο δέκτη και η μετάδοση του προηγείται εκείνης των συμβόλων δεδομένων.
- Μετά το προοίμιο, σε κάθε επιμέρους πλαίσιο περιλαμβάνεται και ένα σύμβολο με πληροφορίες ελέγχου (FCH: frame control header).
- Κάθε υποσύνολο δεδομένων φυσικού επιπέδου (PHY burst) «μεταφέρει» μηνύματα επιπέδου MAC (MPDU: MAC protocol data units) που στην ουσία είναι τα δεδομένα από τα ανώτερα επίπεδα πρωτοκόλλου (MSDU: MAC service data units) που οργανώνονται κατάλληλα από το επίπεδο MAC και το φυσικό επίπεδο για ασύρματη μετάδοση.

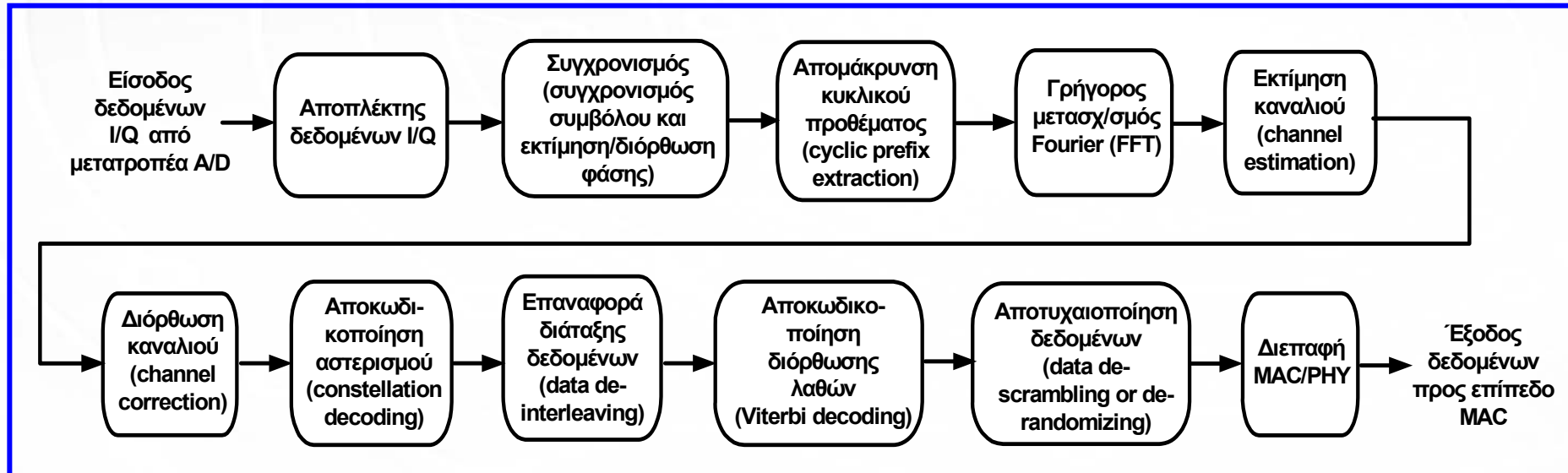


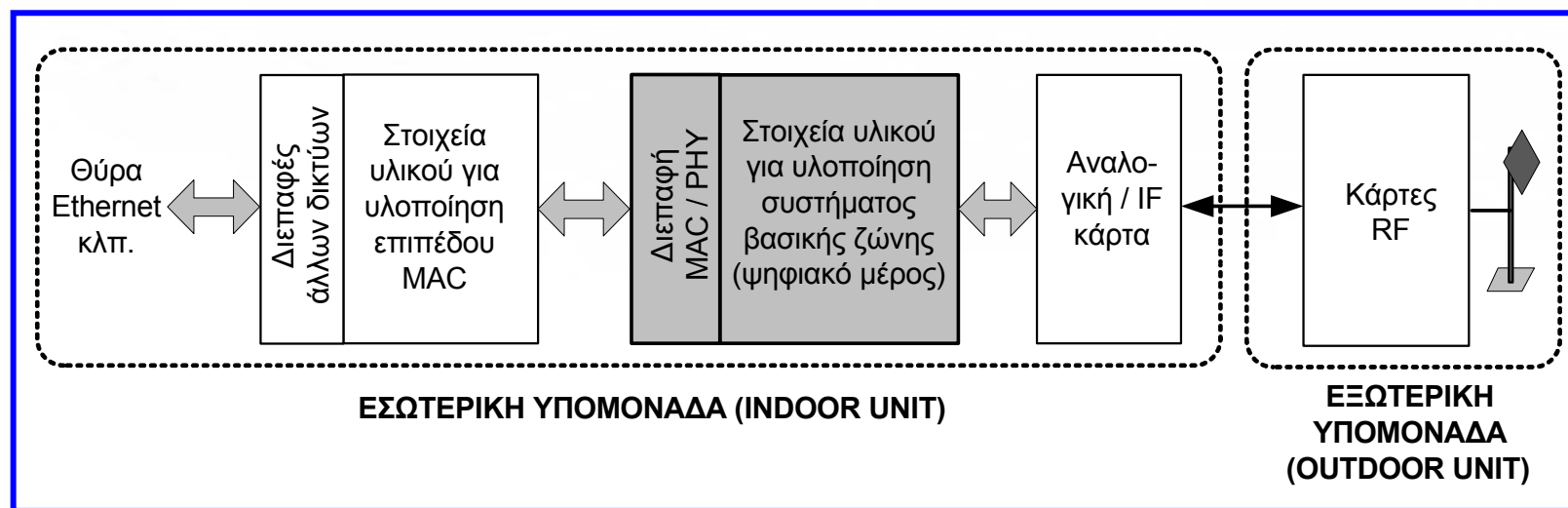
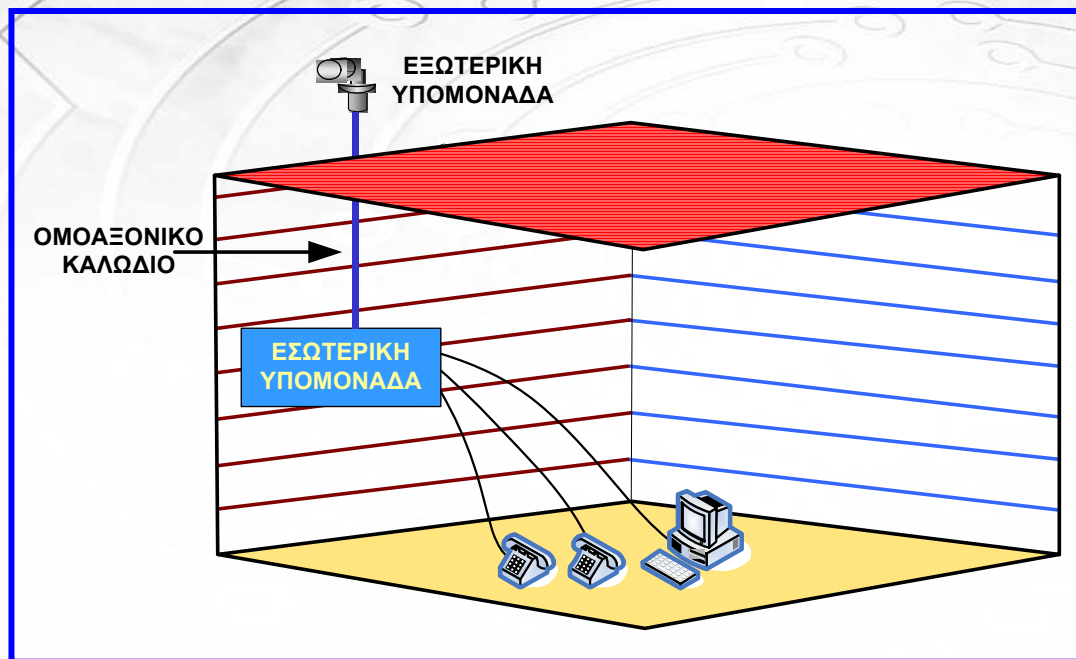
Δομή OFDM πλαισίου για την τεχνική TDD

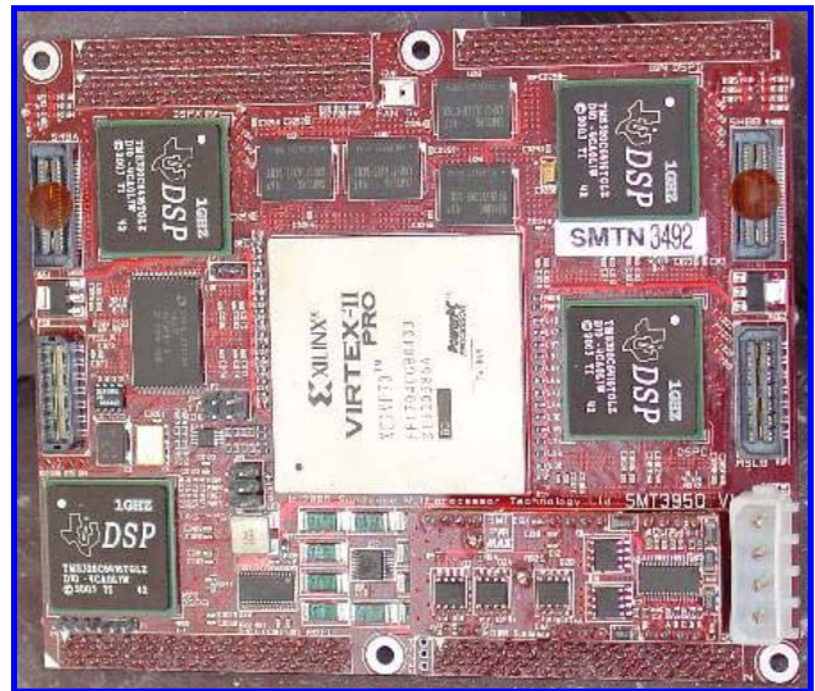
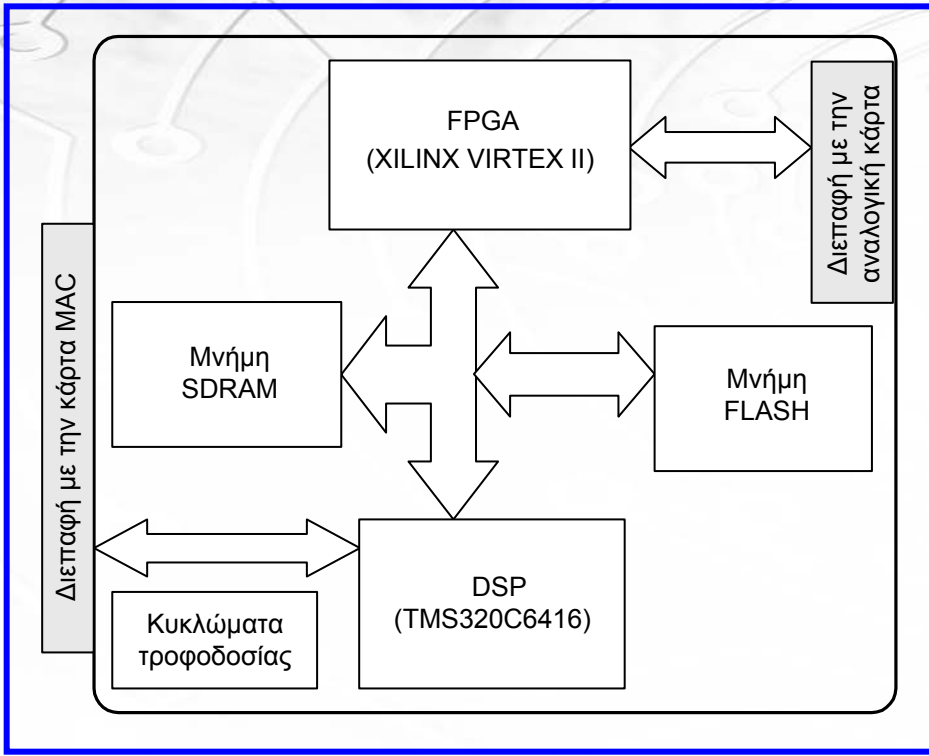


Παράδειγμα χρονοδιαγράμματος πλαισίου για την τεχνική TDD





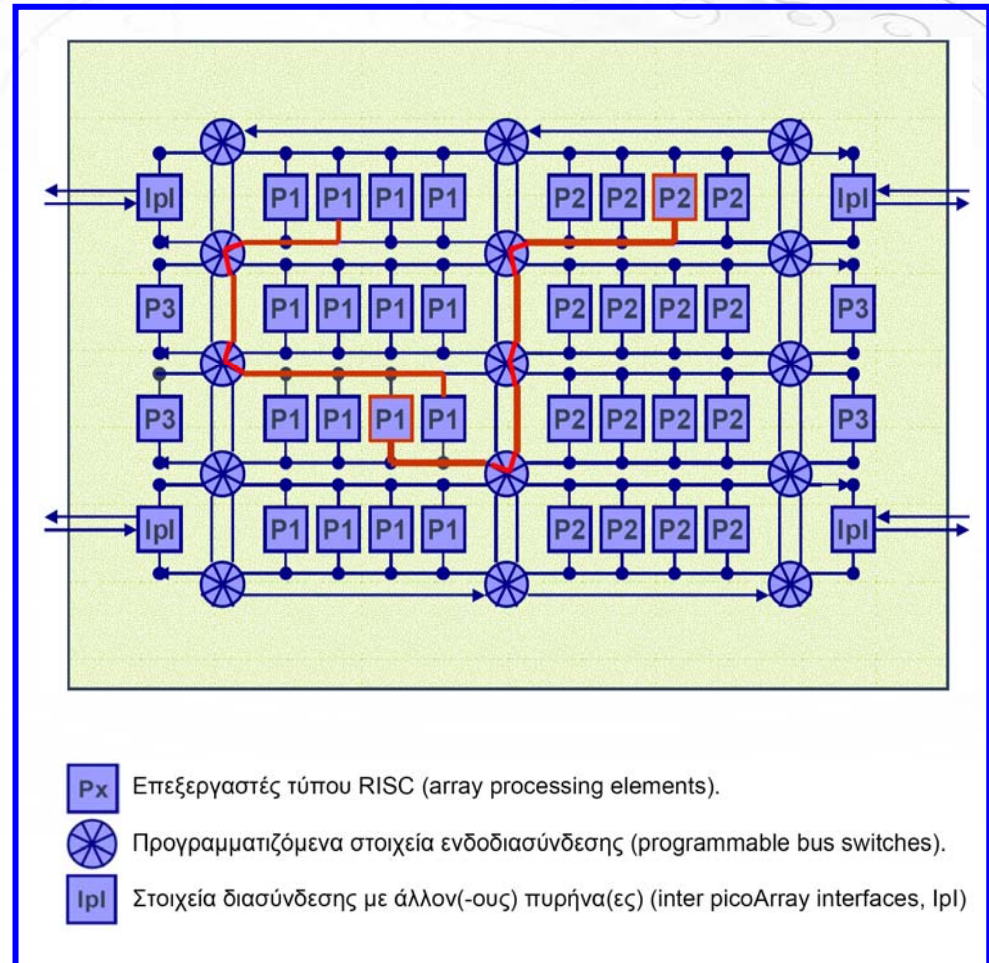




Πλατφόρμα υλικού SMT395Q (Sundance)

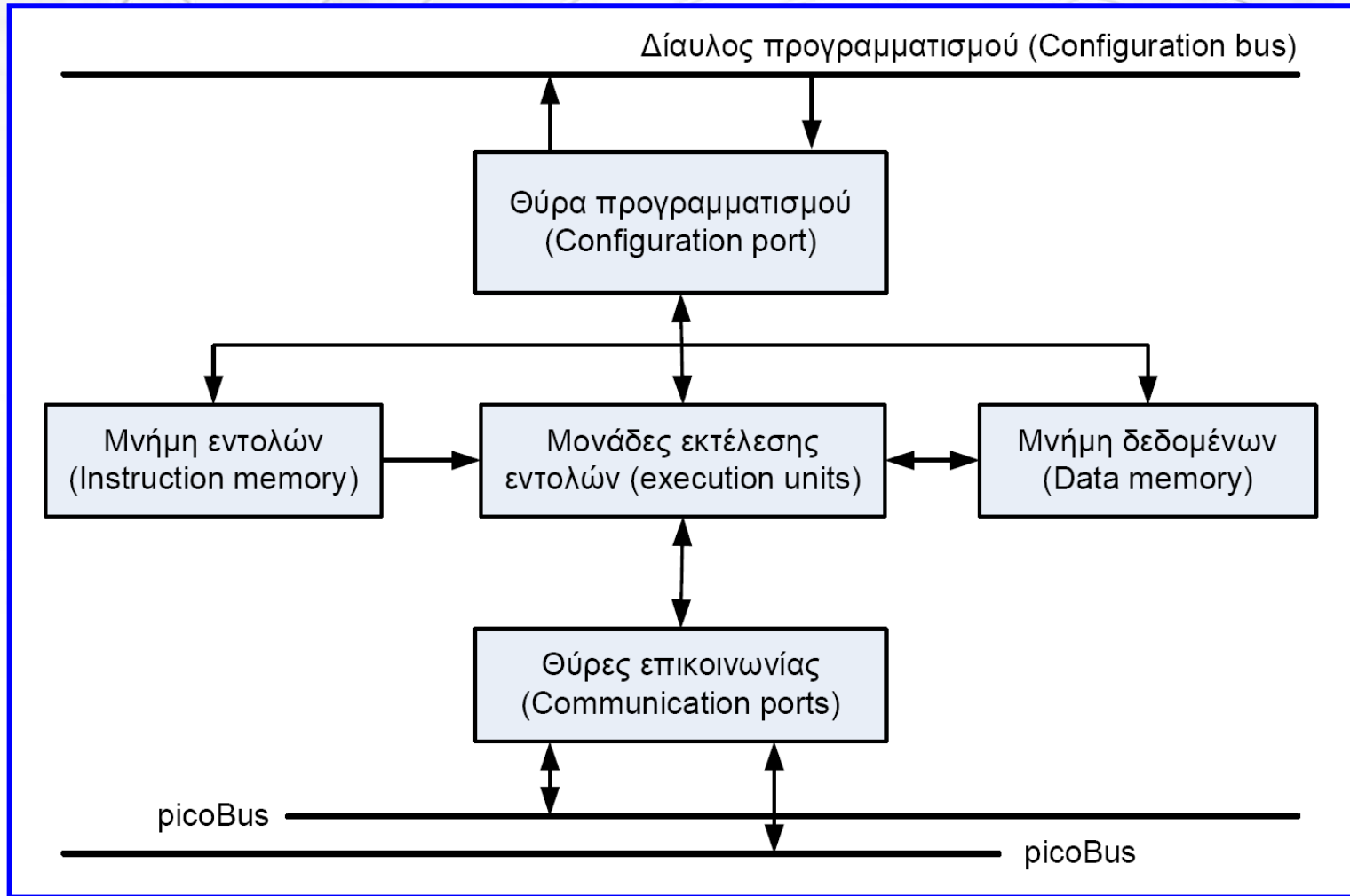
- Λόγω της απόφασης του ανάδοχου φορέα για δημιουργία προϊόντων στην κατηγορία των ευρυζωνικών ασύρματων δικτύων εξωτερικών χώρων (με βάση τα πρότυπα IEEE 802.16), κατά τη συνεχιζόμενη μελέτη των εν λόγω συστημάτων, αναθεωρήθηκε η αρχική απόφαση.
- Αναζητήθηκε νέα λύση που να συνδυάζει την υπολογιστική πυκνότητα (computational density) ενός συστήματος ειδικού σκοπού (ASIC) με τα πλεονεκτήματα που παρέχει η προγραμματισιμότητα των FPGA, DSP.
- Οι βασικοί λόγοι ήταν ότι τα εν λόγω συστήματα θα πρέπει να έχουν μικρό μέγεθος και κόστος διατηρώντας υψηλές επιδόσεις και παρέχοντας επεκτασιμότητα και ευελιξία.
- Τα συστήματα που αποτελούνται από FPGA και DSP παρουσιάζουν δυσκολίες όσον αφορά τον έλεγχο της ταυτόχρονης λειτουργίας τους, την συν-εξομοίωσή τους, την αποσφαλμάτωσή τους και γενικότερα την υλοποίησή τους (λόγω και της χρήσης διαφορετικών εργαλείων ανάπτυξης).
- Αναζητήθηκε νέα λύση που να διευκολύνει την ανάπτυξη, συγκεντρώνοντας όσο είναι εφικτό τους υπολογιστικούς πόρους (μείωση BOM προϊόντος, απλούστευση λειτουργιών ελέγχου) και παρέχοντας ένα σύνολο εύχρηστων και συμβατών εργαλείων.
- Μειωμένη κατανάλωση ενέργειας (ιδιαίτερα σημαντική παράμετρος σε συστήματα που αφορούν κινούμενους ή νομαδικούς χρήστες).

- Επιλέχθηκε ολοκληρωμένη, ευέλικτη και αποδοτική πλατφόρμα της ricoChip που βασίζεται στον πυρήνα PC102 και προσφέρεται για εφαρμογές ψηφιακής επεξεργασίας σημάτων υψηλών απαιτήσεων.
- Ο πυρήνας PC102 (picoArray core) είναι μια διάταξη 322 επεξεργαστών τύπου LIW, που συνδέονται μεταξύ τους μέσω δικτυώματος διαύλων 32-bit (picoBus) και προγραμματιζόμενων στοιχείων ενδοδιασύνδεσης (programmable bus switches).

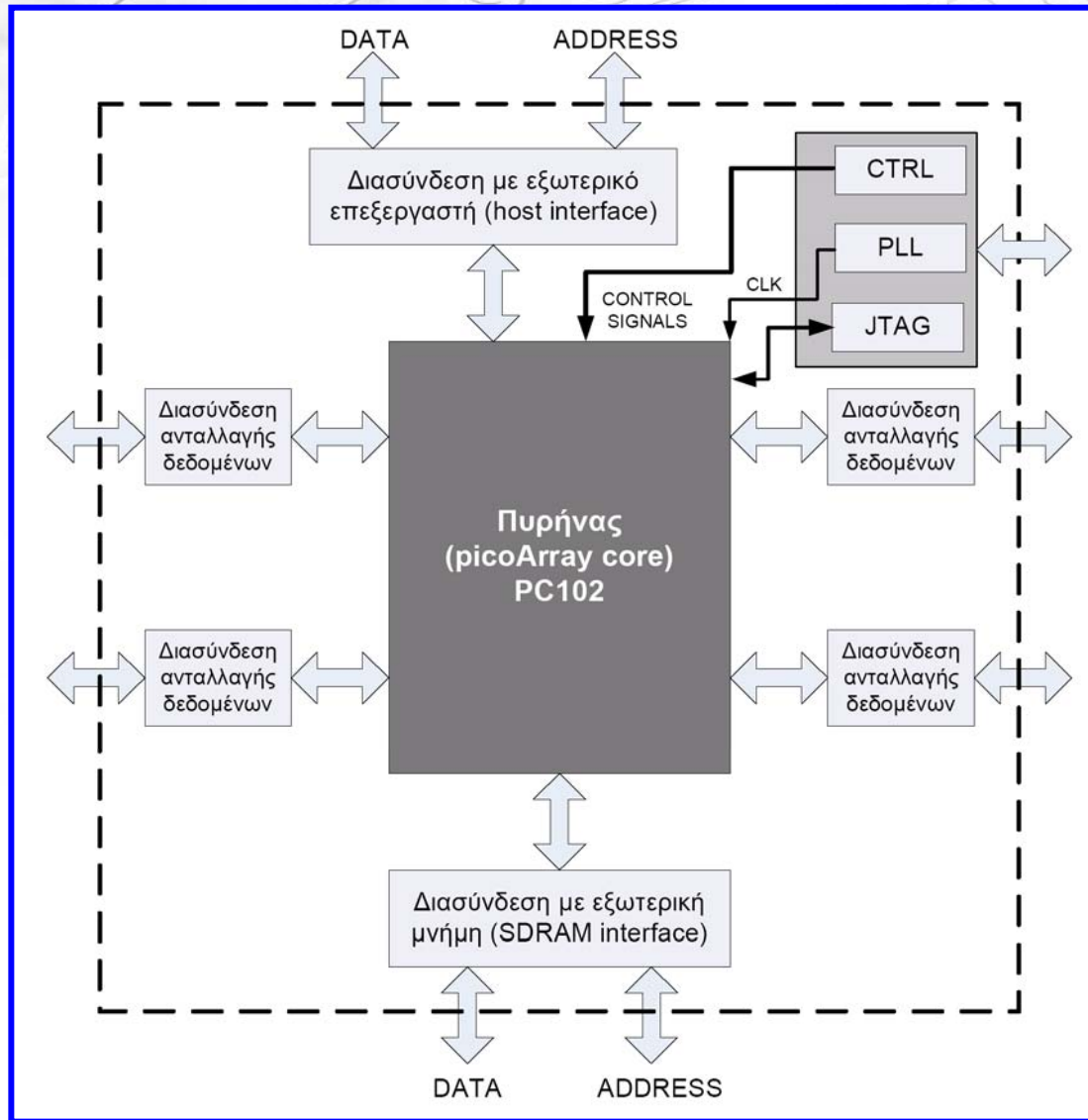


- Ο πυρήνας διαθέτει επεξεργαστές 3 τύπων με 3 παράλληλες μονάδες επεξεργασίας ο καθένας, αλλά και 14 επεξεργαστές ειδικού τύπου.

Τύπος επεξεργαστή	Βασικά περιεχόμενα των μονάδων επεξεργασίας	Αριθμός επεξεργαστών	Μνήμη ανά επεξεργαστή
ΚΛΑΣΣΙΚΟΣ 'STAN'	1. ALU. 2. ALU & μονάδα πρόσβασης μνήμης. 3. Μονάδα MAC (multiply-accumulate) που συμπεριλαμβάνει ειδικές εντολές για την υλοποίηση συναρτήσεων διασποράς (spread) και συσπείρωσης (de-spread) που είναι χρήσιμες σε συστήματα CDMA.	240	768 Bytes 512 Bytes διαθέτονται για αποθήκευση κώδικα και 256 Bytes για αποθήκευση δεδομένων.
ΜΝΗΜΗΣ 'MEM'	1. ALU. 2. ALU & μονάδα πρόσβασης μνήμης. 3. Μονάδα πολλαπλασιασμού.	64	8,704 Bytes Μεταβλητή διαίρεση μνήμης (configurable).
ΕΛΕΓΧΟΥ 'CTRL'	1. ALU. 2. ALU & μονάδα πρόσβασης μνήμης. 3. Μονάδα πολλαπλασιασμού. Βασικό χαρακτηριστικό αποτελεί το μεγάλο μέγεθος μνήμης που διαθέτει για την υποστήριξη σύνθετων λειτουργιών ελέγχου.	4	65,536 Bytes Μεταβλητή διαίρεση μνήμης (configurable).



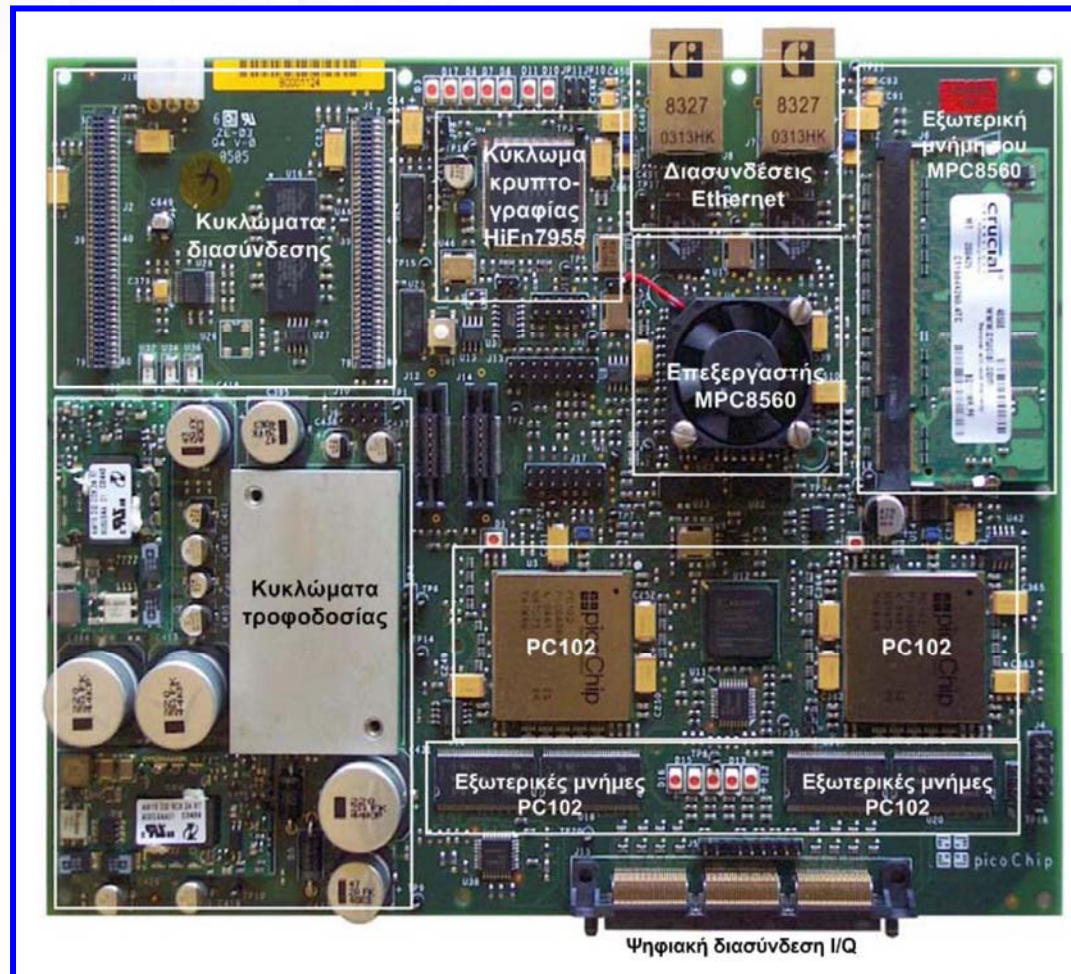
Βασική δομή των επεξεργαστών του πυρήνα

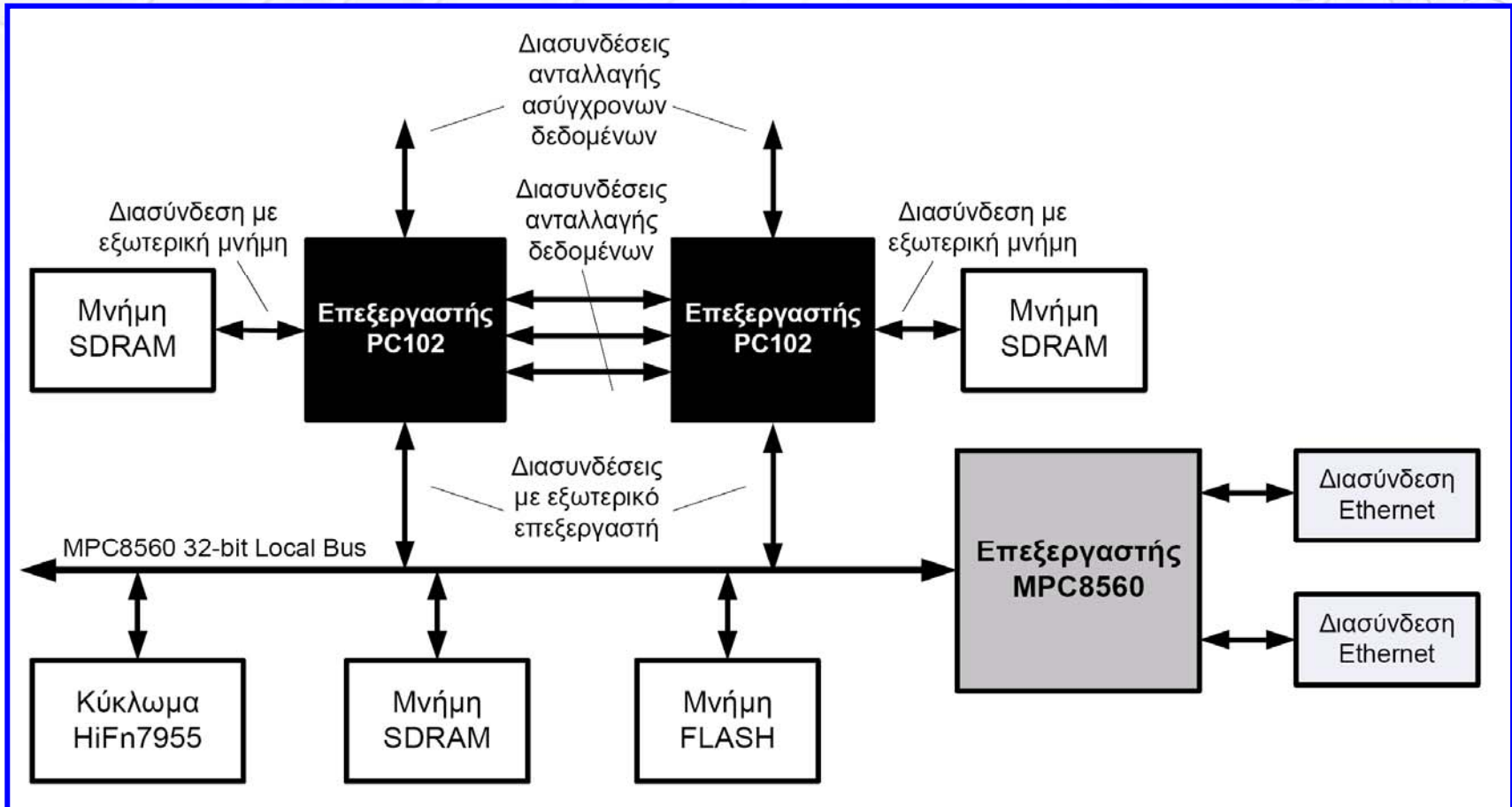


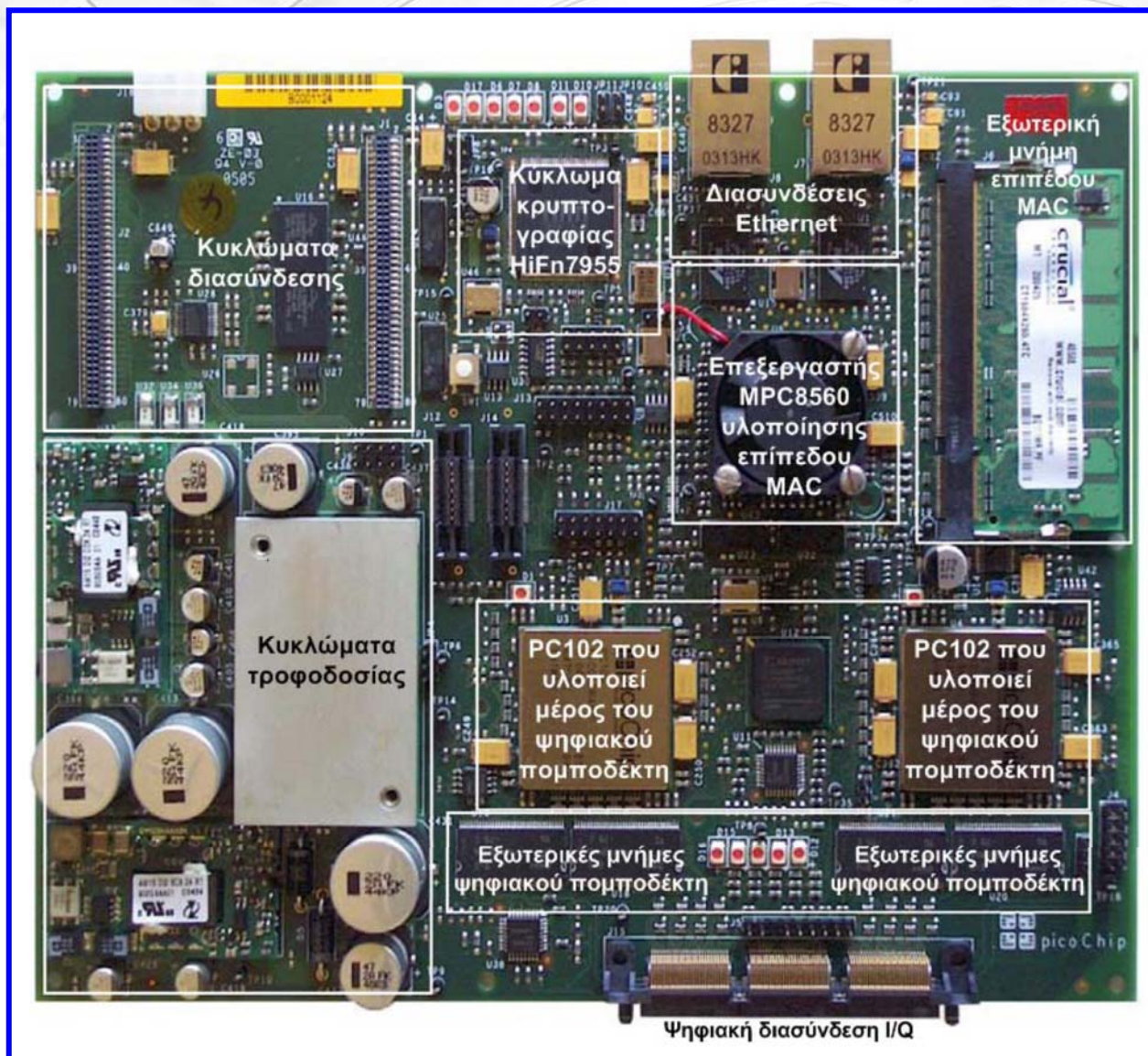
Εξωτερικές διασυνδέσεις του πυρήνα

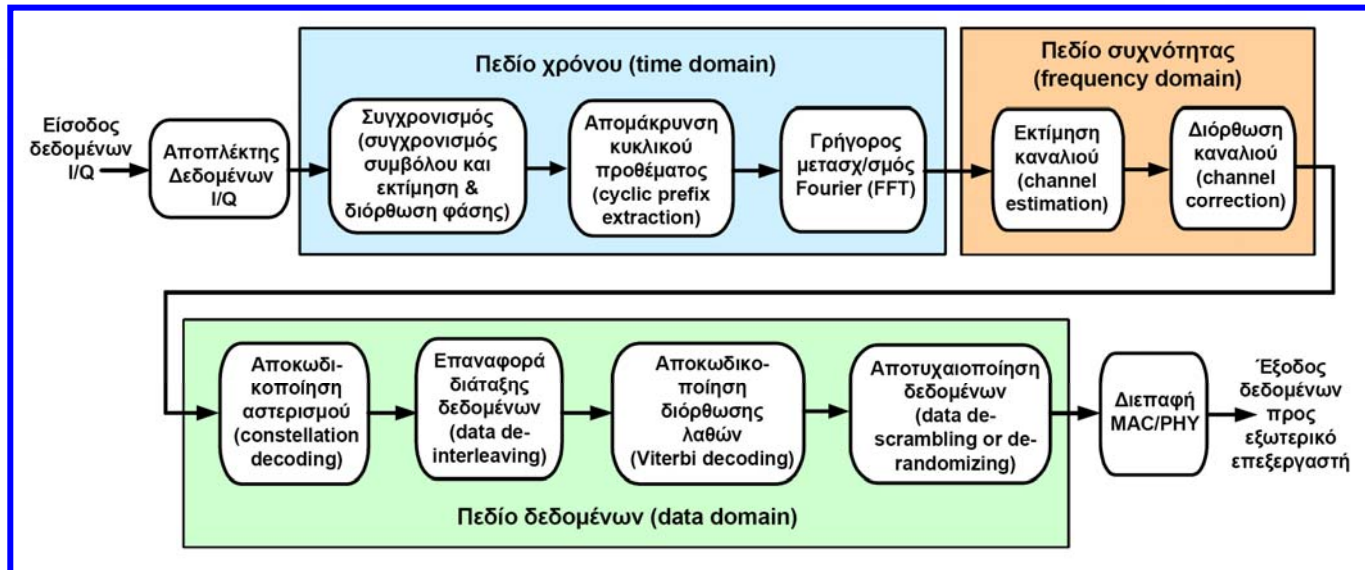
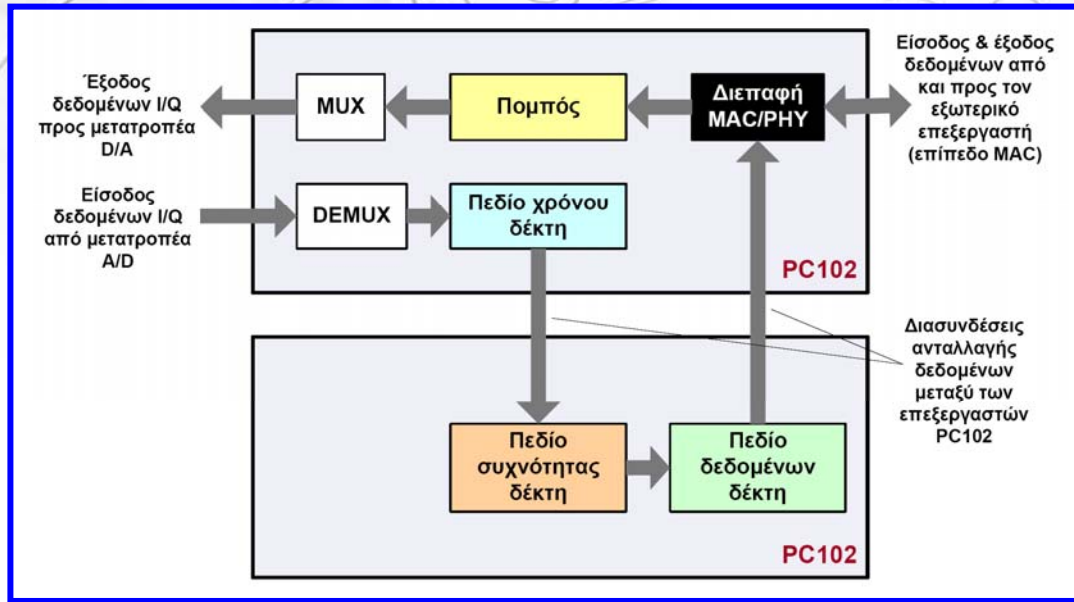


- Για την υλοποίηση χρησιμοποιήθηκε η πλατφόρμα υλικού PC7218 που βασίζεται σε δύο πυρήνες PC102 και περιέχει επεξεργαστή MPC8560 που βασίζεται στην αρχιτεκτονική PowerPC.









- Για την υλοποίηση χρησιμοποιήθηκε η αλυσίδα εργαλείων ricoTools που παρέχει τα εφόδια για την απεικόνιση των αλγοριθμικών ενοτήτων του πομπού και του δέκτη στους πυρήνες PC102.
- **Βήμα 1ο:** Τεμαχισμός της εφαρμογής σε αλγοριθμικές ενότητες που επικοινωνούν μεταξύ τους και περιγραφή των λειτουργικών μονάδων σε C.
- **Βήμα 2ο:** Περιγραφή της διασύνδεσης μεταξύ των ενοτήτων και της δομής του συνολικού συστήματος με χρήση γλώσσας VHDL (structural VHDL).
- **Βήμα 3ο:** Εισαγωγή του κώδικα (δηλ. της συνολικής δομής του συστήματος) που αναπτύχθηκε, στο εργαλείο VHDL parser.
- Παρέχεται γραφική διεπαφή (design browser) μέσω της οποίας μπορούν να παρατηρηθούν οι λειτουργικές μονάδες του συστήματος και ο τρόπος διασύνδεσής τους.

```
entity NONAME is
  generic (noname1 : integer16);
  port (
    noname2 : in integer32@16;
    noname3 : out complex16@16);
End entity NONAME;
```

Κώδικας VHDL
που περιγράφει τις
διασυνδέσεις
εισόδου-εξόδου
της μονάδας

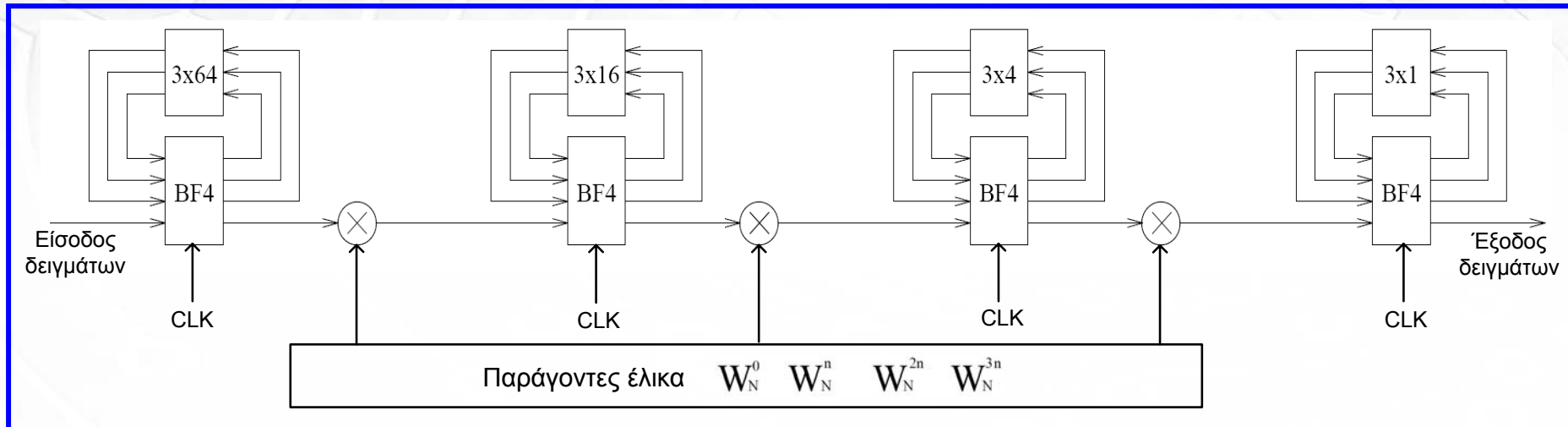
```
architecture C of NONAME is
begin
CODE
  .
  .
  .
  .
  .
  .
  .
ENDCODE
end NONAME
```

Κώδικας C που περιγράφει τη
λειτουργικότητα της μονάδας

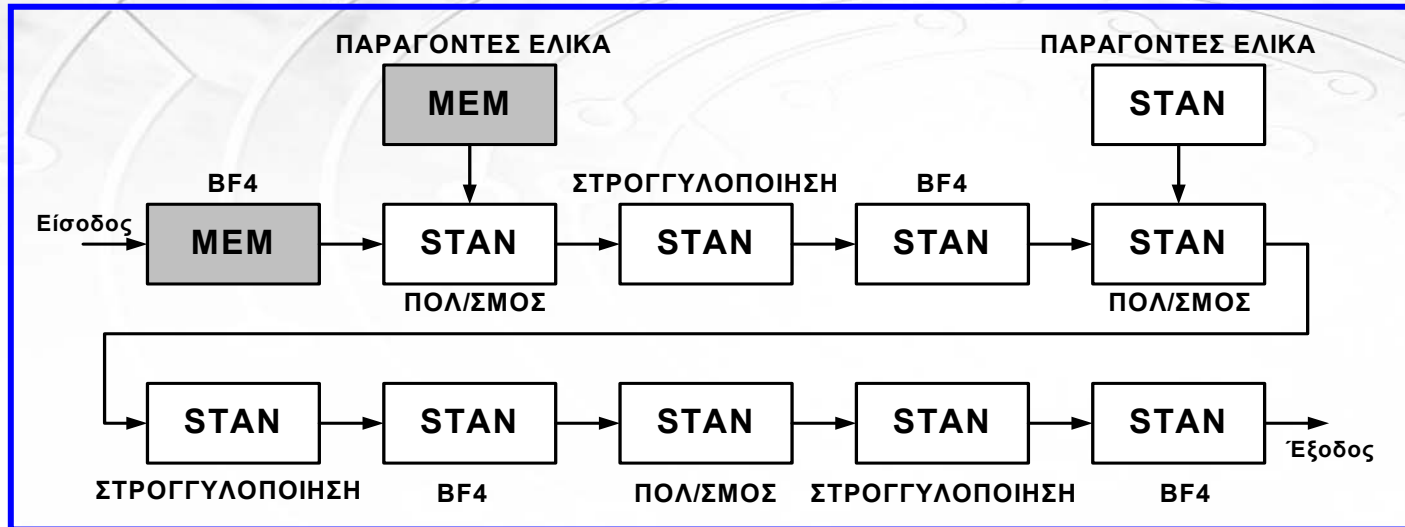
Δομή περιγραφής λειτουργικής μονάδας

- **Βήμα 4ο:** Μεταγλώττιση (compilation) μέσω του εργαλείου `picoElaborate` των αλγοριθμικών ενοτήτων σε εκτελέσιμη μορφή για τους επεξεργαστές (array processing elements) των πυρήνων.
- **Βήμα 5ο:** Διαχωρισμός των λειτουργικών μονάδων στους δύο πυρήνες μέσω του εργαλείου `picoPartition`.
- **Βήμα 6ο:** Τελική ανάθεση των λειτουργιών και των διασυνδέσεων στους πόρους κάθε πυρήνα μέσω του εργαλείου `picoPlastic`, που έχει ως αποτέλεσμα το τελικό αρχείο προγραμματισμού (configuration file) των πυρήνων.
- Παρέχονται επίσης δυνατότητες προσομοίωσης του συστήματος, με χρήση του εργαλείου `picoDebugger`, έτσι ώστε να επιτευχθεί επαλήθευση της λειτουργίας του.

- **Παράδειγμα υλοποίησης** FFT 256 σημείων με βάση τον αλγόριθμο radix-4, με χρήση ενός αριθμού επεξεργασιών της διάταξης PC102.

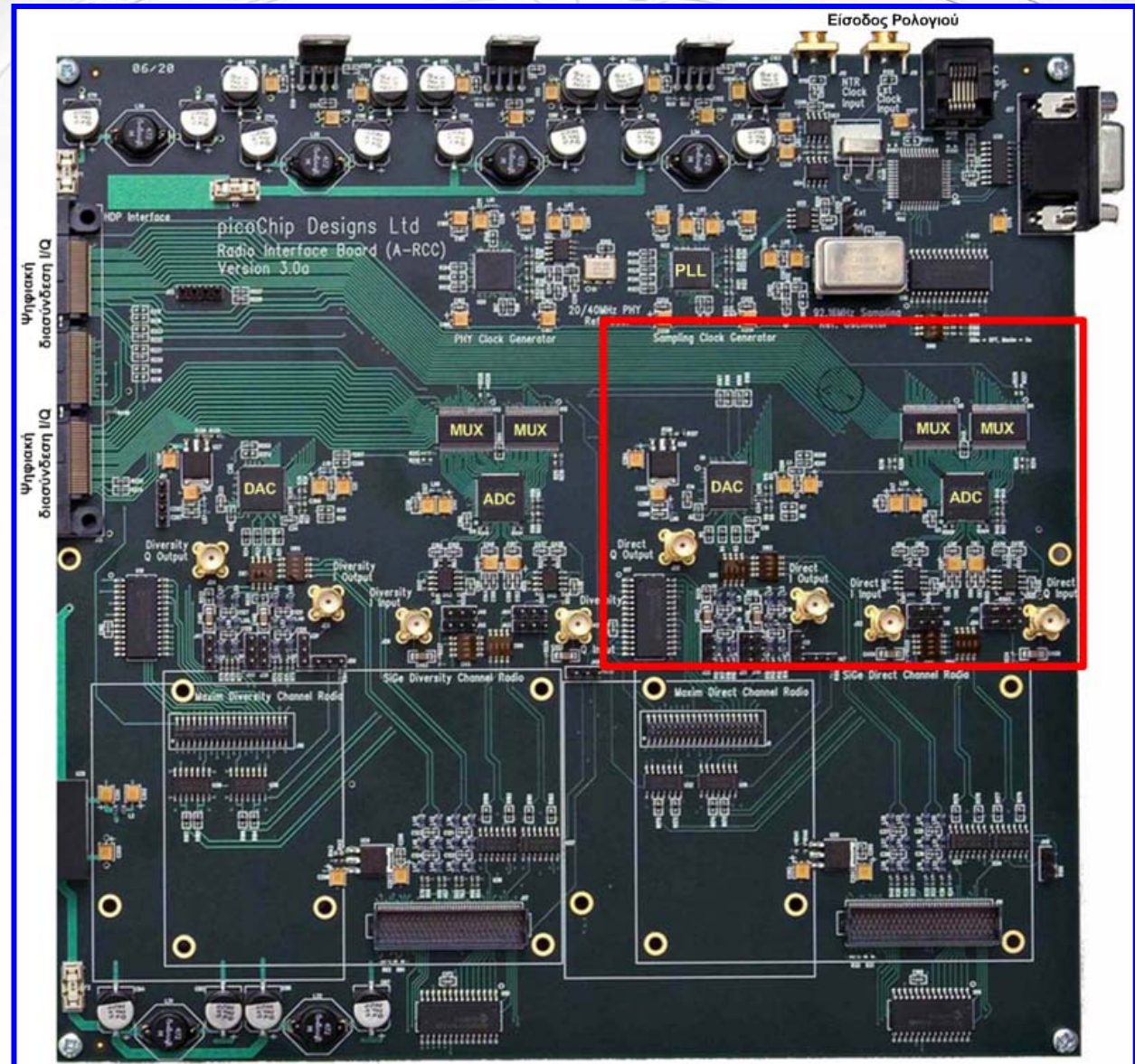


- Απαιτούνται 4 βαθμίδες επεξεργασίας με βασικό λειτουργικό στοιχείο τον σχηματισμό πεταλούδας radix4. Μεταξύ των βαθμίδων εκτελούνται μιγαδικοί πολλαπλασιασμοί με τους παράγοντες έλικα (twiddles).
- Η καθυστέρηση κάθε βαθμίδας σχετίζεται με τον αριθμό των δειγμάτων που πρέπει να αποθηκευτούν προσωρινά (1η βαθμίδα: 192, 2η βαθμίδα: 48, 3η βαθμίδα: 12 και 4η βαθμίδα: 3 δείγματα).
- Οι βαθμίδες επεξεργασίας εκτελούν αναδιάταξη και ολίσθηση των δειγμάτων καθώς και στρογγυλοποίηση του αποτελέσματος των πολλαπλασιασμών στον πλησιέστερο αριθμό σταθερής υποδιαστολής.

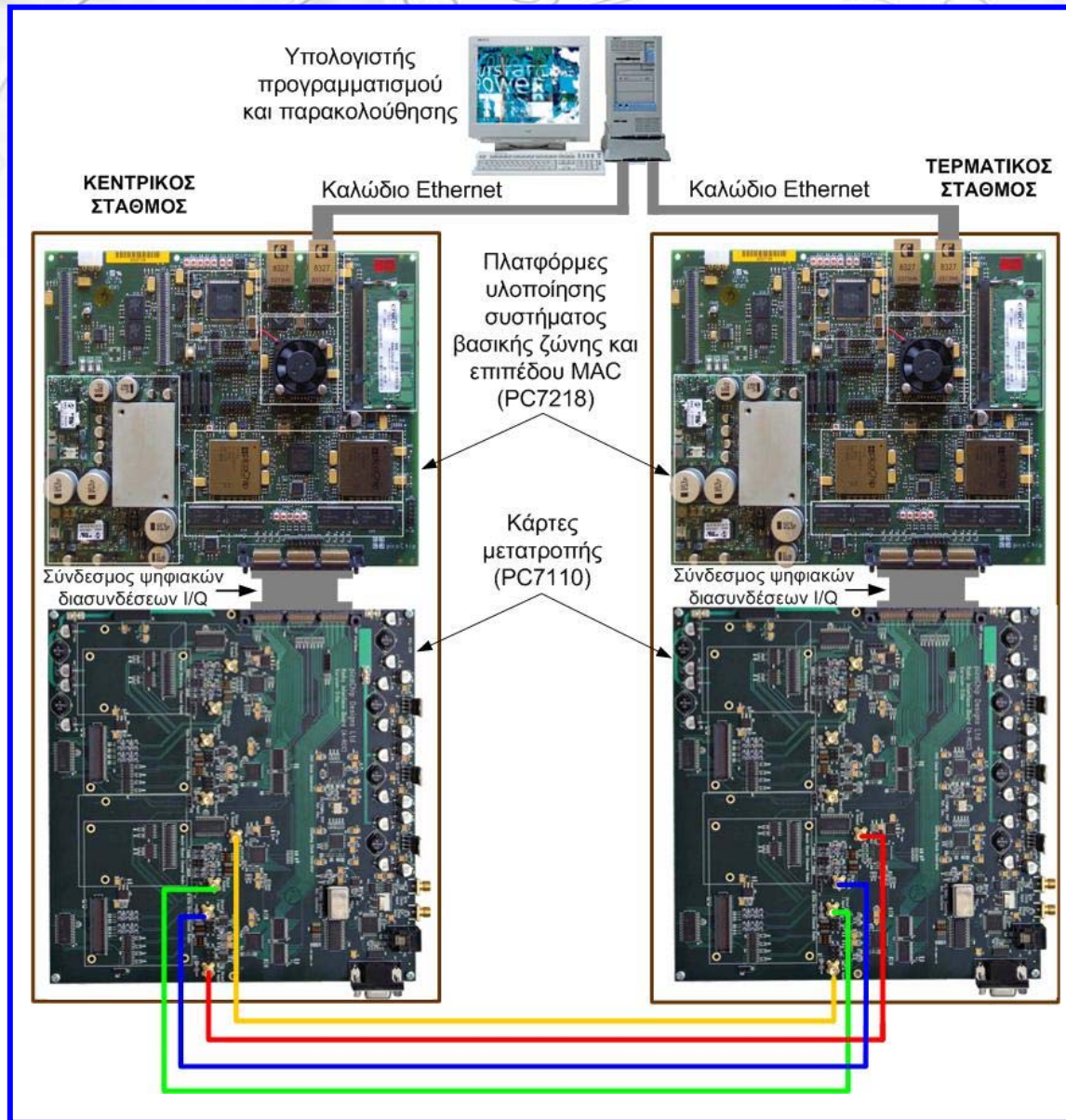


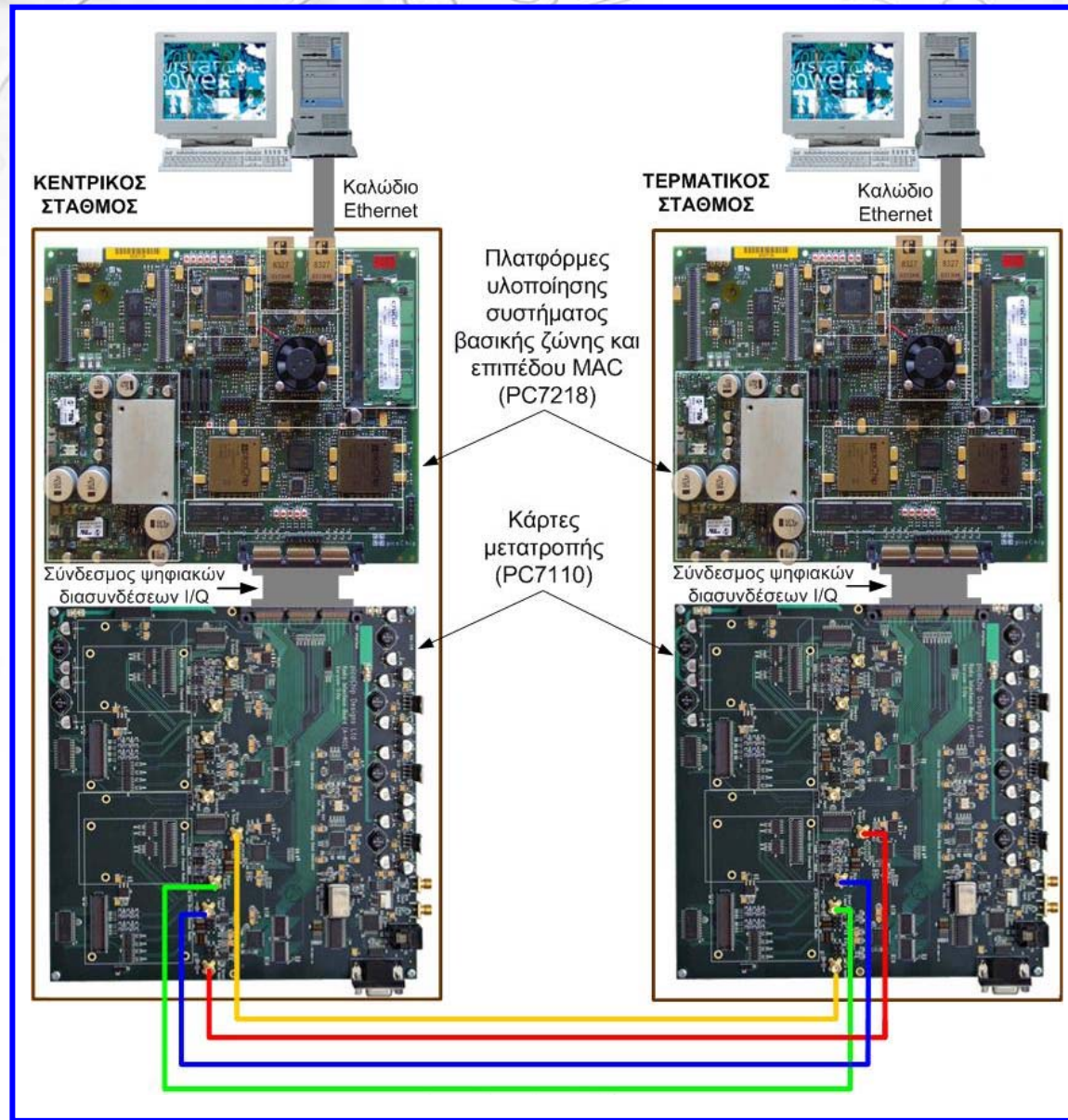
- Η 1η βαθμίδα υλοποιείται σε επεξεργαστή τύπου MEM (με μνήμη 8,704 bytes), ενώ οι υπόλοιπες σε κλασσικούς επεξεργαστές (STAN) του πυρήνα.
- Αυτό συμβαίνει διότι στην 1η βαθμίδα αποθηκεύονται προσωρινά 192 δείγματα (απαιτήση μνήμης: 768 bytes) που ξεπερνά τη διαθέσιμη μνήμη των 256 bytes του κλασσικού επεξεργαστή.
- Οι πολλαπλασιασμοί εκτελούνται από κλασσικούς επεξεργαστές (STAN) που διαθέτουν μονάδα πολλαπλασιασμού.
- Οι παράγοντες έλικα αποθηκεύονται σε ξεχωριστούς επεξεργαστές (MEM ή STAN ανάλογα με τις απαιτήσεις μνήμης), εκτός της τελευταίας περίπτωσης όπου αρκεί η μνήμη του επεξεργαστή που εκτελεί τον πολλαπλασιασμό.

- Ο ψηφιακός πομπός και ο ψηφιακός δέκτης συνδέονται μέσω των διαθέσιμων διασυνδέσεων ανταλλαγής δεδομένων με κυκλώματα μετατροπής D/A και A/D.
- Η κάρτα PC7110 είναι κατάλληλη για απευθείας μετατροπή των σημάτων μεταξύ του ψηφιακού πομποδέκτη και υπομονάδων RF.



- Για την επαλήθευση της λειτουργίας του ψηφιακού μέρους του συστήματος βασικής ζώνης αναπτύχθηκαν δύο διατάξεις, σε καθεμία από τις οποίες χρησιμοποιούνται δύο μονάδες (κεντρικός σταθμός και τερματικός σταθμός).
- Κάθε σταθμός περιλαμβάνει μία πλατφόρμα υλοποίησης του συστήματος (PC7218) και μια κάρτα μετατροπής (PC7110).
- Οι δύο σταθμοί συνδέονται μεταξύ τους με 4 ομοαξονικά καλώδια.
- Στην πρώτη διάταξη επαλήθευσης λειτουργίας ελέγχεται η απευθείας επικοινωνία των ψηφιακών πομποδεκτών των δύο σταθμών, μέσω της ανταλλαγής μιας προκαθορισμένης ακολουθίας δεδομένων (PER test).
- Στην δεύτερη διάταξη χρησιμοποιείται στους δύο σταθμούς υποτυπώδες επίπεδο MAC που περιλαμβάνει τις βασικές λειτουργίες για τη δημιουργία «γέφυρας» για τα πακέτα δεδομένων μεταξύ της διασύνδεσης Ethernet και των πυρήνων PC102. Επαληθεύονται οι παρακάτω λειτουργίες:
 - ✓ Συνδεσιμότητα των δύο σταθμών μέσω της εφαρμογής Ping.
 - ✓ Μεταφορά αρχείου (file transfer) μεταξύ των δύο σταθμών.
 - ✓ Εκπομπή (streaming) αρχείου βίντεο από τον υπολογιστή που είναι συνδεδεμένος στον ένα σταθμό και παρακολουθήσή του στον υπολογιστή που είναι συνδεδεμένος στον άλλο σταθμό, με χρήση της εφαρμογής VLC Media Player.





- Εναλλακτικά, αφού στόχος είναι η επαλήθευση της λειτουργίας μόνο του ψηφιακού μέρους του συστήματος βασικής ζώνης, μπορεί να χρησιμοποιηθεί **ψηφιακή διασύνδεση των δύο σταθμών**.
- Η διασύνδεση αυτή έχει υλοποιηθεί σε προγραμματιζόμενο στοιχείο FPGA (Xilinx Virtex-II XC2V4000).
- Χρησιμοποιήθηκε η κάρτα «Avnet Virtex II development board» που περιλαμβάνει το στοιχείο FPGA και εξασφαλίζει πρόσβαση στις εισόδους και τις εξόδους του.
- Επίσης, σχεδιάστηκε και κατασκευάστηκε ειδική κάρτα που εξασφαλίζει τη διασύνδεση της κάρτας που περιλαμβάνει το στοιχείο FPGA με τις πλατφόρμες υλοποίησης του συστήματος βασικής ζώνης.

